

Cite No. 2

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-177507

(P2001-177507A)

(43) 公開日 平成13年6月29日 (2001.6.29)

| (51) Int.Cl. | 識別記号 | FI | キーワード (参考) |
|--------------|------|------------|------------|
| H04L 1/00 | | H04L 1/00 | B F |
| G10L 19/00 | | H03K 7/04 | |
| H03K 7/04 | | H03M 13/27 | |
| H03M 13/27 | | H04B 14/04 | D |

審査請求 有 請求項の数71 OL 外国語出願 (全116頁) 最終頁に続く

(21) 出願番号 特願2000-294247 (P2000-294247)

(22) 出願日 平成12年9月27日 (2000.9.27)

(31) 優先権主張番号 09/425315

(32) 優先日 平成11年10月25日 (1999.10.25)

(33) 優先権主張国 米国 (US)

(71) 出願人 500451975

フリー・システムズ・ピーティーイー・リミテッド
シンガポール国139959 シンガポール, エイヤー・ラジャ・インダストリアル・エステイト, エイヤー・ラジャ・クレセント, ブロック 28, ナンバー 02-01エイ

(72) 発明者 カー・ヨン・リー

シンガポール国570252 シンガポール, ビシャン・ストリート 22, ブロック 2b2, ナンバー 12-414

(74) 代理人 100089705

弁理士 社本 一夫 (外5名)

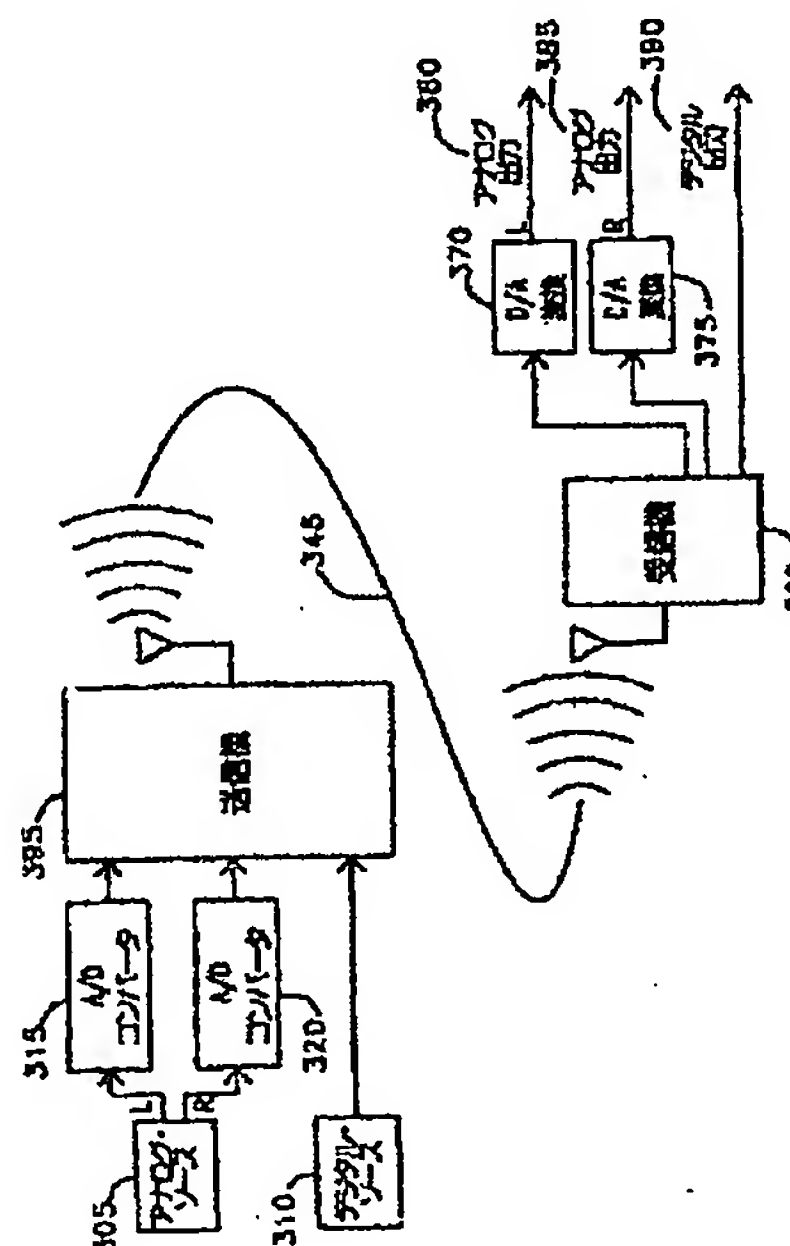
最終頁に続く

(54) 【発明の名称】 無線赤外線デジタル・オーディオ・システム

(57) 【要約】

【目的】 アナログ信号のデジタル化サンプルを送信、受信、回復及び再生するシステムを提供する。

【構成】 通信媒体を介してデジタル化サンプルを送信し各種サンプリング・レートを有する送信されたデジタル化サンプルを伝達する送信サブシステムと、送信されたデジタル化サンプルを受信して再生する受信システムとから構成される。送信サブシステムは、外部信号ソースから可変のサンプリング・レートを有するデジタル化サンプルを受け取り、可変のサンプリング・レートを有するデジタル化サンプルを固定された1つのレートを伴うデジタル化サンプルに変換する。デジタル化サンプルは、誤り訂正コードを発生させて、すべての誤りの訂正を可能にする。変調されたキャリア信号は復調され、デジタル化サンプルのグループと誤り訂正コードとを抽出する。



(2) 001-177507 (P2001-177507A)

【特許請求の範囲】

【請求項1】 アナログ信号のデジタル化サンプルを送信及び受信するデジタル通信システムであって、外部信号ソースに接続されており、前記デジタル化サンプルを前記外部信号ソースから受信し、前記デジタル化サンプルに対する誤り訂正コードを発生して前記デジタル化サンプルが送信される間の前記固定されたデジタル化サンプルにおける誤り訂正を可能にし、前記デジタル化サンプルをインターリーブされたデジタル化サンプルのグループにフォーマットし、前記誤り訂正コード、プリアンブル・タイミング信号及び開始信号をインターリーブされたデジタル化サンプルの前記グループに追加して伝送フレームを形成し、前記伝送フレームを用いてキャリア信号を変調し、前記変調されたキャリア信号を短いバーストとして送信する送信サブシステムと、前記送信サブシステムに接続されており、前記変調されたキャリア信号を転送する通信媒体と、前記通信媒体に接続されており、前記変調キャリア信号を受信し、前記変調キャリア信号を復調して前記伝送フレームを回復し、前記伝送フレームからインターリーブされたデジタル化サンプルの前記グループと前記誤り訂正コードとを抽出し、前記インターリーブされたデジタル化サンプルの前記グループを検査して訂正し、前記インターリーブされたデジタル化サンプルの前記グループのいずれかが訂正不可能である場合には、インターリーブされたデジタル化サンプルの隣接するものから前記訂正不可能なデジタル化サンプルの推定されるサンプル値を補間して前記訂正不可能なデジタル化サンプルの影響をすべて秘匿し、秘匿可能でない又は回復不可能なデジタル化サンプルをすべてソフト・ミューティンクし、前記デジタル化サンプルをデジタル/アナログ・コンバータに転送して前記アナログ信号を復元する受信サブシステムと、を備えていることを特徴とするデジタル通信システム。

【請求項2】 請求項1記載の通信システムにおいて、前記送信サブシステムは、前記アナログ信号のデジタル化サンプルを、前記アナログ信号のデジタル化サンプルの前記外部ソースから受信するサンプル化データ受信機と、前記アナログ信号の複数のデジタル化サンプルを保持するデータ・バッファと、前記データ・バッファに接続されており、前記データ・バッファ内部の前記アナログ信号の複数のデジタル化サンプルの配置及び除去を制御するデータ・バッファ・コントローラと、前記データ・バッファ・コントローラに接続されており、前記アナログ信号の複数のデジタル化サンプルを前記データ・バッファ・コントローラを介して前記データ・バッファから受信し、前記アナログ信号の複数のデジタル化サンプルに追加されるべき誤り訂正ワードを発生

し、前記アナログ信号の複数のデジタル化サンプルを前記追加誤り訂正ワードと共に前記データ・バッファ・コントローラを介して前記データ・バッファに戻す誤り訂正コード発生器と、

前記データ・バッファ・コントローラに接続されており、前記アナログ信号の複数のデジタル化サンプルのインターリーブされたグループを受信し、プリアンブル・タイミング信号と開始信号とを前記アナログ信号の複数のデジタル化サンプルのインターリーブされたグループの前に追加して伝送フレームを形成するフレーム・フォーマッタと、

前記フレーム・フォーマッタに接続されており、前記伝送フレームを受信し、前記伝送フレームのビット値に従い前記伝送フレームを用いてキャリア信号の中のパルス位置を変調するパルス位置変調器と、

前記パルス位置変調器と前記通信媒体との間に接続されており、変調されたキャリア信号を前記通信媒体まで伝達し、それによって、前記変調キャリア信号が短い時間周期で短いバーストとして送信され、前記通信媒体上での干渉の確率を最小にするバースト送信機と、

を備えていることを特徴とする通信システム。

【請求項3】 請求項2記載の通信システムにおいて、前記送信サブシステムは、複数のサンプリング・レートでサンプリングされた前記デジタル化サンプルを固定された1つのレートでサンプリングされたデジタル化サンプルに変換し、それによって、前記アナログ信号のデジタル化サンプルは複数のサンプリング・レートの中の1つでサンプリングされたアナログ信号のデジタル化された測定値であり、前記送信サブシステムは、更に、前記サンプリングされたデータ受信機に接続されており前記複数のサンプリング・レートの中の前記1つのレートでの前記アナログ信号のデジタル化サンプルを固定された1つのレートでサンプリングされた前記アナログ信号のデジタル化サンプルに変換する可変サンプリング・レート・コンバータを備えていることを特徴とする通信システム。

【請求項4】 請求項1記載の通信システムにおいて、前記受信サブシステムは、前記通信媒体に接続されており、前記変調されたキャリア信号を回復し、変調された伝送フレームを抽出する受信機と、前記受信機に接続されており、前記変調された伝送フレームを復調して前記伝送フレームを回復し、前記追加誤り訂正コードを備えた前記アナログ信号のインターリーブされた複数のデジタル化サンプルのグループを抽出する復調器と、前記追加誤り訂正コードを備えた前記アナログ信号のインターリーブされた複数のデジタル化サンプルのグループを保持する受信データ・バッファと、前記復調器と前記受信データ・バッファとに接続されて

(3) 001-177507 (P2001-177507A)

おり、前記追加誤り訂正コードを備えた前記アナログ信号のインターリーブされた複数のデジタル化サンプルのグループの前記復調器から前記受信データ・バッファへの転送を制御する受信データ・バッファ・コントローラと、

前記受信データ・バッファ・コントローラに接続されており、前記追加誤り訂正コードを備えた前記アナログ信号の複数のデジタル化サンプルのひとつのグループを受信し、前記アナログ信号の複数のデジタル化サンプルの前記1つにおける誤りを検査して訂正し、前記アナログ信号の複数のデジタル化サンプルの訂正された1つのグループを前記受信データ・バッファに戻し、前記アナログ信号の複数のデジタル化サンプルの訂正不可能なグループをすべて識別する誤り検査兼訂正回路と、

前記受信データ・バッファ・コントローラに接続されており、前記アナログ信号の複数のデジタル化サンプルの前記訂正不可能なグループを補間して、前記アナログ信号の複数のデジタル化サンプルの前記訂正不可能なグループの影響を秘匿するブロック回復回路と、

前記受信データ・バッファ・コントローラに接続されており、回復不可能かつ秘匿不可能な誤りを伴うアナログ信号の複数のデジタル化サンプルと、正確であり訂正不可能かつ秘匿不可能な誤りを伴うアナログ信号の複数のデジタル化サンプルに隣接する前記アナログ信号の複数のデジタル化サンプルとにアクセスし、平滑化機能を前記アナログ信号の複数のデジタル化サンプルに適用して訂正不可能かつ秘匿不可能な誤りを伴う前記アナログ信号の複数のデジタル化サンプルをゼロ値とするソフト・ミューティング回路と、

前記ブロック送信信号の1つを前記受信機サブシステムの1つのクロック信号と比較して前記追加された誤り訂正コードを備えた前記アナログ信号のインターリーブされた複数のデジタル化サンプルのグループの内容のオーバーラン及びアンダーランを決定し、それによって、前記ブロック送信タイミング信号が、前記アナログ信号の複数のデジタル化サンプルの前記グループの境界を指示するジッタ・トラッキング回路と、

前記ジッタ・トラッキング回路と前記受信データ・バッファ・コントローラとに接続されており、前記ジッタ・トラッキング回路が前記アナログ信号のインターリーブされた複数のデジタル化サンプルのグループの内容のオーバーラン又はアンダーランを指示する場合には、前記アナログ信号のデジタル化サンプルを発生又は削除する補間及びデシメーション回路と、

前記受信データ・バッファ・コントローラに接続されており、前記アナログ信号のデジタル化サンプルを後続の回路が受入れ可能なフォーマットに変換するインターフェース回路と、

を備えていることを特徴とする通信システム。

【請求項5】 請求項1記載の通信システムにおいて、

前記アナログ信号は、デジタル化されフォーマットされて、非ゼロ復帰コード化を有するデジタル化サンプルを形成することを特徴とする通信システム。

【請求項6】 請求項1記載の通信システムにおいて、前記通信媒体は、有線媒体及び無線媒体から構成される通信媒体から選択されることを特徴とする通信システム。

【請求項7】 請求項1記載の通信システムにおいて、前記変調されたキャリア信号は光として伝送されることを特徴とする通信システム。

【請求項8】 請求項1記載の通信システムにおいて、前記変調されたキャリア信号はラジオ周波数信号として伝送されることを特徴とする通信システム。

【請求項9】 請求項1記載の通信システムにおいて、前記有線媒体は、同軸ケーブル、光ファイバ・ケーブル及び2つの有線オーディオ・ケーブルを含むことを特徴とする通信システム。

【請求項10】 請求項1記載の通信システムにおいて、前記送信サブシステムは、アナログ信号をデジタル化サンプルに更に変換することを特徴とする通信システム。

【請求項11】 請求項10記載の通信システムにおいて、前記送信サブシステムは、前記外部ソースと前記データ・バッファ・コントローラとの間に接続されており前記アナログ信号を受信し前記アナログ信号のデジタル化サンプルを発生する少なくとも1つのアナログ/デジタル・コンバータを更に備えていることを特徴とする通信システム。

【請求項12】 請求項1記載の通信システムにおいて、前記デジタル化サンプルは、複数のサンプリング・レートの中の1つでサンプリングされることを特徴とする通信システム。

【請求項13】 請求項12記載の通信システムにおいて、前記複数のサンプリング・レートは、32kHz、44.1kHz及び48kHzを含むことを特徴とする通信システム。

【請求項14】 請求項3記載の通信システムにおいて、前記固定されたサンプリング・レートは、48kHz及び44.1kHzから構成されるサンプリング・レートのグループから選択されることを特徴とする通信システム。

【請求項15】 請求項1記載の通信システムにおいて、前記誤り訂正コードは、リード・ソロモンコード化を用いる順方向の誤り訂正コードであることを特徴とする通信システム。

【請求項16】 請求項15記載の通信システムにおいて、前記誤り訂正コードワードは、238バイトのデータ・ブロック・サイズと、1バイトの制御バイトと、16バイトのパリティ・バイトとを有することを特徴とする通信システム。

(4) 001-177507 (P2001-177507A)

【請求項17】 請求項1記載の通信システムにおいて、前記複数のデジタル化サンプルの前記インターリーブされたグループは、複数のデジタル化サンプルの前記グループの偶数の指定されたデジタル化サンプルの複数の最下位バイトと、前記偶数の指定されたデジタル化サンプルの複数の最上位バイトと、第1のコマンド・バイトと、第1の複数の誤り訂正パリティ・バイトと、奇数の指定されたデジタル化サンプルの複数の最下位バイトと、奇数の指定されたデジタル化サンプルの複数の最上位バイトと、第2のコマンド・バイトと、第2の複数の誤り訂正パリティ・バイトと、を含むことを特徴とする通信システム。

【請求項18】 請求項1記載の通信システムにおいて、前記キャリア信号はパルス位置変調を用いて変調され、前記パルス位置変調とは、前記キャリア信号のパルスを、前記伝送フレーム内の複数のビットの2進値に従って前記キャリア信号の1周期内に位置決めすることであることを特徴とする通信システム。

【請求項19】 請求項18記載の通信システムにおいて、前記複数のビットは、前記伝送フレーム内の1対のビットであることを特徴とする通信システム。

【請求項20】 請求項19記載の通信システムにおいて、前記デジタル化サンプルは非ゼロ復帰コード化であることを特徴とする通信システム。

【請求項21】 請求項2記載の通信システムにおいて、前記バースト送信機は、赤外線発光ダイオードと、前記パルス位置変調器と前記赤外線発光ダイオードとの間に接続されており前記変調されたキャリア信号を用いて前記赤外線発光ダイオードを作動及び不動作するダイオード・スイッチング回路とを備えていることを特徴とする通信システム。

【請求項22】 請求項4記載の通信システムにおいて、前記受信機は、前記赤外線発光ダイオードから放射される光を受取る光検出ダイオードを備えていることを特徴とする通信システム。

【請求項23】 請求項4記載の通信システムにおいて、前記復調器は、前記変調されたキャリア信号をオーバーサンプリングすることによって前記変調された信号を復調し、前記変調されたキャリア信号の評価点を決定して前記伝送フレームを回復することを特徴とする通信システム。

【請求項24】 請求項4記載の通信システムにおいて、前記復調器回路は、前記アリアンブル・タイミング信号と前記開始信号とを検出し、前記伝送フレーム内の前記アナログ信号の複数のデジタル化サンプルの前記インターリーブされたグループの位置を指示することを特徴とする通信システム。

【請求項25】 請求項4記載の通信システムにおいて、前記ブロック回復回路は、アナログ信号の隣接する正しいデジタル化サンプルを補間することによって前記

アナログ信号の複数のデジタル化サンプルの前記訂正不可能なグループの影響を秘匿し、前記アナログ信号の複数のデジタル化サンプルの前記訂正不可能なグループに対する正しい大きさを評価することを特徴とする通信システム。

【請求項26】 請求項4記載の通信システムにおいて、前記平滑化機能は、ハニング・ウィンドウを、回復不可能かつ秘匿不可能な誤りを伴う前記アナログ信号の複数のデジタル化サンプルと、回復不可能かつ秘匿不可能な誤りを伴う前記アナログ信号の複数のデジタル化サンプルに隣接しかつ正しい前記アナログ信号の複数のデジタル化サンプルとに適用し、回復不可能かつ秘匿不可能な誤りを伴う前記アナログ信号の複数のデジタル化サンプルに隣接しかつ正しい前記アナログ信号の複数のデジタル化サンプルを滑らかに減少させ、ソフトなミュートイングを可能にすることを特徴とする通信システム。

【請求項27】 請求項4記載の通信システムにおいて、前記ソフト・ミュートイング回路は、回復不可能かつ秘匿不可能な誤りを伴う前記アナログ信号の複数のデジタル化サンプルをゼロ値にする際に、更に、前記アナログ信号のそれ以降の複数のデジタル化サンプルをゼロ値に設定し、前記通信媒体上の反復的な干渉を回避することを特徴とする通信システム。

【請求項28】 通信媒体上でアナログ信号のデジタル化サンプルを送信及び受信し、同時に、前記アナログ信号のデジタル化サンプルの忠実度を維持するシステムであって、

前記アナログ信号のデジタル化サンプルの外部ソースと前記通信媒体との間に接続された送信サブシステムであって、

前記アナログ信号のデジタル化サンプルを、前記アナログ信号のデジタル化サンプルの前記外部ソースから受信するサンプル化データ受信機と、

前記アナログ信号の複数のデジタル化サンプルを保持するデータ・バッファと、

前記データ・バッファに接続されており、前記データ・バッファ内の前記アナログ信号の前記複数のデジタル化サンプルの配置及び除去を制御するデータ・バッファ・コントローラと、

前記データ・バッファ・コントローラに接続されており、前記アナログ信号の複数のデジタル化サンプルを前記データ・バッファ・コントローラを介して前記データ・バッファから受信し、前記アナログ信号の複数のデジタル化サンプルに追加されるべき誤り訂正ワードを発生し、前記アナログ信号の複数のデジタル化サンプルを前記追加誤り訂正ワードと共に前記データ・バッファ・コントローラを介して前記データ・バッファに戻す誤り訂正コード発生器と、

前記データ・バッファ・コントローラに接続されており、前記アナログ信号の複数のデジタル化サンプルのイ

(5) 001-177507 (P2001-177507A)

インターリーブされたグループを受信し、プリアンブル・タイミング信号と開始信号とを前記アナログ信号の複数のデジタル化サンプルのインターリーブされたグループの前に追加して伝送フレームを形成するフレーム・フォーマッタと、

前記フレーム・フォーマッタに接続されており、前記伝送フレームを受信し、前記伝送フレームのビット値に従ってキャリア信号のバース位置を変調するバース位置変調器と、

前記バース位置変調器と前記通信媒体との間に接続されており、変調されたキャリア信号を前記通信媒体まで伝達し、それによって、前記変調されたキャリア信号が短い時間周期でバーストとして送信され、前記通信媒体上での干渉の確率を最小にするバースト送信機と、

を備えている送信サブシステムと、

前記通信媒体とデジタル/アナログ・コンバータとの間に接続されており、前記アナログ信号のデジタル化サンプルを回復する受信機サブシステムであって、

前記通信媒体に接続されており、前記変調されたキャリア信号を回復し、変調された伝送フレームを抽出する受信機と、

前記受信機に接続されており、前記変調された伝送フレームを復調して前記伝送フレームを回復し、前記追加された誤り訂正コードを備えた前記アナログ信号のインターリーブされた複数のデジタル化サンプルのグループを抽出する復調器と、

前記追加誤り訂正コードを備えた前記アナログ信号のインターリーブされた複数のデジタル化サンプルのグループを保持する受信データ・バッファと、

前記復調器と前記受信データ・バッファとに接続されており、前記追加誤り訂正コードを備えた前記アナログ信号のインターリーブされた複数のデジタル化サンプルのグループの前記復調器から前記受信データ・バッファへの転送を制御する受信データ・バッファ・コントローラと、

前記受信データ・バッファ・コントローラに接続されており、前記追加誤り訂正コードを備えた前記アナログ信号の複数のデジタル化サンプルのグループを1つ受信し、前記アナログ信号の複数のデジタル化サンプルの前記1つにおける誤りを検査して訂正し、前記アナログ信号の複数のデジタル化サンプルの訂正された1つのグループを前記受信データ・バッファに戻し、前記アナログ信号の複数のデジタル化サンプルの訂正不可能なグループをすべて識別する誤り検査兼訂正回路と、

前記受信データ・バッファ・コントローラに接続されており、前記アナログ信号の複数のデジタル化サンプルの前記訂正不可能なグループを補間して、前記アナログ信号の複数のデジタル化サンプルの前記訂正不可能なグループの影響を秘匿するブロック回復回路と、

前記受信データ・バッファ・コントローラに接続されて

おり、回復不可能かつ秘匿不可能な誤りを伴うアナログ信号の複数のデジタル化サンプルと、訂正不可能かつ秘匿不可能な誤りを伴うアナログ信号の複数のデジタル化サンプルに隣接しかつ正しい前記アナログ信号の複数のデジタル化サンプルとにアクセスし、平滑化機能を前記アナログ信号の複数のデジタル化サンプルに適用して訂正不可能かつ秘匿不可能な誤りを伴う前記アナログ信号の複数のデジタル化サンプルをゼロ値とするソフト・ミューティング回路と、

ブロック送信信号の1つを前記受信機サブシステムの1つのクロック信号と比較して前記追加された誤り訂正コードを備えた前記アナログ信号のインターリーブされた複数のデジタル化サンプルのグループの内容のオーバーラン及びアンダーランを決定し、それによって、前記ブロック送信タイミング信号が、前記追加された誤り訂正コードを備えた前記アナログ信号の複数のデジタル化サンプルの前記グループの境界を指示するジッタ・トラッキング回路と、

前記ジッタ・トラッキング回路と前記受信データ・バッファ・コントローラとに接続されており、前記ジッタ・トラッキング回路が前記アナログ信号のインターリーブされた複数のデジタル化サンプルのグループの内容のオーバーラン又はアンダーランを指示する場合には、前記アナログ信号のデジタル化サンプルを発生又は削除する補間及びデシメーション回路と、

前記受信データ・バッファ・コントローラに接続されており、前記アナログ信号のデジタル化サンプルを後続の回路が受入れ可能なフォーマットに変換するインターフェース回路と、

を備えている受信機サブシステムと、を備えていることを特徴とするシステム。

【請求項29】 請求項28記載のシステムにおいて、前記アナログ信号のデジタル化サンプルは複数のサンプリング・レートの中の1つでサンプリングされたアナログ信号のデジタル化された測定値であり、更に、前記サンプリングされたデータ受信機に接続されており前記複数のサンプリング・レートの中の前記1つのレートでの前記アナログ信号のデジタル化サンプルを固定された1つのレートでサンプリングされた前記アナログ信号のデジタル化サンプルに変換する可変サンプリング・レート・コンバータを備えていることを特徴とするシステム。

【請求項30】 請求項28記載のシステムにおいて、前記アナログ信号のデジタル化サンプルは、デジタル化されそして非ゼロ復帰コード化にフォーマットされたオーディオ信号であることを特徴とするシステム。

【請求項31】 請求項28記載のシステムにおいて、前記通信媒体は、有線媒体及び無線媒体から構成される通信媒体から選択されることを特徴とするシステム。

【請求項32】 請求項28記載のシステムにおいて、前記変調されたキャリア信号は光として伝送されること

(6) 001-177507 (P2001-177507A)

を特徴とするシステム。

【請求項33】 請求項28記載のシステムにおいて、前記変調されたキャリア信号はラジオ周波数信号として伝送されることを特徴とするシステム。

【請求項34】 請求項31記載のシステムにおいて、前記有線媒体は、同軸ケーブル、光ファイバ・ケーブル及び2有線オーディオ・ケーブルを含むことを特徴とするシステム。

【請求項35】 請求項28記載のシステムにおいて、前記送信サブシステムは、前記外部ソースと前記データ・バッファ・コントローラとの間に接続されており前記アナログ信号を受信し前記アナログ信号のデジタル化サンプルを発生する少なくとも1つのアナログ/デジタル・コンバータを更に備えていることを特徴とするシステム。

【請求項36】 請求項29記載のシステムにおいて、前記複数のサンプリング・レートは、32kHz、44.1kHz及び48kHzを含むことを特徴とするシステム。

【請求項37】 請求項29記載のシステムにおいて、前記固定レートは48kHzであることを特徴とするシステム。

【請求項38】 請求項29記載のシステムにおいて、前記固定レートは44.1kHzであることを特徴とするシステム。

【請求項39】 請求項28記載のシステムにおいて、前記誤り訂正コード発生器は前記誤り訂正ワードを発生するが、これは、リード・ソロモン・エンコーダ回路を用いて発生される順方向の誤り訂正コードであることを特徴とするシステム。

【請求項40】 請求項28記載のシステムにおいて、前記誤り訂正コードワードは、238バイトのデータ・ブロック・サイズと、1バイトの制御バイトと、16バイトのバリティ・バイトとを有することを特徴とするシステム。

【請求項41】 請求項28記載のシステムにおいて、前記アナログ信号の複数のデジタル化サンプルの前記インターリーブされたグループは、前記アナログ信号の複数のデジタル化サンプルの前記グループの偶数の指定されたデジタル化サンプルの複数の最下位バイトと、前記アナログ信号の偶数の指定されたデジタル化サンプルの複数の最上位バイトと、第1のコマンド・バイトと、第1の複数の誤り訂正バリティ・バイトと、前記アナログ信号の奇数の指定されたデジタル化サンプルの複数の最下位バイトと、前記アナログ信号の奇数の指定されたデジタル化サンプルの複数の最上位バイトと、第2のコマンド・バイトと、第2の複数の誤り訂正バリティ・バイトと、を含むことを特徴とするシステム。

【請求項42】 請求項28記載のシステムにおいて、前記パルス位置は、前記伝送フレーム内の対のビットの

2進値に従って決定されることを特徴とするシステム。

【請求項43】 請求項42記載のシステムにおいて、前記アナログ信号のデジタル化サンプルは前記アナログ信号の非ゼロ復帰コード化であることを特徴とするシステム。

【請求項44】 請求項28記載のシステムにおいて、前記バースト送信機は、赤外線発光ダイオードと、前記パルス位置変調器と前記赤外線発光ダイオードとの間に接続されており前記変調されたキャリア信号を用いて前記赤外線発光ダイオードを作動及び不動作するダイオード・スイッチング回路とを備えていることを特徴とするシステム。

【請求項45】 請求項28記載のシステムにおいて、前記受信機は、前記赤外線発光ダイオードから放射される光を受け取る光検出ダイオードを備えていることを特徴とするシステム。

【請求項46】 請求項28記載のシステムにおいて、前記復調器は、前記変調されたキャリア信号をオーバーサンプリングすることによって前記変調された信号を復調し、前記変調されたキャリア信号の評価点を決定して前記伝送フレームを回復することを特徴とするシステム。

【請求項47】 請求項28記載のシステムにおいて、前記復調器回路は、前記プリアンプル・タイミング信号と前記開始信号とを検出し、前記伝送フレーム内の前記アナログ信号の複数のデジタル化サンプルの前記インターリーブされたグループの位置を指示することを特徴とするシステム。

【請求項48】 請求項28記載のシステムにおいて、前記ブロック回復回路は、アナログ信号の隣接する正しいデジタル化サンプルを補間することによって前記アナログ信号の複数のデジタル化サンプルの前記訂正不可能なグループの影響を秘匿し、前記アナログ信号の複数のデジタル化サンプルの前記訂正不可能なグループに対する正しい大きさを評価することを特徴とするシステム。

【請求項49】 請求項28記載のシステムにおいて、前記平滑化機能は、ハニング・ウィンドウを、回復不可能かつ秘匿不可能な誤りを伴う前記アナログ信号の複数のデジタル化サンプルと、回復不可能かつ秘匿不可能な誤りを伴う前記アナログ信号の複数のデジタル化サンプルに隣接しかつ正しい前記アナログ信号の複数のデジタル化サンプルとに適用し、回復不可能かつ秘匿不可能な誤りを伴う前記アナログ信号の複数のデジタル化サンプルに隣接しかつ正しい前記アナログ信号の複数のデジタル化サンプルを滑らかに減少させ、ソフトなミューティングを可能にすることを特徴とするシステム。

【請求項50】 請求項27記載のシステムにおいて、前記ソフト・ミューティング回路は、回復不可能かつ秘匿不可能な誤りを伴う前記アナログ信号の複数のデジタル化サンプルをゼロ値にする際に、更に、前記アナログ

(7) 001-177507 (P2001-177507A)

信号のそれ以降の複数のデジタル化サンプルをゼロ値に設定し、前記通信媒体上の反復的な干渉を回避することを特徴とするシステム。

【請求項51】 アナログ信号のデジタル化サンプルを送信、受信及び回復する方法であって、前記デジタル化サンプルを取得するステップと、前記デジタル化サンプルをインターリーブし隣接するデジタル化サンプルを分離して、回復不可能な誤りに起因する前記アナログ信号の忠実度の損失の確率を減少させるステップと、誤り訂正コードを発生し冗長度を有するインターリーブされたデジタル化サンプルのグループを提供して、送信及び受信の間に生じた誤りを有するインターリーブされたデジタル化サンプルを回復するステップと、インターリーブされたデジタル化サンプルの複数のグループと、誤り訂正コードと、プリアンプル・タイミング信号と、開始信号とを備えた伝送フレームを形成するステップと、前記伝送フレームを用いてキャリア信号を変調するステップと、前記変調されたキャリア信号をバーストとして通信媒体上を送信し、前記バーストは、前記伝送フレーム内の前記デジタル化サンプルによって表されるサンプリングの時間に対して短時間周期である、ステップと、前記変調されたキャリア信号を受信するステップと、前記変調されたキャリア信号を復調して前記伝送フレームを回復するステップと、前記インターリーブされたデジタル化サンプルの前記複数のグループと前記誤り訂正コードとを前記回復された伝送フレームから抽出するステップと、インターリーブされたデジタル化サンプルのグループを検査し訂正するステップと、前記デジタル化サンプルのいずれかが訂正不可能な誤りを有する場合には、隣接する正しいデジタル化サンプルから訂正不可能な誤りを伴う前記デジタル化サンプルのサンプル値の評価を補間することによって、前記訂正不可能な誤りの影響をすべて秘匿するステップと、訂正不可能又は秘匿不可能な誤りを有するデジタル化サンプルをすべてソフト・ミューティングするステップと、前記デジタル化サンプルをデジタル/アナログ・コンバータまで転送して前記アナログ信号を復元するステップと、を含むことを特徴とする方法。

【請求項52】 請求項51記載の方法において、前記アナログ信号をデジタル化するステップと、前記デジタル化されたアナログ信号を、前記アナログ信号のデジタル化サンプルの非ゼロ復帰コード化としてフォーマットするステップと、を更に含むことを特徴とする方法。

【請求項53】 請求項51記載の方法において、前記通信媒体は、有線媒体及び無線媒体から構成される通信媒体から選択されることを特徴とする方法。

【請求項54】 請求項51記載の方法において、前記変調されたキャリア信号は光として伝送されることを特徴とする方法。

【請求項55】 請求項51記載の方法において、前記変調されたキャリア信号はラジオ周波数信号として伝送されることを特徴とする方法。

【請求項56】 請求項53記載の方法において、前記有線媒体は、同軸ケーブル、光ファイバ・ケーブル及び2有線オーディオ・ケーブルを含むことを特徴とする方法。

【請求項57】 請求項51記載の方法において、アナログ信号を受信するステップと、前記アナログ信号をデジタル化サンプルに変換するステップとを更に含むことを特徴とする方法。

【請求項58】 請求項51記載の方法において、前記デジタル化サンプルは、複数のサンプリング・レートの中から選択された1つのサンプリング・レートを有することを特徴とする方法。

【請求項59】 請求項58記載の方法において、前記デジタル化サンプルを固定された1つのレートを有するデジタル化サンプルに変換するステップを更に含むことを特徴とする方法。

【請求項60】 請求項58記載の方法において、前記複数のサンプリング・レートは、32kHz、44.1kHz及び48kHzを含むことを特徴とする方法。

【請求項61】 請求項59記載の方法において、前記固定されたレートは48kHzであることを特徴とする方法。

【請求項62】 請求項59記載の方法において、前記固定されたレートは48kHzであることを特徴とする方法。

【請求項63】 請求項51記載の方法において、前記誤り訂正コードは、リード・ソロモンコード化を用いて発生されることを特徴とする方法。

【請求項64】 請求項51記載の方法において、前記誤り訂正コードは、238バイトのデータ・ブロック・サイズと、1バイトの制御バイトと、16バイトのパリティ・バイトとを有することを特徴とする方法。

【請求項65】 請求項51記載の方法において、前記インターリーブされたデジタル化サンプルのグループは、複数のデジタル化サンプルの前記グループの偶数の指定されたデジタル化サンプルの複数の最下位バイトと、前記偶数の指定されたデジタル化サンプルの複数の最上位バイトと、第1のコマンド・バイトと、第1の複数の誤り訂正パリティ・バイトと、奇数の指定されたデジタル化サンプルの複数の最下位バイトと、奇数の指定されたデジタル化サンプルの複数の最上位バイトと、第

2のコマンド・バイトと、第2の複数の誤り訂正パリティ・バイトと、を含むことを特徴とする方法。

【請求項66】 請求項51記載の方法において、前記キャリア信号を変調するステップは、パルス位置変調を用いて変調され、前記パルス位置変調とは、前記キャリア信号のパルスを、前記伝送フレーム内の複数のビットの2進値に従って前記キャリア信号の1周期内に位置決めすることであることを特徴とする方法。

【請求項67】 請求項66記載の方法において、前記複数のビットは、前記伝送フレーム内の1対のビットであることを特徴とする方法。

【請求項68】 請求項51記載の方法において、前記キャリア信号を復調するステップは、前記変調されたキャリア信号をオーバーサンプリングし、前記変調されたキャリア信号の評価点を決定して前記伝送フレームを回復するステップを含むことを特徴とする方法。

【請求項69】 請求項51記載の方法において、インターリーブされたデジタル化サンプルと誤り訂正コードとの前記複数のグループを抽出するステップは、前記プリアンプル・タイミング信号と前記開始信号とを検出し、前記伝送フレーム内の前記アナログ信号の複数のデジタル化サンプルの前記インターリーブされたグループの位置を指示するステップを含むことを特徴とする方法。

【請求項70】 請求項51記載の方法において、前記平滑化機能は、ハニング・ウィンドウを、回復不可能かつ秘匿不可能な誤りを伴う前記アナログ信号の複数のデジタル化サンプルと、回復不可能かつ秘匿不可能な誤りを伴う前記アナログ信号の複数のデジタル化サンプルに隣接しかつ正しい前記アナログ信号の複数のデジタル化サンプルとに適用し、回復不可能かつ秘匿不可能な誤りを伴う前記アナログ信号の複数のデジタル化サンプルに隣接しかつ正しい前記アナログ信号の複数のデジタル化サンプルを滑らかに減少させ、ソフトなミューティングを可能にすることを特徴とする方法。

【請求項71】 請求項51記載の方法において、前記ソフト・ミューティングの際に回復不可能かつ秘匿不可能な誤りを伴う前記アナログ信号の複数のデジタル化サンプルをゼロ値にするステップは、更に、回復不可能かつ秘匿不可能な誤りを伴う前記アナログ信号の複数のデジタル化サンプル以降の前記アナログ信号の複数のデジタル化サンプルをゼロ値に設定し、前記通信媒体上の反復的な干渉を回避するステップを含むことを特徴とする方法。

【発明の詳細な説明】

【0001】 関連発明

代理人の事件番号がFS99-002であり、1999年**月**日に出願され、本発明と同じ譲受人に譲渡された米国特許出願第*****号の「無線赤外線デジタル・オーディオ送信システム」。

【0002】 代理人の事件番号がFS99-003であり、1999年**月**日に出願され、本発明と同じ譲受人に譲渡された米国特許出願第*****号の「無線赤外線デジタル・オーディオ受信システム」。

【0003】

【発明の属する技術分野】 本発明は、広くは、デジタル的にサンプリングされたアナログ信号を送信及び受信する電子回路及びシステムに関する。更に詳しくは、本発明は、デジタル・オーディオ信号を送信及び受信する電子回路及びシステムに関する。

【0004】

【従来の技術】 アナログ信号ソースと出力トランスデューサにおけるアナログ信号の再生との間のアナログ信号の送信は、この技術分野において広く知られている。米国特許第5,596,648号(Fast)には、無線赤外線オーディオ伝送システムが記載されており、そのシステムでは、光として受信機に送信される周波数変調されたパルス波によって、赤外線LEDエミッタが付勢される。オーディオ・アナログ信号が、周波数変調されたパルス波を変調している。

【0005】 米国特許第5,593,603号(Haupt, et al. (他))には、オーディオ信号の無線伝送のための別の装置が図解されている。この構造の全体を見るために、ここで、図1を参照してほしい。アナログ・ソース5は、左チャンネルLと右チャンネルRとを提供する。アナログ・ソース5は、マイクロフォン、FMチューナ/受信機、又はアナログ記録媒体でありうる。左チャンネルLと右チャンネルRとは、アナログ/デジタル・コンバータ15及び20に入力される。アナログ・ソースが任意の数のチャンネルを提供できることは、この技術分野では広く知られている。左チャンネルLと右チャンネルRとは、例証の目的のために選択されている。

【0006】 更に、アナログ・ソース5からのアナログ信号は、予めデジタル化サンプルに変換しておき、そして、デジタル・ソース10から提供されることもありうる。アナログ信号のデジタル化サンプルは、データ・バッファ25に保持される。次に、デジタル化サンプルは、データ・フォーマット・ユニット30において、データ・フレームにフォーマット化される。Haupt他への米国特許では、データ・フレームは、各チャンネル(左チャンネルL又は右チャンネルR)に対して、長さが128ビットである。次に、データ・フレームは、データ変調器35に転送される。そして、キャリア信号は、データ・フレームを用いて変調される。

【0007】 Haupt他への米国特許の場合には、データ・フレームは、4ビットのオーディオ・データから5ビットの伝送データに変更され、この5ビットの伝送データが、赤外線発光ダイオードを付勢及び消勢するのに用いられる。変調されたキャリア信号は送信機に転送され、その後、通信媒体45まで運ばれる。次に、赤外光

(9) 001-177507 (P2001-177507A)

が、開放大気 (open atmosphere) を通じて、受信側の光検出ダイオードまで放射される。この場合には、通信媒体45は、開放大気である。

【0008】送信機40は、光だけでなくラジオ周波数波も生じうることは広く知られている。更に、通信媒体45は、同軸ケーブルや撚線対 (twisted pair) ケーブルなどの有線か、又は、それ以外の形態の金属 (銅) 相互接続かのどちらかでありうる。更に、通信媒体45は、光ファイバ・ケーブルでもありうる。

【0009】受信機50は、変調されたキャリア信号を通信媒体45から回復する。典型的には、クロック又はタイミング信号が、データ・フレームと変調されたキャリア信号に含まれている。クロック抽出回路55が、埋込み型のクロック又はタイミング信号を生じて、受信側のサブシステム100を送信側のサブシステム95と同期させる。古典的には、クロック抽出回路55は、位相ロック発振器を組み込んでいるが、伝送される変調されたキャリア信号に誤差があるときには、この位相ロック発振器は誤動作する可能性がある。

【0010】回復された変調されたキャリア信号は、復調器に転送されて、データ・フレームが抽出される。次に、データ・フレームは、受信データ・フォーマット65において再フォーマットされ、アナログ信号のデジタル化されたサンプルが再生される。再生されたデジタル化されたサンプルは、次に、デジタル/アナログ・コンバータ70及び75に転送され、アナログ信号80及び85が再生される。あるいは、アナログ・データのデジタル化されたサンプルが、更なる処理のために外部の回路に転送されることもある。

【0011】図1に示されているような無線送信では、伝送される間に、デジタル化されたサンプルが劣化することがありうる。例えば、電子安定型のハロゲン・ランプが、変調されたキャリア信号の送信の回復を完全に破壊することがある。

【0012】変調されたキャリア信号の結果に対する解決策は、デジタル化サンプルに低レベルの冗長度を提供することである。米国特許第5,832,024号 (Schotz, et al.) には、広く知られたリード・ソロモン符号法を用いた順方向 (forward) の誤り訂正コードの使用が示されている。これによって、比較的短い継続時間を有する誤りは取り除かれるが、長期のデジタル化されたサンプルの劣化に起因する出力アナログ信号80及び85の混乱 (disruption) は回避できない。

【0013】デジタル化されたサンプルのより長期にわたる劣化を回避するために、Schotz他への米国特許では、畳み込みインターリーブ (convolutional interleaving) 回路を用いて、通常は共に送信されるアナログ信号のデジタル化されたサンプルを分離する。これにより、より長期の誤りが訂正される確率を上昇させることが可能となる。

【0014】デジタル化されたサンプルの誤り訂正コード法とたたみこみインターリーブとではアナログ信号のデジタル化されたサンプルの訂正が保証されない場合には、アナログ信号は、スピーカにおける不愉快なクラック及びポップとして (特にオーディオ信号で) 再生される。クラックやポップを除去するために、Schotz他への米国特許では、デジタル化されたサンプルをゼロ・レベルまで導くすなわちミュートにすることができることを示唆している。しかし、ミュート化が突然に付勢されると、オーディオ機器のリスナにとっては、混乱を生じさせられるし、迷惑でもある。

【0015】米国特許第5,602,669号 (Chaki) には、特定の周波数帯域内のデジタル・オーディオ信号を送信し、その特定された周波数帯域を受信するデジタル送受信機が与えられている。このChakiへの米国特許では、直交位相シフト・キーイング (QPSK) を用いて基本周波数を変調している。QPSK変調された信号は、送信のために赤外線エミッタに転送される。

【0016】米国特許第5,420,640号 (Munich, et al.) には、通信経路上のデジタル・データ・ストリームにおける同期を検出する、メモリ効率のよい方法及び装置が記載されている。デジタル・データは、フレームのシーケンスとして構成され、各フレームはデータの複数のラインを含むようになっている。各フレームの始点は、フレーム同期ワードによって指示される。各ラインの始点は、水平同期バイトによって指示される。エンコーダが、送信の前に、データをインターリーブする。デコーダは、水平及びフレーム同期データを発見する回路と、デジタル・データをデインターリーブする回路とを含む。同期発見回路とインターリーブ解除 (deinterleave) 回路とは、メモリへのアクセスを要求するのだが、同時には要求しない。従って、メモリは1つが用いられて、同期回復回路とインターリーブ解除回路とが交互にメモリをアドレッシングすることになる。Munich他への米国特許でのデジタル・データ・ストリームは、加入者ベースのテレビ・システムのビデオ、オーディオ及びそれ以外のサービスに関する。

【0017】米国特許第5,745,582号 (Shimpu ku, et al.) は、デジタル・フォーマットのオーディオ信号を、送信経路を介して音質の劣化を小さく維持しながら光学的に送信することができるオーディオ信号の送受信システムを教示している。このオーディオ信号送信システムは、誤り訂正信号をデジタル・オーディオ信号に追加する回路を有する。次に、誤り訂正信号を伴ったデジタル・オーディオ信号は、コード化されインターリーブされて、オーディオ伝送信号を発生する。デジタル・オーディオ伝送信号の再生に用いられるデジタル制御信号を反復することによって、連続的な信号が発生される。マルチプレクサが、オーディオ伝送信号と連続的な信号とを合成して、多重化された信号を発生する。次

(0101-177507 (P2001-177507A))

に、変調回路が、所定のデジタル変調方法により、多重化された信号を用いて上述のものと類似するキャリア信号を変調し、所定の周波数帯域の範囲に含まれる変調された信号を発生する。変調された信号は、光送信信号によって伝送される。別のタイプのQPSK変調方法によっても、好ましくは、変調された信号を生じることができる。Shimpuku他への米国特許には、更に、デジタル・オーディオ信号及びデジタル制御信号を光送信信号から再生させるオーディオ信号受信回路が記載されている。オーディオ信号受信回路は、光学的な送信信号を電気的な受信信号に変換する光受信機を有する。次に、変調された信号が再生されることにより、多重化された信号を再生する所定のデジタル変調方法に対応するデジタル変調方法を用いて受信信号を復調することが可能になる。分離回路が、オーディオ送信信号と連続信号とを多重化された信号から分離する。そして、オーディオ送信信号がインターリーブ解除され、追加された誤り訂正信号に基づく誤り訂正が実行されて、デジタル・オーディオ信号が再生される。

【0018】デジタル・ソース10は、多くの場合、コンパクト・オーディオ・ディスク(CD)、MP3(Moving Picture Expert Group Audio Layer 3)のデータ・ファイル、デジタル・オーディオ・テープ(DAT)、デジタル・ビデオ・ディスク(DVD)、又はデジタル衛星受信機(DSR)である。デジタル・ソース10からのデジタル化されたサンプルのフォーマットは、ソニー/フィリップス・デジタル・インターフェース(S/PDIF)を用いて共通にコンパイルを行う。この規格から発展した国際的な規格としては、オーディオ・エンジニアリング・ソサイエティ(AES)によるAES-3、ヨーロッパ・ブロードキャスト・ユニオン(EBU)によるTech. 3250-E、日本電子産業協会(EIAJ)によるCP-340、国際電子委員会(ICE)によるICE60958などがある。これらの規格は、類似してはいるが、必ずしも同一ではない。オーディオ・アナログ信号からデジタル化されたサンプルを作成する際に許容されるサンプリング周波数又はサンプリング・レートは、CD及びMP3の場合は44.1kHz、DAT及びDVDの場合は48kHz、DSRの場合には32kHzである。

【0019】次に、図2を参照してS/PDIFのファミリに属する国際規格のデータ・フォーマットについて論じる。1つのフレームは、Aチャンネルすなわち左側のチャンネルとBチャンネルすなわち右側のチャンネルとからのサンプルを含む2つのサブフレーム200及び205から構成されている。各サブフレームは、同期アリアンブルA SYNC及びB SYNCとを有する。これらの同期アリアンブルは、サブフレームの内容を、ブロック215の開始時におけるAチャンネルのサンプルを含む1ワード、あるブロック内のAチャンネル、又はBチャンネル

として識別する。

【0020】チャンネルA及びBに対するデジタル化されたオーディオ・サンプルは、アナログ・オーディオ信号のサンプルの振幅を表す24ビットまでを含みうる。CDへの応用例では、通常、A8からA23までの16ビットだけを用いてデジタル化されたオーディオ・サンプルを運んでいる。AV及びBVは、デジタル化されたオーディオ・サンプルに誤りがあるかどうかを指示する有効性である。ビットAU及びBUは、ユーザによって定義されたビットであり、多くのサンプルから集められたときに、動作時間やトラック番号などを指示する。ビットAC及びBCは、このような情報を強調、サンプリング・レート、コピー許可(copy permit)として定義するチャンネル状態ビットである。ビットAP及びBPは、誤り検出のためのパリティ・ビットであり、データ・サンプルの受信を確認する。

【0021】デジタル化されたオーディオ・サンプルは、一般に知られている二重位相(biphase)マーク又はマンチェスタコード化技術を用いてコード化される。サンプルは、サンプリング・レートが44.1kHzの場合には2.8MHz、32kHzのサンプリング・レートの場合には2MHz、48kHzのサンプリングの場合には3.1MHzのレートでシリアルに転送される。

【0022】デジタル化されたオーディオ・サンプルの1ブロックは、195のフレームが集中されたものから構成される。米国特許第5,889,820号(Adams)には、SPDIF-AES/EBUのデジタル・オーディオ・データの回復のための回路が記載されている。この回路は、入力信号を復号化する。この回路には、入力信号のクロッキングとは非同期のタイミング・クロック信号を受信する入力部を有する測定サブ回路が含まれる。この非同期のタイミング・クロック信号は、タイミング・クロック信号の周波数との関係で、入力信号上で受信される複数のパルスの継続時間を測定する。復号回路は、入力信号をデジタル・データに復号化する。Adamsによる発明によれば、S/PDIF又はAES/EBU規格に従い、二重位相マークコード化されたデータを用いてデジタル・オーディオ・データのコード化を復号化するすべてのデジタル成分を用いることが可能になる。

【0023】

【発明が解決しようとする課題】本発明の目的は、アナログ信号のデジタル化サンプルを送信、受信、回復及び再生するシステムを提供することである。

【0024】本発明の別の目的は、アナログ信号の回復不可能なデジタル化サンプルを秘匿し、前記アナログ信号のデジタル化サンプルを再生する際の忠実度のレベルを維持することである。

【0025】更に、本発明の別の目的は、アナログ信号

(1) 101-177507 (P2001-177507A)

のデジタル化サンプルを送信し、伝送に伴う干渉、すなわち、アナログ信号のデジタル化サンプルが劣化する確率を、伝送されるデジタル化サンプルによって表されるアナログ信号の時間よりも短い周期のバーストとしてデジタル化サンプルを送信することによって最小化することである。

【0026】更にまた、本発明の別の目的は、受信側クロックを送信側クロックと同期させずにアナログ信号のデジタル化サンプルを受信し、アナログ信号のデジタル化サンプルを捕捉することである。

【0027】更に、本発明の別の目的は、様々なサンプリング・レートを有する外部ソースからのアナログ信号のデジタル化サンプルを1つのレートを有するアナログ信号のデジタル化サンプルに変換することである。

【0028】また、本発明の別の目的は、デジタル化サンプルの大きなグループを回復も秘匿もできないときには、アナログ信号のデジタル化サンプルをソフトにミューティングすることである。

【0029】本発明の別の目的は、送信クロックと受信クロックのとの間の長期的な差異をトラッキングし、アナログ信号のデジタル化サンプルのグループの中にあるアナログ信号のデジタル化サンプルのアンダーラン又はオーバーランをすべて補間及びデシメート（選択）することである。

【0030】

【課題を解決するための手段】これらの及びそれ以外の目的を達成するために、アナログ信号のデジタル化サンプルを送信及び受信するデジタル通信システムは、通信媒体を介してデジタル化サンプルを送信し各種サンプリング・レートを有する送信されたデジタル化サンプルを選ぶ送信サブシステムと、送信されたデジタル化サンプルを受信して再生する受信システムとから構成される。送信サブシステムは、外部信号ソースから可変のサンプリング・レートを有するデジタル化サンプルを受け取り、可変のサンプリング・レートを有するデジタル化サンプルを固定された1つのレートを伴うデジタル化サンプルに変換する。デジタル化サンプルは、誤り訂正コードを発生させて、デジタル化サンプルの伝送の間に生じうる固定されたデジタル化サンプルにおけるすべての誤りの訂正を可能にする。デジタル化サンプルは、追加された誤り訂正コードを伴うインターリーブされたデジタル化サンプルのグループにフォーマット化される。次に、プリアンブル・タイミング信号と開始信号とがインターリーブされたデジタル化サンプルのグループに追加されて伝送フレームを形成する。そして、キャリア信号が、伝送フレームを用いて変調され、変調されたキャリア信号は通信媒体に送信される。

【0031】受信サブシステムは、通信媒体に接続されており、変調されたキャリア信号を受信して回復する。変調されたキャリア信号は復調され、伝送フレームを回

復し、伝送フレームからインターリーブされたデジタル化サンプルのグループと誤り訂正コードとを抽出する。誤り訂正コードを伴うインターリーブされたデジタル化サンプルのグループが検査され、誤りを伴うインターリーブされたデジタル化サンプルのグループが訂正される。インターリーブされたデジタル化サンプルのグループのいずれかが訂正不可能である場合には、これらの訂正不可能なデジタル化サンプルの推定されるサンプル値が、インターリーブされたデジタル化サンプルの隣接するものを補間することによって作成され、訂正不可能なデジタル化サンプルの影響をすべて秘匿する。秘匿不可能、回復不可能又は無効なデジタル化サンプルはすべてソフト・ミューティングされる。次に、デジタル化サンプルは、デジタル／アナログ・コンバータに転送され、前記アナログ信号が復元される。

【0032】送信サブシステムは、アナログ信号のデジタル化サンプルを、アナログ信号のデジタル化サンプルの外部ソースから受信するサンプル化データ受信機を有する。可変サンプリング・レート・コンバータが、サンプル化データ受信機に接続され、様々なサンプリング・レートの中の1つのレートをサンプリングされるアナログ信号のデジタル化サンプルを、固定された1つのレートをサンプリングされたアナログ信号のデジタル化サンプルに変換する。アナログ信号の複数のデジタル化サンプルが、データ・バッファに保持される。データ・バッファ・コントローラが、可変サンプリング・レート・コンバータとデータ・バッファとに接続されており、データ・バッファ内部のアナログ信号の複数のデジタル化サンプルの配置及び除去を制御する。誤り訂正発生器がデータ・バッファ・コントローラに接続され、データ・バッファ・コントローラを介してデータ・バッファからアナログ信号の複数のデジタル化サンプルを受け取る。誤り訂正符号発生器は、アナログ信号の複数のデジタル化サンプルに追加される誤り訂正ワードを発生し、次に、誤り訂正ワードが追加されたアナログ信号の複数のデジタル化サンプルを、データ・バッファ・コントローラを介してデータ・バッファに返還する。誤り訂正符号発生器は、238バイトのデータ・ブロック・サイズであって1バイトの制御バイトと16バイトのパリティ・バイトとを有する誤り訂正符号ワードを用いてリード・ソロモン（Reed-Solomon）誤り訂正符号を作成する。フレーム・フォーマットは、データ・バッファ・コントローラに接続されており、アナログ信号の複数のデジタル化サンプルのインターリーブされたグループを追加された誤り訂正符号とともに受け取り、プリアンブル・タイミング信号と開始信号とをアナログ信号の複数のデジタル化サンプルのインターリーブされたグループの前に追加して伝送フレームを形成する。パルス位置変調器は、フレーム・フォーマットに接続されており伝送フレームを受信し、伝送フレームを用いたパルス位置変調に従ってキ

(註2) 01-177507 (P2001-177507A)

キャリア信号を変調する。バースト送信機は、パルス位置変調器と通信媒体との間に接続されており、変調されたキャリア信号を通信媒体まで運ぶ。変調されたキャリア信号は、短い時間周期で短いバーストとして送信され、通信媒体上での干渉の確率を最小にする。

【0033】通信媒体は、無線または有線であり、変調されたキャリア信号は、光としてまたはラジオ周波数エネルギーとして伝送される。有線通信媒体は、光ファイバ・ケーブル、同軸ケーブルまたは2有線撚線対ケーブルであり得る。

【0034】受信サブシステムは、通信媒体に接続されており、変調されたキャリア信号を感知して増幅し、伝送フレームを回復する。復調器が、受信機に接続されており、変調されたキャリア信号を復調し、追加誤り訂正符号を伴うアナログ信号のインターリーブされた複数のデジタル化サンプルのグループを抽出する。この復調器は、受信データ・バッファに接続されており、追加誤り訂正符号を伴うアナログ信号のインターリーブされた複数のデジタル化サンプル復調器のグループを保持する。受信データ・バッファ・コントローラは、復調器と受信データ・バッファとに接続されており、追加誤り訂正符号を備えたアナログ信号のインターリーブされた複数のデジタル化サンプルのグループの復調器から受信データ・バッファへの転送を制御する。誤り検査及び訂正回路が、受信データ・バッファ・コントローラに接続されており、追加誤り訂正符号を備えた前記アナログ信号の複数のデジタル化サンプルのグループを1つ受信する。この誤り検査及び訂正回路は、アナログ信号の複数のデジタル化サンプルの1つのグループにおいて伝送中に生じる誤りをすべて検査して訂正し、アナログ信号の複数のデジタル化サンプルの訂正された1つのグループを受信データ・バッファに戻す。アナログ信号の複数のデジタル化サンプルの訂正不可能なデジタル化グループは、すべて、秘匿 (concealing) のために識別される。ブロック回復回路は、受信データ・バッファ・コントローラに接続されており、アナログ信号の訂正不可能なデジタル化サンプルを受信して補間し、アナログ信号の訂正不可能なデジタル化サンプルの影響を秘匿する。ソフト・ミューティング回路は、受信データ・バッファ・コントローラに接続されており、正確に受信されず無効であると宣言された複数のデジタル化サンプルのグループと、回復不可能かつ秘匿不可能な誤りを伴うアナログ信号の複数のデジタル化サンプルとにアクセスする。ソフト・ミューティング回路は、更に、正確であり、無効であるか又は訂正不可能かつ秘匿不可能な誤りを伴うアナログ信号の複数のデジタル化サンプルに隣接するアナログ信号の複数のデジタル化サンプルにアクセスする。そして、ソフト・ミューティング回路は、平滑化機能をアナログ信号の複数のデジタル化サンプルに適用して、無効であるか又は訂正不可能かつ秘匿不可能な誤りを伴うアナロ

グ信号の複数のデジタル化サンプルをゼロ値とする。

【0035】受信サブシステムは、ブロック伝送信号を受信機サブシステムのクロック信号と比較して追加された誤り訂正符号を備えたアナログ信号のインターリーブされた複数のデジタル化サンプルのグループのコンテンツのオーバーラン及びアンダーランを決定するジッタ・トラッキング回路を有する。ブロック伝送信号は、誤り訂正符号が追加されているアナログ信号のインターリーブされた複数のデジタル化サンプルのグループの境界を指示する。誤り訂正符号が追加されているアナログ信号のインターリーブされた複数のデジタル化サンプルの各グループの中のワード数は、アナログ信号のデジタル化サンプルの正しい数を含んでいなければならない。補間及びデシメーション回路は、ジッタ・トラッキング回路と受信データ・バッファ・コントローラとに接続されており、ジッタ・トラッキング回路がアナログ信号のインターリーブされた複数のデジタル化サンプルのグループのコンテンツのオーバーラン又はアンダーランを指示する場合には、アナログ信号のデジタル化サンプルを発生又は削除する。

【0036】インターフェース回路が、受信データ・バッファ・コントローラに接続されており、アナログ信号のデジタル化サンプルを、後続の回路が受け入れ可能なフォーマットに変換する。

【0037】可変サンプリング・レートを有するデジタル化サンプルは、32kHz、44.1kHz及び48kHzというサンプリング・レートでサンプリングされる。送信サブシステムは、外部ソースとデータ・バッファ・コントローラとの間に接続されておりアナログ信号を受信しアナログ信号のデジタル化サンプルを発生する少なくとも1つのアナログ/デジタル・コンバータを備えていることがある。このアナログ/デジタル・コンバータのサンプリング・レートは、約48kHzである。このアナログ/デジタル・コンバータの別のサンプリング・レートとして、44.1kHzもある。

【0038】複数のデジタル化サンプルのインターリーブされたグループは、複数のデジタル化サンプルのグループの偶数の指定されたデジタル化サンプルの複数の最下位バイトと、偶数の指定されたデジタル化サンプルの複数の最上位バイトと、第1のコマンド・バイトと、第1の複数の誤り訂正パリティ・バイトと、奇数の指定されたデジタル化サンプルの複数の最下位バイトと、奇数の指定されたデジタル化サンプルの複数の最上位バイトと、第2のコマンド・バイトと、第2の複数の誤り訂正パリティ・バイトと、を含む。

【0039】キャリア信号は、伝送フレーム内の複数ビットの2進値に従って、キャリア信号の1周期の間にそのキャリア信号のパルスを位置決めすることによるパルス位置変調を用いて変調される。本発明では、この複数ビットとは2ビットである。

(3) 01-177507 (P2001-177507A)

【0040】デジタル化サンプルは、非ゼロ復帰フォーマットでコード化される。バースト送信機は、赤外線発光ダイオードと、パルス位置変調器と赤外線発光ダイオードとの間に接続されたダイオード・スイッチング回路とを含み、変調されたキャリア信号を用いて赤外線発光ダイオードを付勢及び消勢する。

【0041】受信機は、赤外線発光ダイオードから放射される光を受信する光検出ダイオードを備えている。復調器は、変調されたキャリア信号をオーバーサンプリングすることによって変調されたキャリア信号を復調し、変調されたキャリア信号の評価点を決定して伝送フレームを回復する。

【0042】

【発明の実施の形態】次に、図3を参照して、本発明による送信及び受信システムの構造を論じる。アナログ信号源305は、左チャンネルLと右チャンネルRとにアナログ信号を発生する。アナログ信号源305は、マイクロフォン、無線受信機/チューナ、又はアナログ記録媒体などであり得る。左チャンネルL及び右チャンネルRそれぞれからのアナログ信号は、アナログ/デジタル・コンバータ315及び320への入力である。アナログ/デジタル・コンバータ315及び320は、固定された1つのレートでアナログ信号をサンプリングする。好適実施例では、この固定されたレートは48kHzであり、別の実施例では、44.1kHzである。

【0043】デジタル信号源310は、アナログ信号のデジタル化サンプルであって、先にサンプリングされ、コンパクト・ディスク、デジタル・オーディオ・テープ、又はそれ以外のデジタル記憶媒体などに記録又は記憶されているものを提供する。デジタル化サンプルのサンプリング・レートは、好適実施例の固定されたレートとは異なることがある。S/PDIFフォーマットを実現する産業規格に従っているデジタル信号源310の場合には、サンプリング・レートは、すでに述べたように、44.1kHz、48kHz及び32kHzである。

【0044】アナログ信号のデジタル化サンプルは、送信機395に転送される。送信機395は、異なるサンプリング・レートから発生されたこれらのデジタル化サンプルを、固定されたレートから発生されたデジタル化サンプルに変換する。

【0045】デジタル化サンプルは、デジタル化サンプルをインターリーブするように再構成され、それによって、隣接するデジタル化サンプルは分離されて、別の時刻に伝送されることになる。この分離によって、伝送に伴う干渉によってデジタル化サンプルの訂正及び再構成が妨げられる確率が最小化される。

【0046】次に、図8を参照して、本発明によるデジタル化サンプルのデータ構造を論じる。本発明では、データ・サンプルは、2バイト（16ビット）の可能性が

あるデータ・サンプルから構成される。S/PDIFの残りのバイト（8ビット）は、廃棄される。238バイトの第1のグループ810は、偶数指定されたサンプルの左チャンネルL（Aチャンネル）の交互の最下位バイトと右チャンネルR（Bチャンネル）の最下位バイトとから構成される。238バイトの第2のグループ815は、偶数指定されたサンプルの左チャンネルLの交互の最上位バイトと右チャンネルRの最上位バイトとから構成される。238バイトの第3のグループ820は、奇数指定されたサンプルの左チャンネルLの交互の最下位バイトと右チャンネルRの最下位バイトとから構成される。238バイトの第4のグループ825は、奇数指定されたサンプルの左チャンネルLの交互の最上位バイトと右チャンネルRの最上位バイトとから構成される。これから理解できるように、1つのデジタル化サンプルのバイトは、伝送の間、238バイトだけ分離される。更に、隣接する2つのデジタル化サンプルは、少なくとも238バイトは分離される。この構造は好適実施例に対して適切であるが、これ以外のインターリーブ・パターンも可能であり、本発明の意図に一致している。

【0047】図3に戻ると、送信機395は、奇数指定されたサンプル805の最上位バイト810のグループと最上位バイト820のグループとに追加される誤り訂正符号（ECC）825及び845を発生する。ECC符号835及び845は、誤り訂正コード化に関するリード・ソロモン法を用いている順方向（forward）の誤り訂正符号である。本発明によるECC符号835及び845は、8ビットすなわち1バイトのシンボル・サイズを有し、ガロア体（Galois field）GF（2⁸）又はGF（2¹⁶）を有する。本発明のECC符号835のブロック長（n）は、255バイト（2⁸）である。訂正可能な誤りの数は8となるように選択され、従って、メッセージのサイズは239バイトである。これは、偶数サンプル800の最上位バイト815及び825の238と、1バイトのコマンド及び制御バイト830及び840である。

【0048】好適実施例では、デジタル化サンプルの最上位バイト815及び820だけの訂正が可能である。この技術分野の当業者には明らかなことであろうが、異なるガロア体GF（2⁸）を選択することが可能であり、また、訂正可能誤りの数が異なるように選択することも可能であって、それらの場合でも本発明の意図に沿っている。

【0049】図8の追加されたECC符号を伴うインターリーブされたデジタル化サンプルが、図6に示されているように、シリアル伝送のために形成される。各フレームは、偶数サブフレーム610及び奇数サブフレーム615という2つのサブフレームに分けられる。偶数サブフレーム610は、図8に記載されているように、偶数指定され得たデジタル化サンプル800のグループと

(4) 01-177507 (P2001-177507A)

して構成され、奇数サブフレーム615は、図8に記載されているように、奇数指定され得たデジタル化サンプル805のグループとして構成される。ECC符号835は、偶数指定されたデジタル化サンプルに追加されてサブフレーム610を完成させ、ECC符号845は奇数指定されたデジタル化サンプル805に追加される。

【0050】タイミング・プリアンプル620及び630と開始フラグ信号625及び635とは、それぞれが、偶数サブフレーム610及び奇数サブフレーム615の前に追加される。タイミング・プリアンプル620及び630は、それぞれが、各サブフレーム610及び620の開始を識別するユニークなパターンの16バイトまでで構成される。タイミング・プリアンプル620及び630のパターンは、以下で説明する通常のパルス位置変調に違反するユニークなパターンである。タイミング・プリアンプル620及び630のユニークなパターンは、受信機がタイミング・プリアンプル620及び630を識別しそのタイミング・プリアンプル620及び630の上にロックすることを可能にするのに十分なほど長い。開始フラグ信号625及び635は、それぞれが、偶数サブフレーム610及び615の開始を指示するユニークなパターンの2バイトで構成されている。

【0051】アナログ信号のデジタル化サンプルのフォーマットされたグループは、次に、送信機内でキャリア信号を変調するのに用いられる。好適実施例では、この変調は、図7に示されているパルス位置変調（PPM）である。プロット725は、デジタル化サンプルの基本的な生の非ゼロ復帰コード化データを構成する電圧レベルの可能な組合せを示している。それぞれのビット時間 $T_{b,n}$ 700、705、710及び715は、4つの位相 $\phi 1$ 、 $\phi 2$ 、 $\phi 3$ 、 $\phi 4$ に分割される。プロット720は、本発明による結果的なパルス位置変調符号を示している。ビット時間700に図解されているNRZ符号（00）は、論理レベル1を位相スロット $\phi 1$ に配置する。ビット時間705に図解されているNRZ符号（01）は、論理レベル1を位相スロット $\phi 2$ に配置する。ビット時間710に図解されているNRZ符号（10）は、論理レベル1を位相スロット $\phi 3$ に配置する。ビット時間715に図解されているNRZ符号（11）は、論理レベル1を位相スロット $\phi 4$ に配置する。

【0052】次に、変調されたキャリア信号は、通信媒体345にバースト伝送される。変調されたキャリア信号は、無線通信では大気の中へ放射される光又はラジオ周波数（RF）として伝送される、又は、有線通信では通信ケーブルに転送される光又はラジオ周波数として伝送される。変調されたキャリア信号は、光として伝送される場合には、光ファイバ・ケーブル上を伝送される。変調されたキャリア信号は、RFとして伝送される場合には、同軸ケーブル又は単純な撚線対の2有線ケーブルなどのケーブル上を伝送される。

【0053】デジタル化サンプルの1フレームを構成する476のデジタル化サンプルは、ステレオ音楽プレゼンテーションの119のサンプルを、又は、2.479ミリ秒のプレゼンテーションを表す。好適実施例における変調されたキャリア信号の伝送周波数は、2.0MHzである。従って、タイミング・プリアンプル、開始フラグ信号、ECC符号ワード及びコマンド及び制御バイトに結合された476のデジタル化サンプルの伝送（493バイト）は、完了するのに、1.972ミリ秒を要する。送信機は、20.5%の時間は送信を行わない、すなわち、アイドル状態にある。これによって、ノイズのいずれかのバーストが伝送に干渉を与える確率が最小化される。伝送周波数が上昇する、又は、デジタル化サンプルのバーストの周期が減少する場合には、伝送時間は減少し、アイドル時間は増加し、干渉を生じない確率は更に改善される。

【0054】通信媒体345上を伝送される変調されたキャリア信号は、受信機300まで伝達される。受信機は、光又はRF信号を電気信号に変換することによって、変調されたキャリア信号を回復する。変調されたキャリア信号は、次に、復調され、アナログ信号のデジタル化サンプルのグループの伝送されたフレームが回復される。

【0055】本発明による受信機は、変調されたキャリア信号から送信されたクロックを抽出して受信機300と送信機395とを同期させることはない。受信機300は、送信機のクロックとは独立のクロックを有する。受信機のクロックは、送信機のクロックと公称では同一であるように特定されるが、2つのクロックの間の公差や位相差のために、受信側の変調されたキャリア信号が常に正しく受信されるとは限らず、誤りを生じる。

【0056】誤りを最小化するために、受信機は、変調されたキャリア信号をオーバーサンプリングすることによって、変調されたキャリア信号を回復し、アナログ信号のデジタル化サンプルの伝送フレームを抽出する。オーバーサンプリングとは、キャリア信号の周波数の比較的大きな倍数であるレートで論理レベルを感知することである。比較的多数のオーバーサンプリングの結果が、受信された変調されたキャリア信号においてある論理レベルがそれとは逆の論理レベルの後に来るような一連のサンプルを指示するときには、開始の評価点を任意に想定し、それぞれの連続する評価が任意の想定された評価点の後で、変調されたキャリア信号の周波数で生じる。評価されたデータは、予測されるタイミング・プリアンプルと比較される。評価されたデータと予測されたタイミング・プリアンプルとの間に不一致が生じる場合には、開始評価点を調整し、データも再評価する。このプロセスは、タイミング・プリアンプルが受信された変調されたキャリア信号から回復されるまで反復される。

【0057】タイミング・プリアンプルの全体がこうし

(45) 101-177507 (P2001-177507A)

て正しく検出されると、回復のタイミングは、固定されることが決定される。受信タイミングは受信された変調されたキャリア信号に固定され、開始フラグ信号が受信された変調されたキャリア信号から探される。開始フラグ信号が見つからない場合には、そのフレームは無効であると宣言され、ゼロ (null) のレベルにされる。開始フラグ信号が受信された変調されたキャリア信号から回復される場合には、次に、伝送フレームが、受信された変調されたキャリア信号から回復される。

【0058】次に、図11を参照して、受信された変調されたキャリア信号750を用いて受信機300のタイミングの固定を判断する評価点の選択に関して、より完全な概観を行う。回復クロック755は、好適実施例では、キャリア信号760の周波数の6倍のファクタである周波数又はサンプリング・レートをもっている。タイミング・クロック755は、変調されたキャリア信号750のサンプリング時間を設定する。回復されたデータ765は、タイミング・クロック755のサンプリング時間での変調されたキャリア信号750の論理レベルである。既に述べたように、逆の論理レベル（この場合には、論理レベル0）の後の最初の論理レベルは、任意の評価点750を確立するためのカウントを開始させる。連続する評価点は、キャリア信号760のレート、すなわち、この場合には、タイミング・クロック755の6番目ごとの生起する位置である。

【0059】この分野の当業者には明らかなことであるが、タイミング・クロック755の周波数は、キャリア信号の周波数の整数倍 (multiple factor) に修正することができ、その場合でも本発明の意図に合致している。

【0060】回復された伝送フレームは、次に、受信機300において復調され、伝送フレームのパルス位置変調された符号からデジタル化サンプルの生の非復帰コード化されたデータが抽出される。

【0061】伝送フレームのパルス位置変調された符号は、図7において説明されているように、デジタル化サンプルの生の非復帰コード化されたデータに再度変換され、伝送フレームが回復される。

【0062】アナログ信号のインターリーブされたデジタル化サンプルとECC符号とが、次に検査され、伝送の間に劣化したインターリーブされたデジタル化サンプルは、すべて、訂正される。

【0063】ECC検査及び訂正では、この技術分野では広く知られているリード・ソロモン誤り訂正法を用いる。好適実施例では、8のシンボル又はバイトが、図8の238の最上位バイト810及び820と1バイトのコマンド及び制御バイトとを加えたグループのそれぞれにおいて訂正可能である。ECC検査及び訂正を達成する方法は、最上位バイト810及び820のグループにおけるどのような誤りでも指示するシンδροームを計算

することによって開始する。誤りを伴う最上位バイト820及び820のグループに対しては、バールカンブの反復アルゴリズム (Berlekamp's iterative algorithm) を用いて、誤り探知多項式 (error locator polynomial) を見つける。次に、シエン (Chien) のサーチ法を用いて誤り発見多項式の解を見つけ、フォーニー (Forney) アルゴリズムを用いて誤りの大きさを計算し、正しいデータを再構成する。リード・ソロモン誤り訂正法によって訂正できるよりも多くの誤りが存在する場合には、8バイトの好適実施例では、最上位バイト810及び820の訂正不可能なグループが識別され、これらの誤りを秘匿する更なる処理がなされる。

【0064】次に、訂正不可能な誤りを有すると識別されたアナログ信号のデジタル化サンプルとそれらに隣接する正しいデジタル化サンプルとが組み合わされ、アナログ信号のサンプルの大きさの推定が補間される。ほぼ隣接するサンプルは大きさがそれほどには変動せず、隣接するサンプルの間の補間によって、回復不可能な誤りが秘匿されることは広く知られている。オーディオへの応用例では、高周波の歪みがいづらか存在しても、音声の知覚は影響を受けない。

【0065】アナログ信号のデジタル化サンプルのいずれかのフレームが訂正不可能かつ秘匿不可能な誤りを有する場合には、又は、変調されたキャリア信号が受信され無効であると宣言された場合には、これらのフレームは、ソフト・ミューティング (soft muting、柔らかな無音化) が施され、回復不可能な誤りからの「クリック」をすべて防止する。ソフト・ミューティングでは、ハニング・ウィンドウを用い、訂正不可能又は秘匿不可能な誤りを有する又は無効であるようなフレームに隣接するアナログ信号のデジタル化サンプルのフレームを評価して絵引接するフレームの大きさを調べ、アナログ信号の大きさをゆっくりとゼロ値まで下降させる。

【0066】更に、ミューティングは、遅延をアナログ信号のそれ以降のデジタル化サンプルをゼロにするようにプログラムすることによって達成される。アナログ信号のそれ以降のデジタル化サンプルを拡張的にゼロにすることにより、テレビ、ビデオ・テープ・レコード及びオーディオ・システム用の赤外線リモート・コントロールなどの信号源からの反復的な干渉を回避することができる。赤外線リモート・コントロールは、0.2ないし1.0秒持続することができるデータのバーストを送る。

【0067】アナログ信号のデジタル化サンプルの各フレームは、一定の数のデジタル化サンプルを維持しなければならない。既に述べたようなオーバーサンプリング法を用いる場合であっても、送信機395と受信機300との間の差は、伝送フレームにおいて受信されたデジタル化サンプルの「オーバーラン」(1フレームの中により多くのデジタル化サンプルが受信されている状態)

(巻6) 01-177507 (P2001-177507A)

や「アンダーラン」(1フレームの中に受信されたデジタル化サンプルの数が少ない状態)が生じる原因となる。オーバーランの場合には、1伝送フレームの中により多くのデジタル化サンプルが存在し、他方で、アンダーランの場合には、1伝送フレームの中のデジタル化サンプルの数がより少なくなる原因となる。受信機は、キャリア信号の周波数と伝送フレームの周波数との間のジッタすなわち不一致をトラッキングして、オーバーラン又はアンダーランのいずれかを有するデジタル化サンプルのフレームをすべて検出する。オーバーラン又はアンダーランが生じると、受信機300は、デジタル化サンプルのフレームを補間又はデシメートして、1フレームの中にあるデジタル化サンプルの数が一定であることを保証する。

【0068】アナログ信号のデジタル化サンプルのフレームは、更なる処理のために外部回路に転送390されるか、又は、適切な順序でフォーマットされ、デジタル・アナログ・コンバータ370及び375に転送される。左チャンネルLのアナログ信号370のデジタル化サンプルは、左チャンネルLのためのアナログ信号380を再生するデジタル・アナログ・コンバータ370に転送される。右チャンネルRのデジタル化サンプルは、右チャンネルRのためのアナログ信号385を再生するデジタル・アナログ・コンバータ375に転送される。

【0069】次に、図4を参照して、本発明による送信機システム395について論じる。アナログ信号源305は、既に述べたように、左チャンネルL及び右チャンネルRのアナログ信号を提供する。アナログ/デジタル・コンバータ315及び320は、それぞれ、左チャンネルL及び右チャンネルRのアナログ信号をサンプリングし、アナログ信号のデジタル化サンプルを発生する。更に、既に述べたように、デジタル信号源310は、アナログ信号のデジタル化サンプルを提供する。

【0070】デジタル信号源310からのアナログ信号のデジタル化サンプルは、デジタル受信機400に転送される。デジタル受信機400は、デジタル化サンプルを、それらのサンプルがデジタル信号源の内部で保持されているサンプリング・レート(たとえば、CD及びMP3では44.1kHz、DAT及びDVDでは48kHz、DSRでは32kHz)で取得する。アナログ信号のデジタル化サンプルは、可変サンプリング・レート(VSR)コンバータ405に転送される。VSRコンバータ405は、アナログ信号のデジタル化サンプルを修正して、固定されたレートでサンプリングされたアナログ信号のデジタル化サンプルを作り出す。好適実施例では、この固定レートは48kHzである。別の実施例では、44.1kHzの固定レートをを用いている。

【0071】これを達成する方法は、アナログ信号のデジタル化サンプルをデジタル・アナログ・コンバータに送り、元のアナログ信号を再生することである。再生さ

れたアナログ信号は、次に、固定されたレートすなわち好適実施例の場合には48kHzで再生されたアナログ信号をサンプリングするアナログ/デジタル・コンバータへの入力となる。別の実施例では、この固定レートは、44.1kHzなどの別の周波数である。

【0072】アナログ信号のデジタル化サンプルは、次に、アナログ/デジタル・コンバータ315及び320すなわち可変サンプリング・レート・コンバータから、伝送データ・バッファ・コントローラ410を介して伝送データ・バッファ415に転送される。

【0073】伝送データ・バッファ・コントローラ410は、アナログ信号のデジタル化サンプルの伝送データ・バッファ415への、及び、伝送データ・バッファからの検索を制御する。伝送データ・バッファ415は、ランダム・アクセス・メモリ(RAM)である。好適実施例では、伝送データ・バッファ415は、スタティックRAMである。しかし、ダイナミックRAM(DRAM)やシンクロノスDRAMなど、他のメモリ構造を伝送データ・バッファ415に用いることができ、その場合でも本発明の意図を逸脱することはない。

【0074】次に、図8を参照して、伝送データ・バッファ415の構造と、アナログ信号のデジタル化サンプルの成分バイトの割当てとについて論じる。伝送データ・バッファ415は、バッファ・ブロックのグループというセグメントに分割される。好適実施例では、3つのバッファ・ブロックがある。バッファ1である850、バッファ2である870及びバッファ3である890である。アナログ信号のデジタル化サンプルはそれぞれのバッファに配置されているが、既に述べたように、アナログ信号の偶数指定されたデジタル化サンプル810の238の最下位バイトが第1のバッファ・ブロック850の第1のアドレス・セグメント852を占有している。偶数指定されたデジタル化サンプル815の238の最上位バイトと、コマンド及び制御バイト830と、ECC符号840とが、第1のバッファ・ブロック850の第2のアドレス・セグメント864を占有している。奇数指定されたデジタル化サンプル820の238の最下位バイトが、第1のバッファ・ブロック850の第3のアドレス・セグメント856を占有している。奇数指定されたデジタル化サンプル825の238の最上位バイトが、第1のバッファ・ブロック850の第4のアドレス・セグメント858を占有している。この構造によって、デジタル化サンプルのインターリーブが、伝送の間の誤りの訂正及び秘匿が可能になる。

【0075】デジタル化サンプルの追加的なフレームも、同様に、第1のバッファ・ブロック850について説明したのと同じ構造で、第2のバッファ・ブロック870及び第3のバッファ・ブロック890の中に保持されている。これにより、(外部信号源305及び310からの受信、ECCコード化及び送信などの)動作をバ

(図7) 101-177507 (P2001-177507A)

ラレルに達成することができる。

【0076】最上位バイト815及び820と、コマンド及び制御バイト830及び840とのグループは、それぞれが、伝送データ・バッファ415から読み出され、伝送データ・バッファ・コントローラを介してリード・ソロモン誤り訂正エンコーダ420に転送される。ECCエンコーダ415は、ガロア体GF(2⁸)を備えたシンボル符号ワードを発生する。各シンボルは1バイトであり、既に述べたように、この符号によって8バイトの訂正が可能になる。

【0077】ECC符号840及び845は、それぞれが、第2のアドレス・セグメント854と第4のアドレス・セグメント858とにおける偶数及び奇数指定されたデジタル化サンプル800及び805の最上位バイト815及び820に追加される。

【0078】インターリーブされたデジタル化サンプルは、伝送データ・バッファ415のそれぞれのバッファ・ブロック850、870及び890から検索され、個別に、伝送データ・バッファ・コントローラ410を介してフレーム・フォーマッタ425まで転送される。フレーム・フォーマッタは、図6のタイミング・アライメント620及び630と開始フラグ信号625及び635とを追加し、アナログ信号のデジタル化サンプルのインターリーブされたグループの各伝送フレーム605のサブフレームを組み立てる。

【0079】図9は、図4の伝送データ・バッファ415のアクセス及び検索パターンを時間経過と共に示している。アナログ/デジタル・コンバータ305又はデジタル信号源310からのデジタル化サンプルの第1のグループは、第1の時間セグメント900において第1のバッファ・ブロック850に記憶される。アナログ/デジタル・コンバータ305又はデジタル信号源310からのデジタル化サンプルの第2のグループは、第2の時間セグメント905において第2のバッファ・ブロック870に記憶される。第2の時間セグメント905の間、ECCエンコーダ420が、第1のバッファ・ブロック850にアクセスし、ECC符号840及び845を発生し、ECC符号840及び845を第1のバッファ・ブロック850に記憶する。第3の時間セグメント910では、デジタル化サンプルの第1のグループが第3のバッファ・ブロック890に記憶され、ECC符号が発生されて第2のバッファ・ブロック870に記憶され、ECC符号が追加されたデジタル化サンプルの第1のグループがフレーム・フォーマッタ425まで転送され伝送される。第4の時間セグメント915の間には、デジタル化サンプルの第4のグループが第1のバッファ・ブロック850に配置され、第2のバッファ・ブロック870におけるデジタル化サンプルのグループが伝送のために送られ、第3のバッファ・ブロック890の中のデジタル化サンプルのグループに対するECC符号が

発生され、第3のバッファ・ブロック890に再度記憶される。

【0080】このパターンすなわち伝送データ・バッファ415への記憶及びアクセスは、すべてのこれ以降のセグメント920及び925に対して継続し、バッファ・ブロック850、870及び890への同時的なアクセス及び記憶を強制する。伝送データ・バッファ・コントローラ410は、これらのアクセス及び記憶を適切に仲裁して、コンフリクトが生じないことを保証しなければならない。フレーム・フォーマッタ425からは、フォーマットされた伝送フレームがパルス位置変調器430に転送される。パルス位置変調器430は、図7に記載されていたように、伝送フレームの各ビット対をコード化する。好適実施例では、伝送フレームによって変調されたキャリア信号の周波数は、少なくとも2.0MHzである。

【0081】既に述べたように、伝送フレームによって表されるオーディオ・アナログ信号の時間周期は、2.479ミリ秒であり、キャリア信号が2MHzであり、各伝送フレームは、1.972ミリ秒の継続時間を有している。既に述べたように、バースト送信機435は、作動されると、変調されたキャリア信号を送信する。本発明の好適実施例では、バースト送信機435は、発光ダイオード445を付勢及び消勢して通信媒体345として作用する大気に向けて光を送出させるスイッチング回路である。

【0082】既に述べたように、通信媒体345は、有線又は無線である。有線の通信媒体は、光ファイバ・ケーブル、同軸ケーブル又は2有線の撚線対などである。バースト送信機435は、光又はRF信号のいずれかを、有線又は無線通信媒体345の中に送信する。

【0083】クロック回路440は、必要なタイミング信号をアナログ/デジタル・コンバータ315及び320に提供して、48kHzという固定レート（又は、44.1kHzという別の固定レート）を保証する。クロック回路440は、必要なタイミング信号を提供して、変換される固定レートとは異なるレートで得られたアナログ信号のデジタル化サンプルを、固定レートでサンプリングされたアナログ信号のデジタル化サンプルに変換する。

【0084】クロック回路440は、2MHzのキャリア信号を発生し、それをパルス位置変調器340に転送して、バースト送信機435への入力となる変調されたキャリア信号を作成する。

【0085】クロック回路440は、図4の送信機395又は受信機300のいずれかにおいて位相ロック・ループ発振器を不要にする固定周波数タイミング発生回路である。

【0086】次に、図5を参照して、本発明の受信システム300を論じる。変調されたキャリア信号は、通信

媒体345を介して受信機505まで転送され、受信機505は、変調されたキャリア信号を回復する。好適実施例では、大気を介して転送された光が、光検出ダイオード500上に衝突する。光検出ダイオード500における変化が受信機において感知及び増幅されて、変調されたキャリア信号が回復される。受信機505は、変調されたキャリア信号上に固定され、変調されたキャリア信号をオーバーサンプリングし、図11に関して既に説明したように、アナログ信号のデジタル化サンプルのグループを捕捉することによって、この回復を完了する。復調器510は、パルス位置変調されたデジタル化サンプルを、図7に関して既に説明したように、デジタル化サンプルの生の非ゼロ復帰コード化データに変換する。

【0087】復調されたデジタル化サンプルは、ここで、図8のインターリーブされたデジタル化サンプルのフレーム・フォーマットを有しており、復調器510から、受信データ・バッファ・コントローラ515を介して、受信データ・バッファ520に転送される。

【0088】受信データ・バッファ520は、図4の伝送データ・バッファ415のように構成されている。受信データ・バッファ520は、ランダム・アクセス・メモリであり、本発明の好適実施例では、スタティックRAMである。しかし、DRAMやシンクロナスRAMなど、他のメモリ構造を受信データ・バッファ520として用いることができ、その場合でも本発明の意図するところから逸脱することはない。

【0089】受信データ・バッファ520の構造は、図8に示されている伝送データ・バッファ415の構造と同一である。受信データ・バッファ520は、バッファ・ブロック850、870及び890のグループを有している。バッファ・ブロック850、870及び890は、それぞれが、アナログ信号のインターリーブされたデジタル化サンプルのフレームを保持するアドレス・セグメント852、854、856及び858を有している。

【0090】アナログ信号の偶数指定されたデジタル化サンプル815の最上位バイトと、ECC符号840及び845が追加されたアナログ信号の奇数指定されたサンプル825の最上位バイトとは、受信データ・バッファ・コントローラ515によって、受信データ・バッファ520から検索され、リード・ソロモンECCデコーダ525に転送される。リード・ソロモンECCデコーダ525は、既に述べたリード・ソロモンECC法を用いて偶数及び奇数指定されたデジタル化サンプル815及び825の最上位バイトを検査して訂正する。偶数及び奇数指定されたデジタル化サンプル815及び825の訂正された最上位バイトは、受信データ・バッファ・コントローラ515を介して、受信データ・バッファ520に記憶される。訂正不可能な誤り（既に述べたよう

に、8バイト以上に誤りがある場合）を有するデジタル化サンプルの偶数及び奇数指定された最上位バイトは、更なる処理のために識別され、再生されたアナログ信号上の誤りの影響を秘匿する。

【0091】訂正不可能な誤りを有すると識別されたデジタル化サンプルは、受信データ・アナログ信号の隣接する正確なデジタル化サンプルを用いてバッファ520から検索され、受信データ・バッファ・コントローラ515を介して、ブロック回復回路530に転送される。ブロック回復回路530は、アナログ信号の隣接するデジタル化サンプルから訂正不可能なデジタル化サンプルの評価を補間して、デジタル化サンプルにおける訂正不可能な誤りを秘匿する。好適実施例では、隣接するデジタル化サンプルの間の線形補間を用いて、ハードウェア的な実現を容易にしている。より複雑な補間法を用いても、本発明から逸脱することはない。

【0092】訂正不可能なデジタル化サンプルの正確な大きさに関する補間による評価は、ブロック回復回路530から受信データ・バッファ・コントローラ515を介して転送され、受信データ・バッファ520を用いて訂正不可能なデジタル化サンプルの位置に記憶される。

【0093】訂正可能でなく秘匿も不可能な誤りを有するデジタル化サンプルは、すべてが、ソフト・ミューティングのために識別される。無効なフレーム又は訂正不可能かつ秘匿不可能なデジタル化サンプルを含むバッファ・ブロック・セグメントは、アナログ信号のデジタル化サンプルの多数の隣接するフレームと共に、ソフト・ミューティング回路に転送される。ソフト・ミューティング回路535は、デジタル化サンプルのフレームにハミング（Hamming）ウィンドウを適用して、無効なフレームに隣接するフレーム又は訂正不可能かつ秘匿不可能な誤りを伴うフレームを評価し、上述したように、「クリッキング」ノイズを除去する。

【0094】ジッタ・トラッキング回路545は、ブロック伝送タイミング信号を受信機505のサンプリング・タイミングと比較し、フレームを有するデジタル化サンプルの上述したオーバーラン又はアンダーランを指示するブロック伝送タイミング信号と受信機505のサンプリング・タイミングとの間の不一致をすべて識別する。ブロック伝送タイミングは、アナログ信号のデジタル化サンプルの隣接するフレームのグループ間の境界を示す。同期化回路540は、必要であれば、受信機505内部でのサンプリング・タイミングの調整をどのようなものであっても提供する。同期化回路505は、更に、デジタル化サンプルのフレームを検索し、そのフレームを用いてデジタル化サンプルのアンダーラン又はオーバーランをすべて補間又はデシメートする。

【0095】次に、アナログ信号のデジタル化サンプルの各フレームは、受信データ・バッファ520から受信データ・バッファ・コントローラ515を介してデータ

(巻9) 01-177507 (P2001-177507A)

・アウト・インターフェース550まで転送される。好適実施例では、データ・アウト・インターフェースは、デジタル・オーディオ伝送に対してこの技術分野で知られているI²Sインターフェースである。データ・アウト・インターフェース550は、アナログ信号のデジタル化サンプルをアナログ/デジタル・コンバータ370及び375に転送する。アナログ/デジタル・コンバータ370及び375は、左チャンネルLに対してアナログ信号出力380を、右チャンネルRに対してアナログ信号出力385を、再生する。データ・アウト・インターフェースは、また、外部の回路による更なる処理のためにデジタル・フォーマット390でのデジタル化サンプルのフレームを提供する。

【0096】受信システムの好適実施例の1つの実現例としては、オーディオ信号を再生するヘッドフォンのための携帯用リモート・システムがある。この応用例では、受信システムは、使用されないときには、消費されなければならない。電源管理回路565が、アナログ信号のデジタル化サンプルのフレームが比較的長い周期の間受信されないときを感知する。電源管理回路565は、次に、受信システムから電力供給電圧源を取り除く。これが生じるときには、ソフト・ミューティング回路535は、電力供給電圧源の消費の間、ノイズを防止することに従事する。

【0097】受信クロッキング回路560は、オーバーサンプリング・タイミング信号を受信機505に提供して変調されたキャリア信号を回復し受信システム300を固定して、変調されたキャリア信号の回復を保証する。既に述べたように、受信クロック回路560は、公称では、図4の送信システム440のクロックと同一である。受信クロック回路560と送信クロック回路440との差異は、すべてが、これら2つの回路の公差及び位相差であり、ジッタ・トラッキング回路545及び同期化回路540とにおいて、トラッキング及び訂正される。

【0098】図8のコマンド及び制御バイト830及び840は、図5の受信バッファ520においてアクセス可能なコマンド及び制御データを含んでいる。コマンド及び制御回路555は、外部回路へのインターフェースに対する外部接続（図示せず）を有している。このコマンド及び制御回路は、受信バッファにおけるコマンド及び制御回路バイトにアクセスして、そのコマンド及び制御バイトを復号化し、適切なコマンド及び制御信号を外部回路に転送する。好適実施例では、外部接続はシリアル・インターフェースであり、リモート・スピーカへの音量制御を提供したり、パネル・ディスプレイへのテキスト伝送を提供したりする。

【0099】この分野の当業者には知られているように、図4の送信システム395及び図5の受信システム300の機能の多くは、マイクロプロセッサ、デジタル

信号プロセッサ又はマイクロコントローラなどのコンピュータ・システムの内部で実行される方法として実現することができる。次に、図11及び図12を参照して、アナログ信号のデジタル化サンプルを送信し、そのアナログ信号のデジタル化サンプルを受信して、アナログ信号を再生する方法を検討する。

【0100】送信の方法は、アナログ信号のデジタル化サンプルの受信1100を開始させる。デジタル化サンプルは、S/PDIFフォーマットを定義する国際規格に対して記述されるフォーマットを有している。本発明の固定レート以外のサンプリング・レートで収集されたデジタル化サンプルは、その固定レートで収集されたデジタル化サンプルに変換1115されなければならない。好適実施例では、この固定レートは48kHzであり、別の実施例では、この固定レートは44.1kHzである。

【0101】CD、MP3、DAT、DVDなどのデジタル信号源からのデジタル化サンプルを受信する1100他に、アナログ信号を受信して1110、固定レートでアナログ/デジタル変換1120を実行して、アナログ信号のデジタル化サンプルを発生させるということがある。このアナログ信号は、複数のチャンネルを有している可能性がある。たとえば、ステレオ・オーディオのアナログ信号は、左チャンネルと右チャンネルとを有している。各チャンネルは、別々に、アナログからデジタルに変換され、デジタル化サンプルの左チャンネルの組と、デジタル化サンプルの右チャンネルの組とを形成する。

【0102】アナログ信号のデジタル化サンプルは、バッファに記憶され1125、図8のインターリーブされた構造に組織化される。図8に記載されているように、偶数指定されたデジタル化サンプルの最下位バイトは、バッファの第1のセグメントに配置される。デジタル化サンプルの左チャンネルの組の最下位バイトは、第1のセグメントの中のデジタル化サンプルの右チャンネルの組と交互になっている。偶数指定されたデジタル化サンプルの交互になっている左チャンネル及び右チャンネルの組の最上位バイトは、バッファの第2のセグメントに配置される。奇数指定されたデジタル化サンプルの交互になっている左チャンネル及び右チャンネルの組の最下位バイトは、バッファの第3のセグメントに配置される。奇数指定されたデジタル化サンプルの交互になっている左チャンネル及び右チャンネルの組の最上位バイトは、バッファの第4のセグメントに配置される。この構造によってデジタル化サンプルはインターリーブされ、隣接するサンプルが分離されて、デジタル化サンプルと訂正又は秘匿が可能な誤りからなるグループを完全に劣化させる誤り条件の確率を低下させることができる。デジタル化サンプルの並列な処理を可能にするために、バッファは、デジタル化サンプルのインターリーブされたグループの複数のフレームを保持する複数のセグメントを有している。

(20) 01-177507 (P2001-177507A)

【0103】誤り訂正符号は、デジタル化サンプルのグループのために発生され1130、バッファ内部のデジタル化サンプルのグループに追加される。本発明の好適実施例では、ECC符号は、バッファの第2のセグメントすなわち偶数指定されたサンプルの最上位バイトに対してと、バッファの第4のセグメントすなわち奇数指定されたサンプルの最上位バイトに対して発生される。

【0104】ECCの発生1130は、255バイトでありガロア体GF(28)を有する符号ワードに対してリード・ソロモン法を用いる。その場合には、238バイトであるデジタル化サンプルの最上位バイトと1バイトのコマンド及び制御バイトが保護されるべきデータである。ECC符号は16バイトであって、符号ワードの中で8バイトまでの訂正を提供する。

【0105】インターリーブされたデジタル化サンプルのグループの各フレームは、フォーマットされて、伝送フレームを形成する。伝送フレームは、図6に示されているような構成を有する。図6に記載されているように、第1のタイミング・プリアンプルと第1の開始フラグ信号とが偶数指定されたデジタル化サンプルの前に追加され、第1のサブフレームを形成する。第2のタイミング・プリアンプルと第2の開始フラグ信号とが奇数指定されたデジタル化サンプルの前に追加され、第2のサブフレームを形成して、1つのフレームが完成する。

【0106】次に、伝送フレームは、キャリア信号をパルス位置変調1145する。パルス位置変調1145は、デジタル化サンプルの生の非ゼロ復帰コード化を図7に示されているパルス位置コード化に変換する。好適実施例では、キャリア信号は、少なくとも2MHzの周波数を有している。パルスの位置決めは、伝送フレームのビット対の値によって決定される。

【0107】次に、変調されたキャリア信号がドライバ回路を付勢して、変調されたキャリア信号を通信媒体上に伝送1150する。既に述べたように、通信媒体は、有線又は無線であり、光又はRFエネルギーを伝送する。有線な通信媒体は、光ファイバ・ケーブル、同軸ケーブル、又は2つの有線の撚線対ケーブルである。

【0108】バースト送信機1150は、デジタル化サンプルのフレームに含まれるアナログ信号の周期と比較すると相対的に短い周期で変調されたキャリア信号の全体を送信している。好適実施例では、左チャンネル及び右チャンネルの238のサンプルが、各フレームに含まれる。左チャンネルのサンプルと右チャンネルのサンプルとは同時に作成されるから、アナログ信号の119のサンプルが、又は、2.479ミリ秒のアナログ信号が伝送される。キャリア信号の周波数が2MHzであると、各フレームは、1.972ミリ秒で伝送される。そして、伝送は、時間の20.5%だけアイドル状態になる。これによって、伝送媒体におけるバースト・ノイズの影響がすべて最小化され、伝送が受信1155される確率が改

善される。キャリア信号の周波数が上昇する又はデジタル化信号のバースト周期が低下する場合には、アイドル時間はそれに応じて増加する。

【0109】変調されたキャリア信号は、キャリア信号を感知し増幅することによって受信1155される。好適実施例では、変調されたキャリア信号は、発光ダイオードを作動及び不動作して赤外光を大気中に放射することによって生じる赤外光として伝送1150される。光検出ダイオードが、この赤外光を受信1155し、この赤外光を感知され増幅される電気インパルスに変換する。変調されたキャリア信号は、受信されると、この受信された変調されたキャリア信号をオーバーサンプリングして固定される位置を決定することによって回復され、変調されたキャリア信号が捕捉される。タイミング・プリアンプルがテストされ、タイミング・プリアンプルを正確に検索するための正確な固定位置が見つかり、開始フラグ信号が感知され、そして、インターリーブされたデジタル化サンプルのグループのフレームが回復される。

【0110】インターリーブされたデジタル化サンプルの変調されたグループは、回復されると、復調されて、デジタル化サンプルの生の非ゼロ復帰復号化が回復される。デジタル化サンプルのフレームは、図8に記載されているように、バッファに記憶1170される。偶数指定されたデジタル化サンプルの最上位バイトと、奇数指定されたデジタル化サンプルの最上位バイトと、これらそれぞれのECC符号ワードとは、ECC検査及び訂正1175を実行し、フレーム内のデジタル化サンプルへの誤りをすべて見つけて修復する。このようなECC検査及び訂正1175は、既に述べたように、リード・ソロモン法として知られている。

【0111】訂正できない偶数指定又は奇数指定されたデジタル化サンプルの最上位バイトのグループは、どのようなものでも、誤りを秘匿することによって、回復されるべきであると識別される。このようなグループは、誤りを有しているかどうかテストされる。誤りが存在する場合には、誤りを伴うデジタル化サンプルと誤りを有していない隣接するデジタル化サンプルとが検査され、誤ったデジタル化サンプルの評価が、誤りのない隣接するデジタル化サンプルの間で線形補間を行うことによって発生される。

【0112】訂正された又は回復されたデジタル化サンプルは、次に、バッファの中の誤りを含む位置に記憶1190される。回復不可能なエラーは、ソフト・ミュートのために識別される。

【0113】デジタル化サンプルのフレームは、無効なデータ、回復不可能な誤り1200、そして、同期1215に関して検査がなされ、デジタル・アナログ・コンバータに送られて、アナログ信号を再生1225する。デジタル化サンプルのフレームが無効1195であった

(21) 01-177507 (P2001-177507A)

り、回復不可能1200であったりする場合には、このような無効又は回復不可能なフレームとデジタル化データの隣接する正確なフレームとは、ソフト・ミューティング1205がなされる。ソフト・ミューティング1205は、ハニング・ウィンドウを、デジタル化サンプルの無効又は回復不可能なフレームと、隣接する正確なフレームとに適用し、隣接する正確なフレームを評価して、再生されるアナログ信号をゆっくりとゼロにする。これによって、オーディオの応用例において無効又は回復不可能なフレームだけがミューティングされる場合に生じる邪魔な影響を取り除くことができる。

【0114】変調されたキャリア信号の回復1155及び復調1160の間、サーバースampling・クロックの評価点の周波数とキャリア信号との間の差がトラッキングされて、同期が判断される。ジッタ・トラッキング回路121がテスト1215されて、サンプル数のオーバーラン又はアンダーランが存在しないことが保証される。オーバーランやアンダーランが存在する場合には、デジタル・データのフレームをデシメート又は補間することによって、デジタル化サンプルを、変換1225してアナログ信号を再生する前に、同期1220させることができる。デジタル化サンプルがデシメート又は補間されることにより、各フレームの中に正確な数のデジタル化サンプルが存在することが確実にする。

【0115】以上では、本発明を特にその好適実施例を参照することによって示し説明したが、当業者であれば理解するように、本発明の精神及び範囲から逸脱することなく、様々な変更を形態及び詳細において行うことが可能である。

【図面の簡単な説明】

【図1】従来技術によるアナログ信号のデジタル化サンプルのための送信及び受信システムのブロック図である。

【図2】S/PDIFインターフェースのフォーマットの図である。

【図3】本発明のアナログ信号のデジタル化サンプルのための送信及び受信システムのブロック図である。

【図4】本発明のアナログ信号のデジタル化サンプルのための送信システムのブロック図である。

【図5】本発明のアナログ信号のデジタル化サンプルのための受信システムのブロック図である。

【図6】本発明による送信及び受信システムによって送信及び受信されるアナログ信号のデジタル化サンプルのフレームの1ブロックのフォーマットの図である。

【図7】本発明によって非ゼロ復帰コード化のバース位置変調への変換を図解する図である。

【図8】本発明の送信機及び受信機バッファのバッファ・アドレッシングの図である。

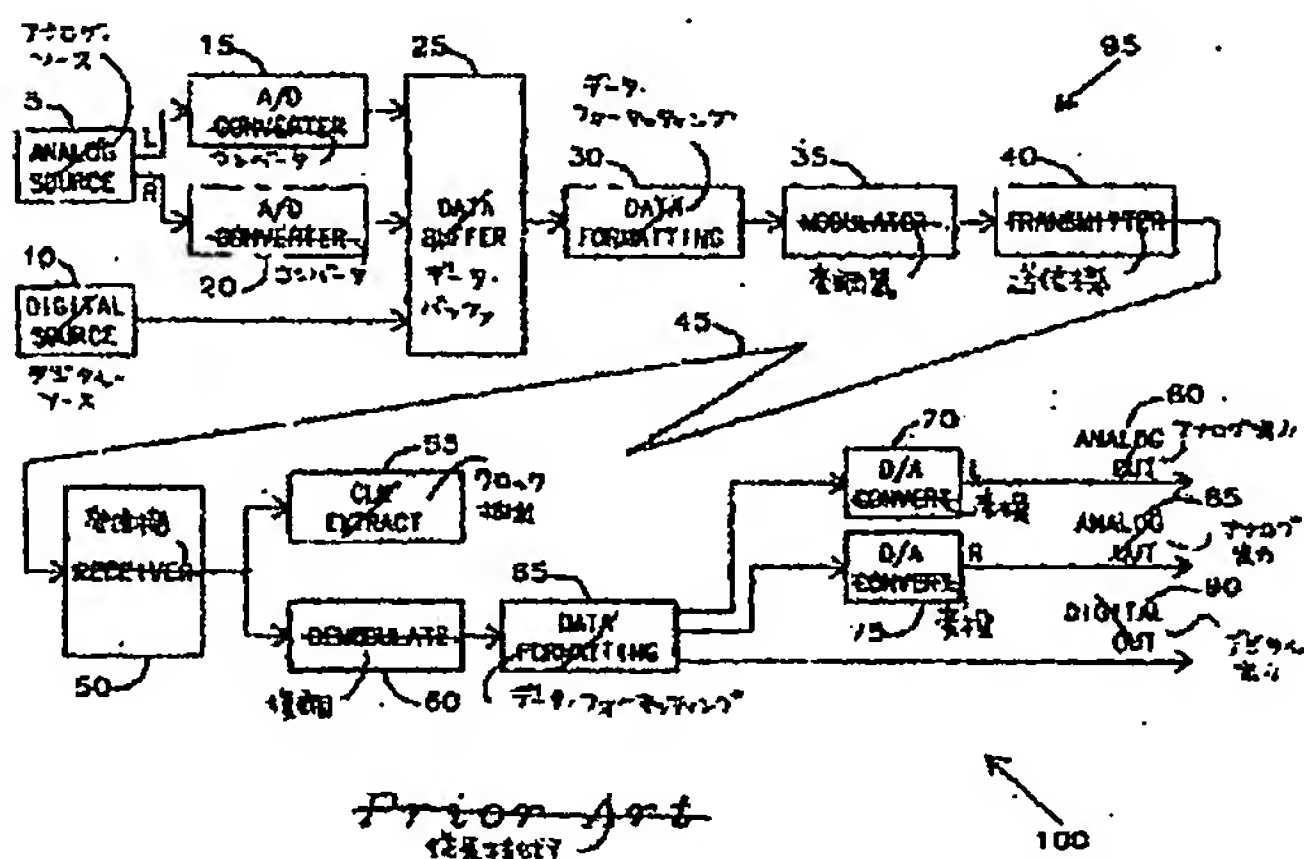
【図9】本発明の送信機バッファの動作のタイミング図である。

【図10】本発明のアナログ信号の受信されたデジタル化サンプルのオーバーサンプリング回復を図解するタイミング図である。

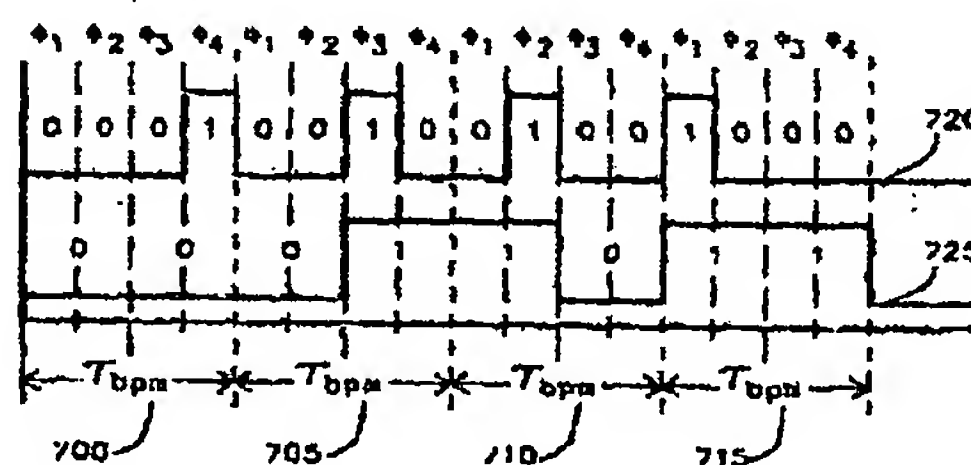
【図11】本発明によるアナログ信号のデジタル化サンプル伝送方法を図解する流れ図である。

【図12】本発明のアナログ信号のデジタル化サンプルを受信、回復、秘匿及び再生する方法の流れ図である。

【図1】

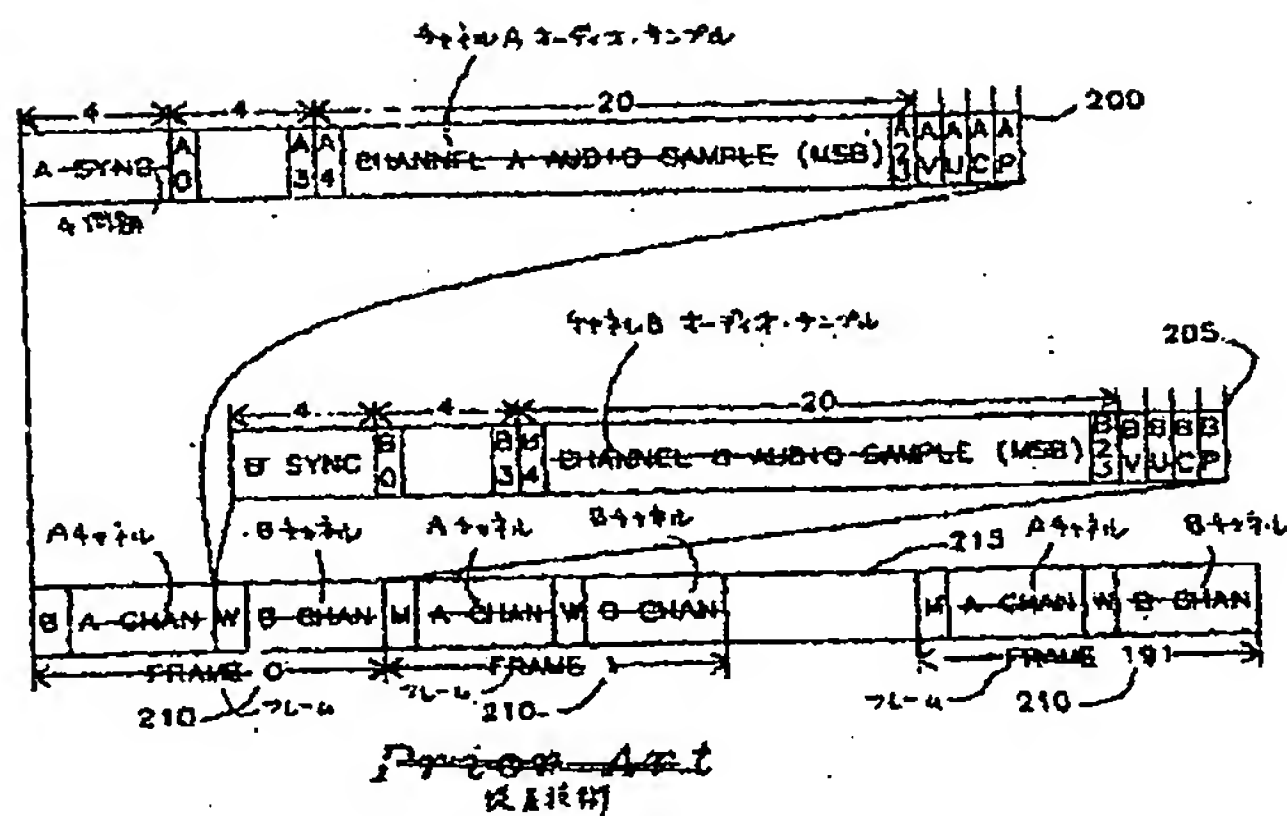


【図7】

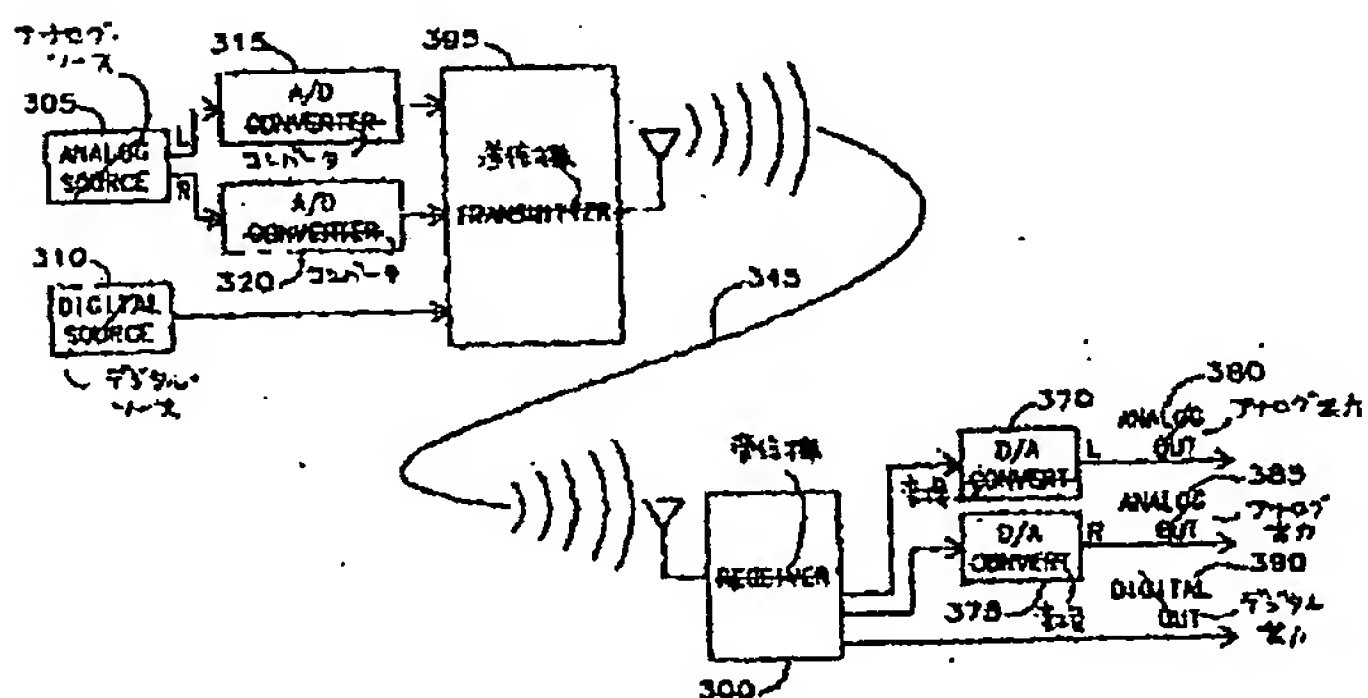


(22) 101-177507 (P2001-177507A)

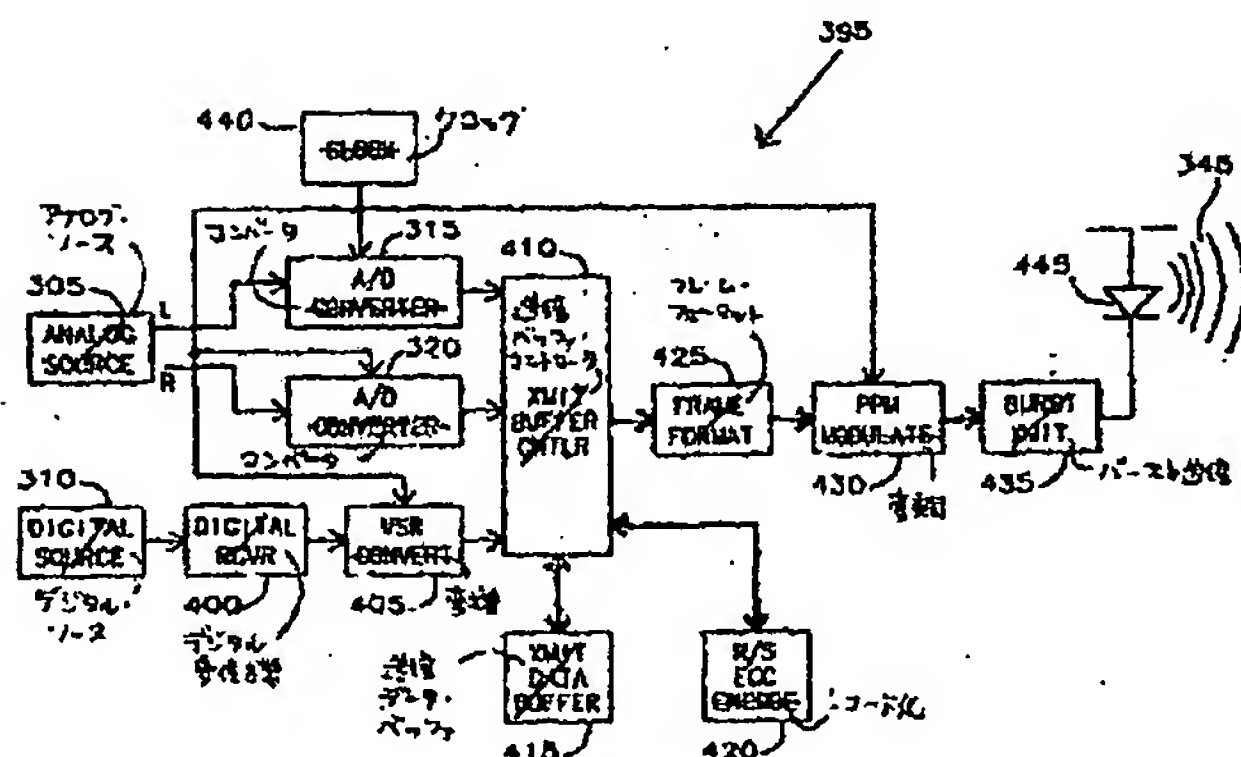
【図2】



【図3】

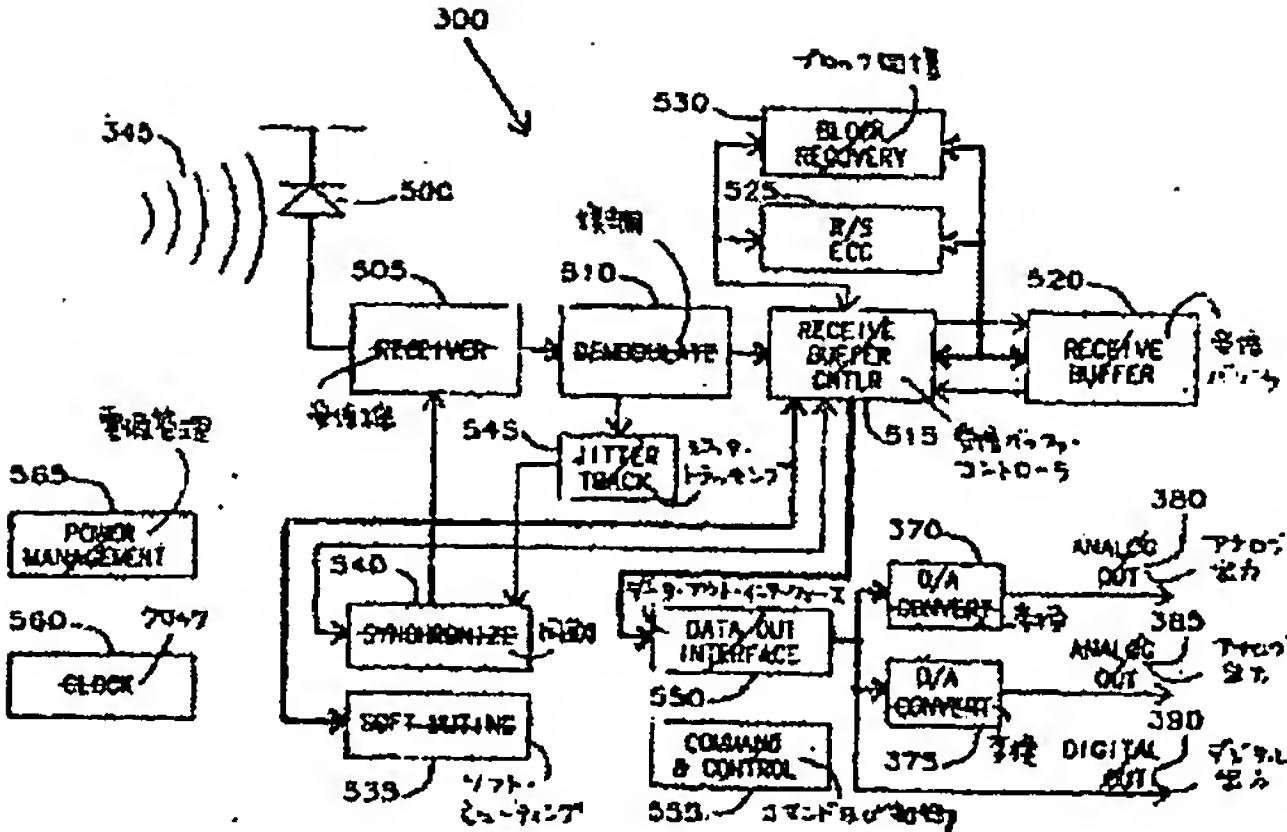


【図4】

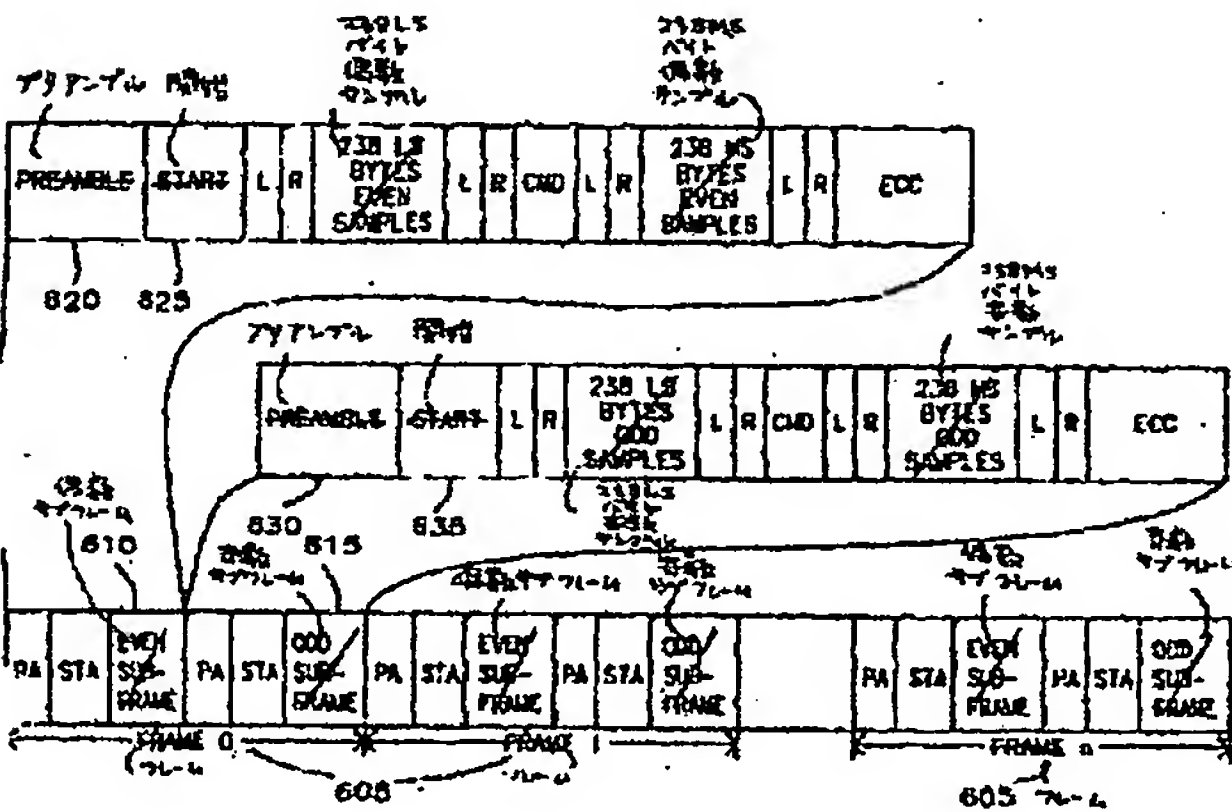


(23) 01-177507 (P2001-177507A)

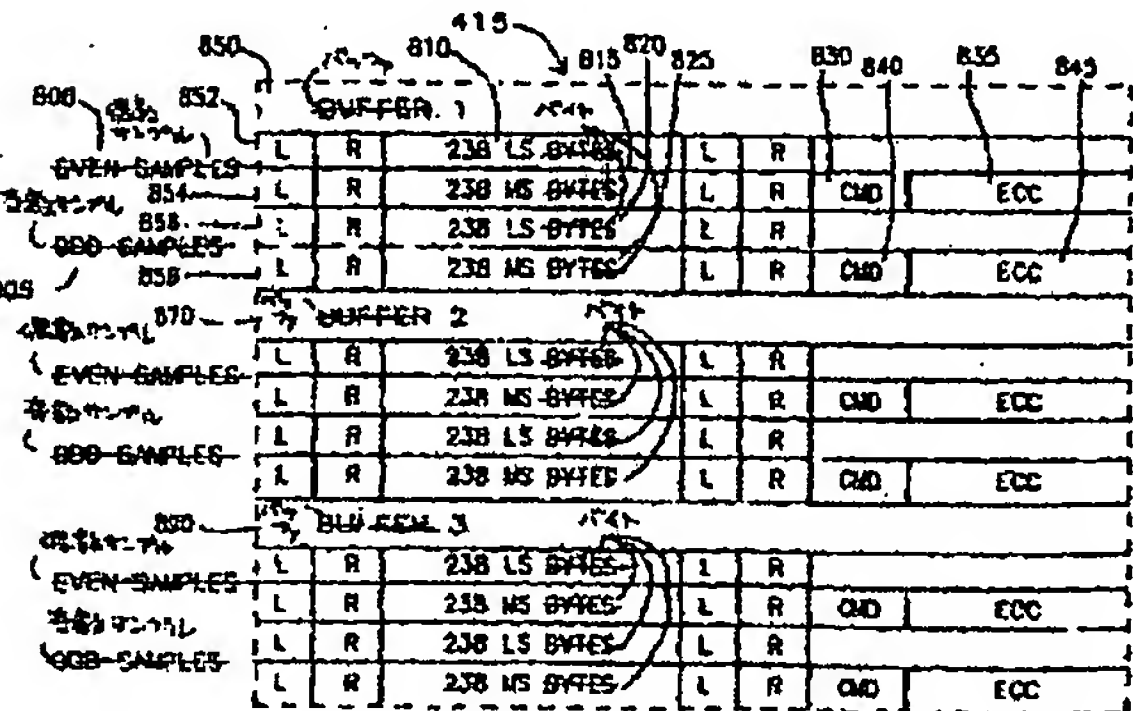
【図5】



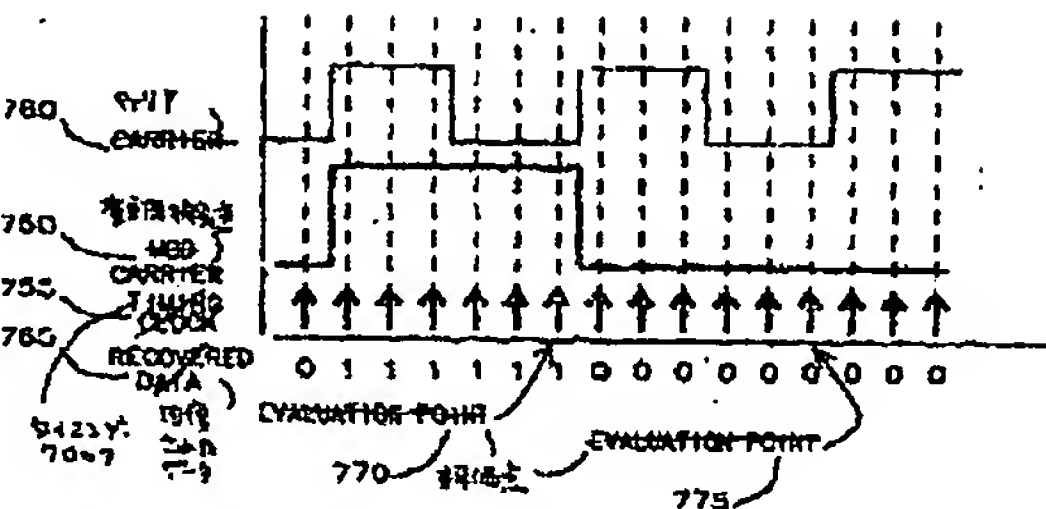
【図6】



【図8】

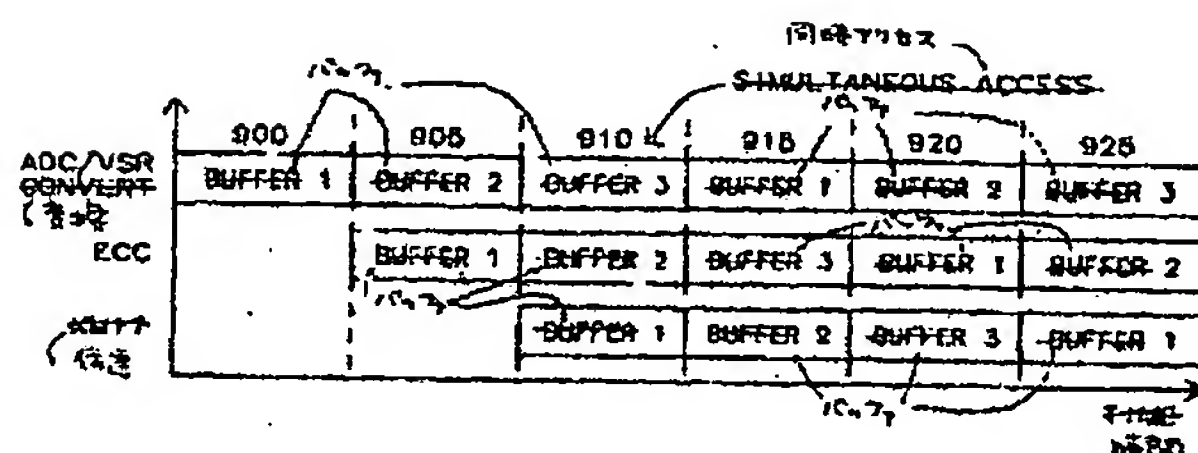


【図10】

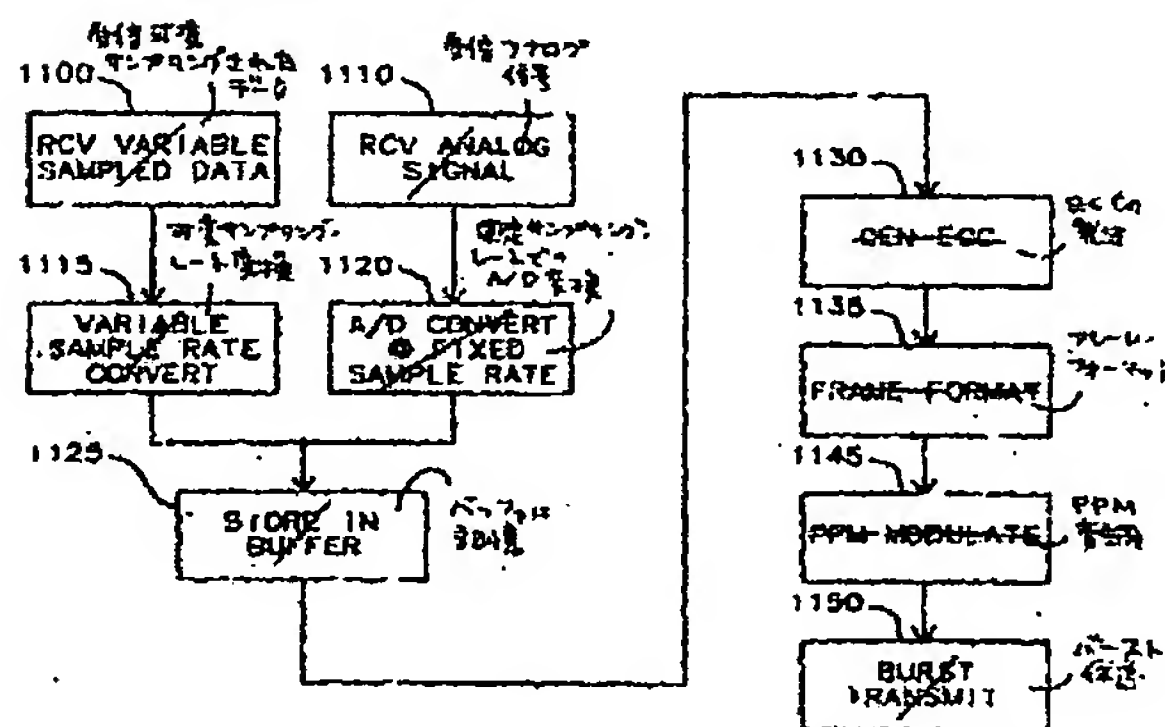


(24) 01-177507 (P2001-177507A)

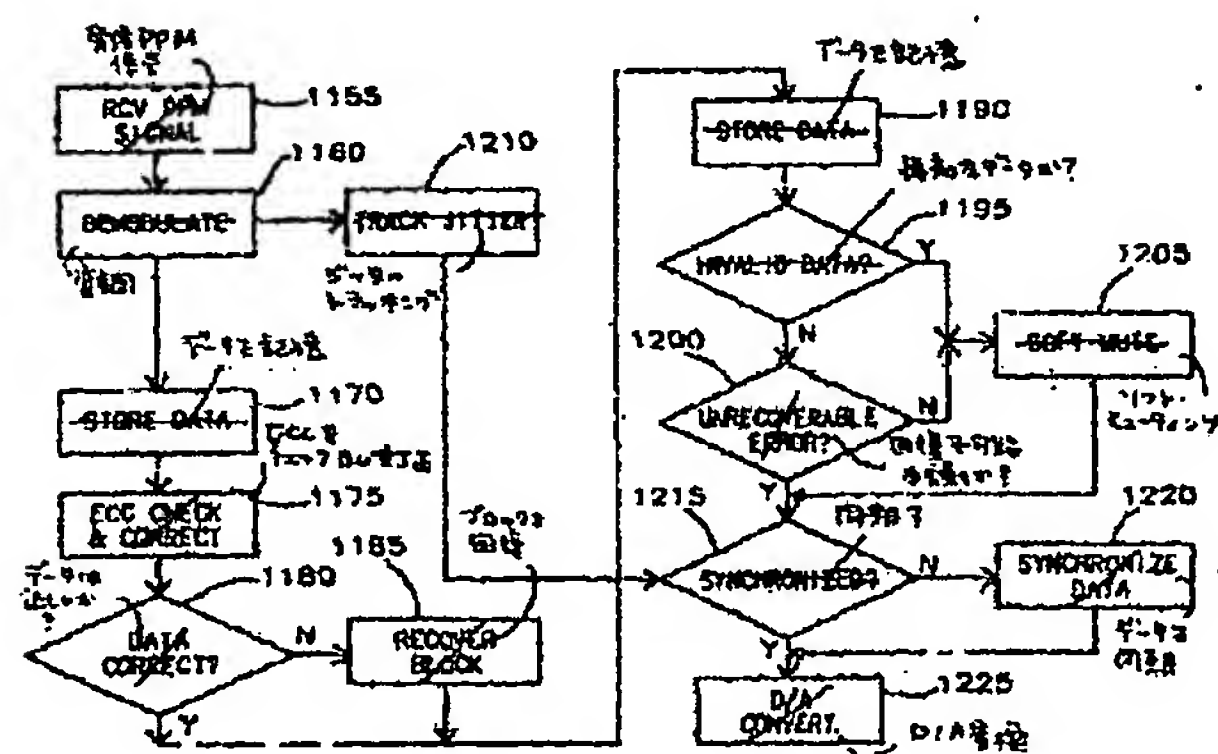
【図9】



【図11】



【図12】



【手続補正書】

【提出日】平成12年12月4日(2000.12.4)

【手続補正1】

【補正対象書類名】図面

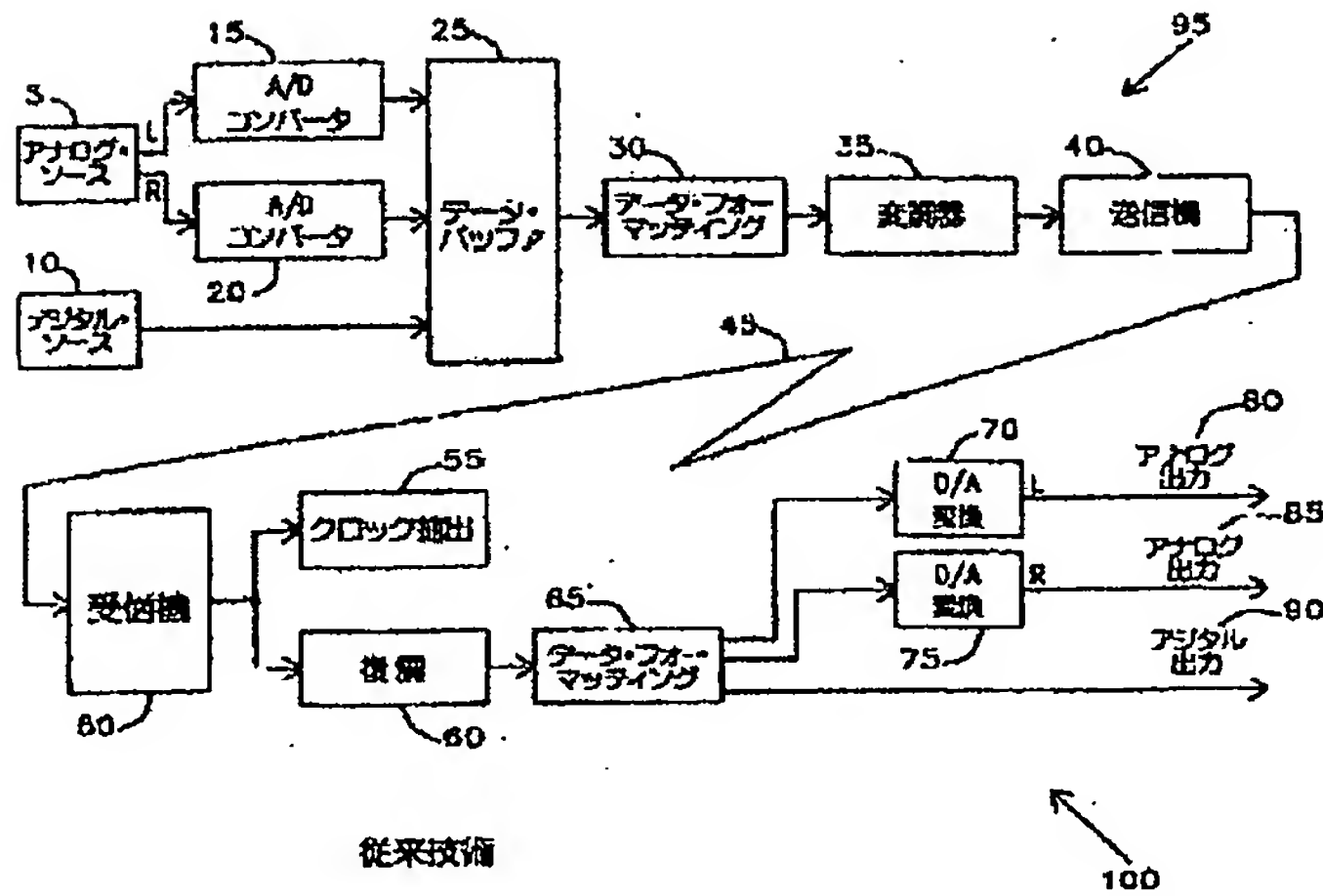
【補正対象項目名】全図

【補正方法】変更

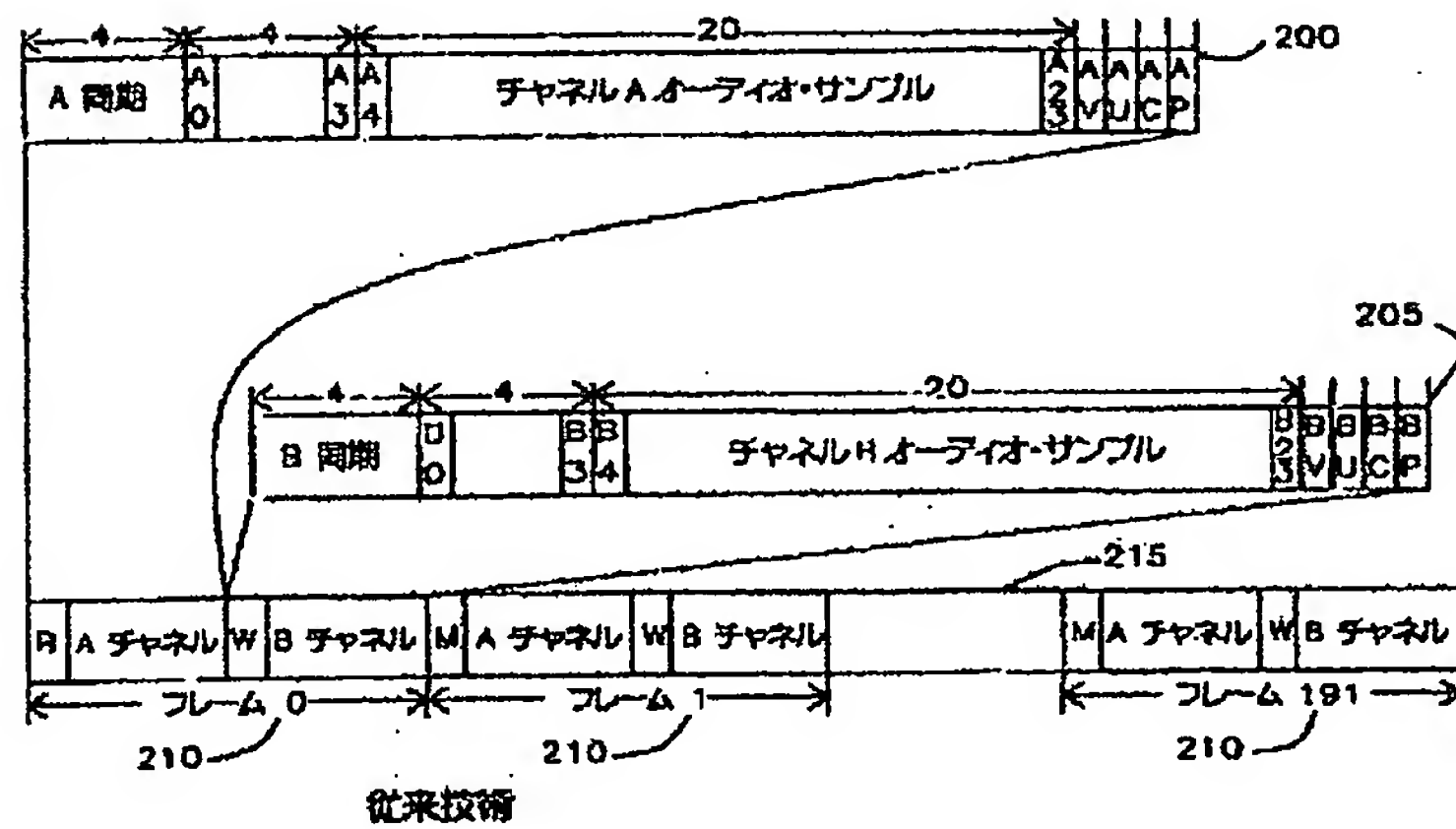
【補正内容】

(25) 101-177507 (P2001-177507A)

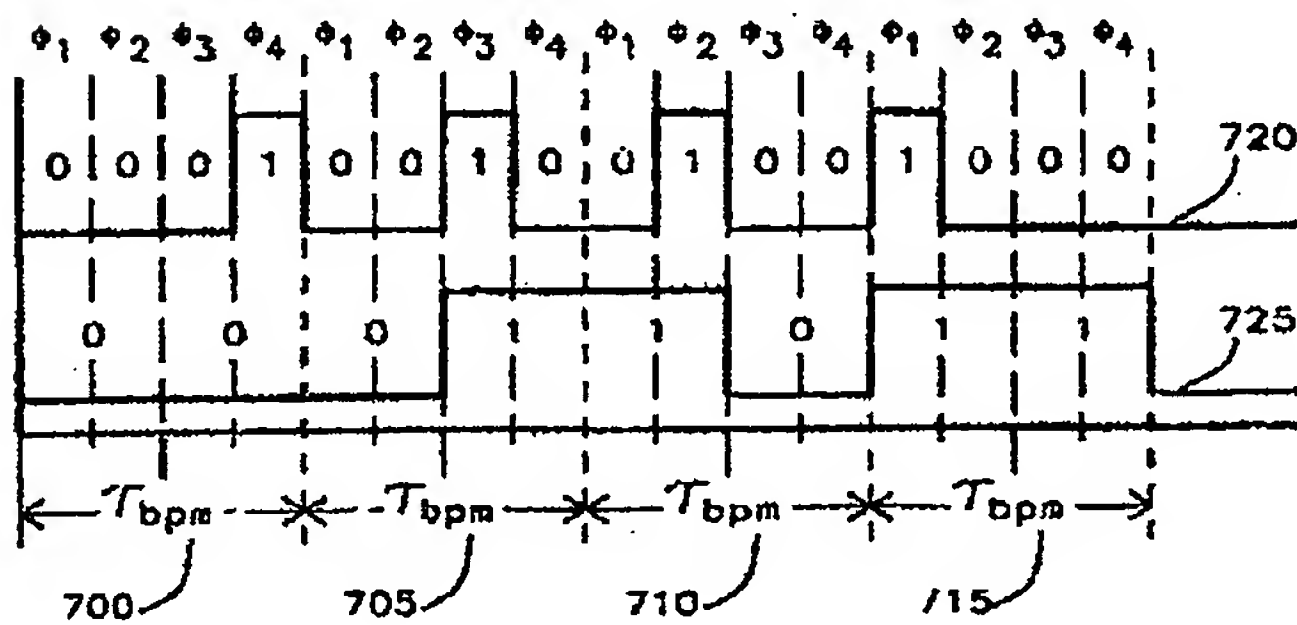
【例 1】



【☒ 2】

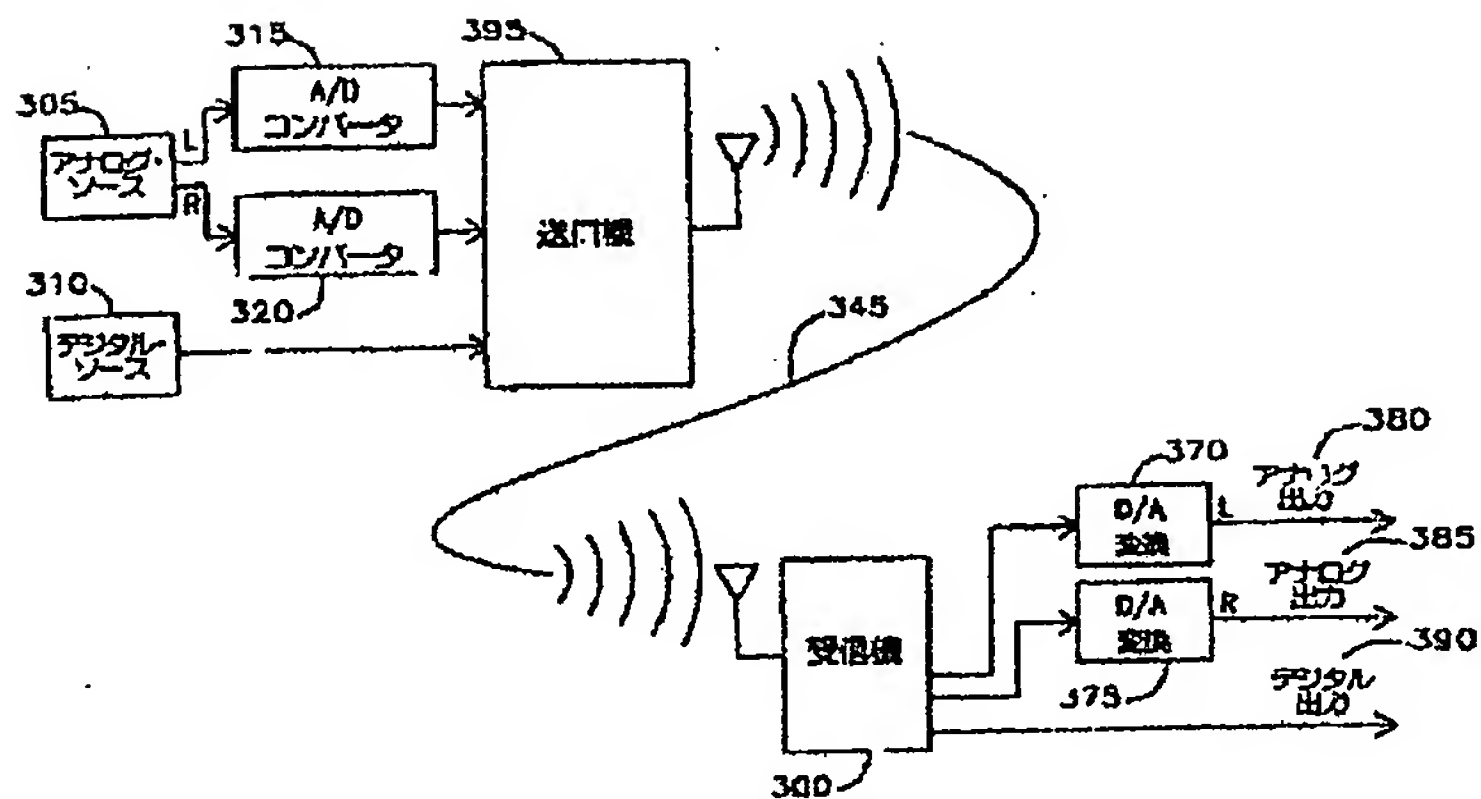


【图7】

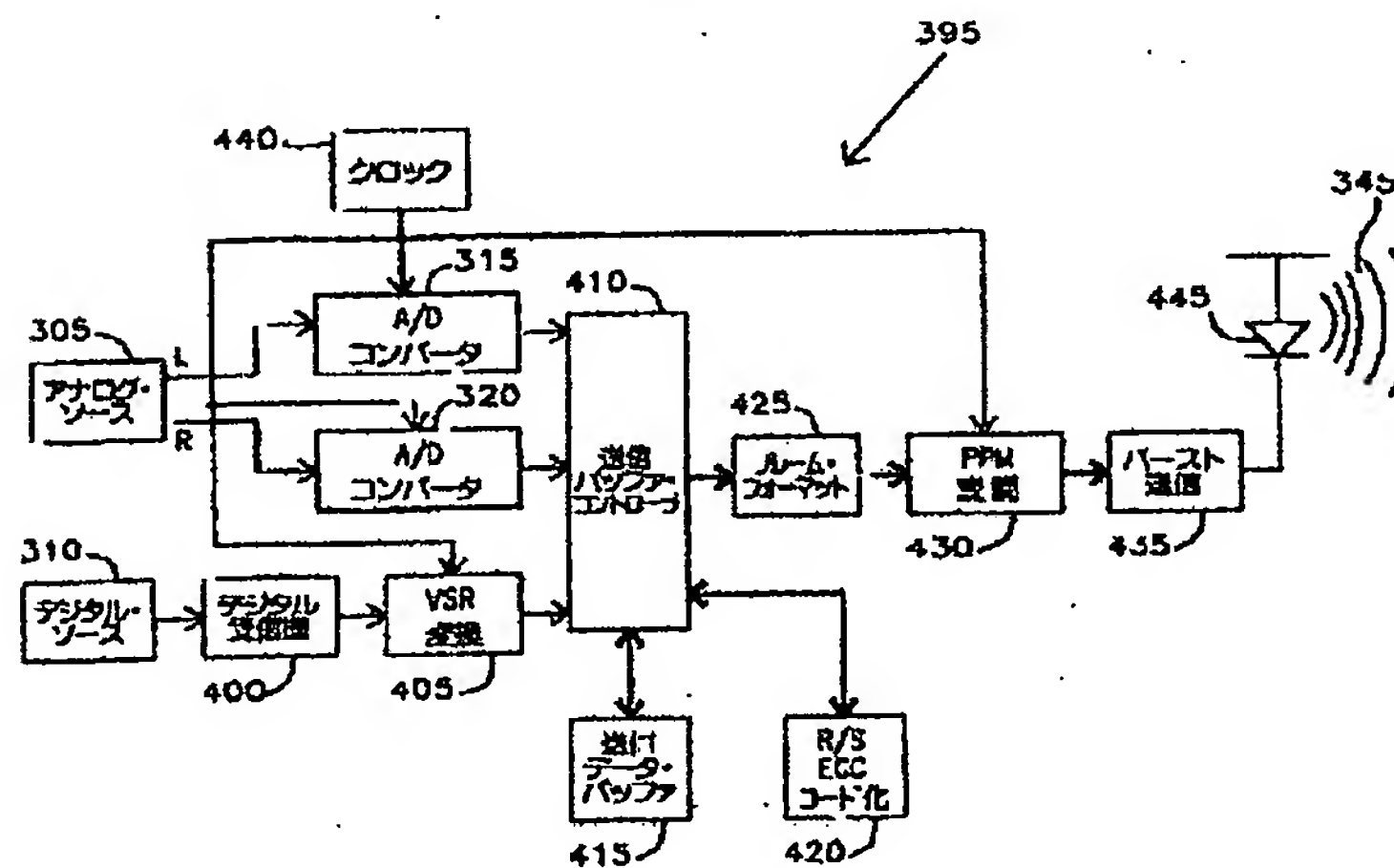


(26) 01-177507 (P2001-177507A)

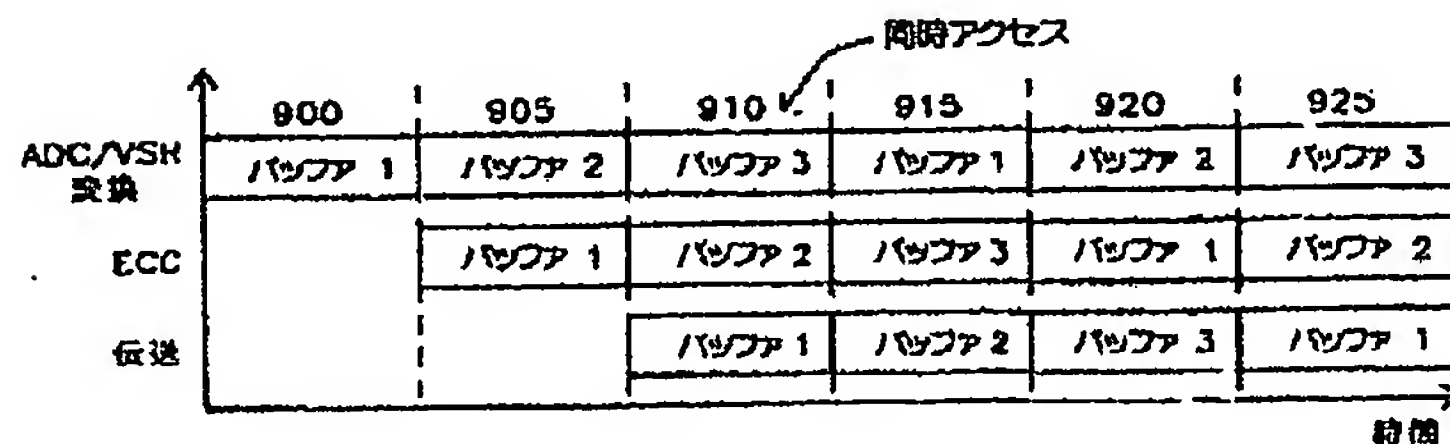
【図3】



【図4】

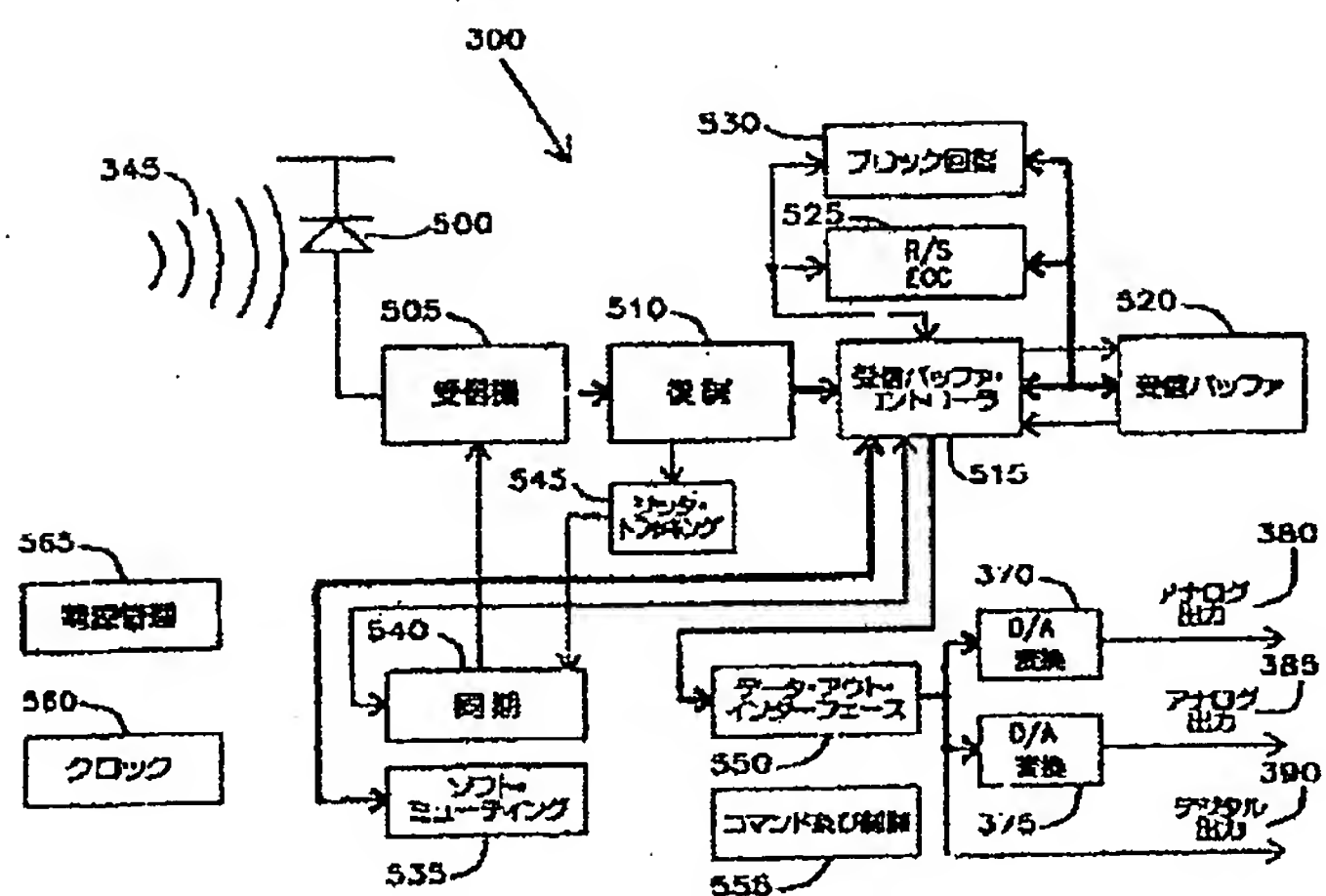


【図9】

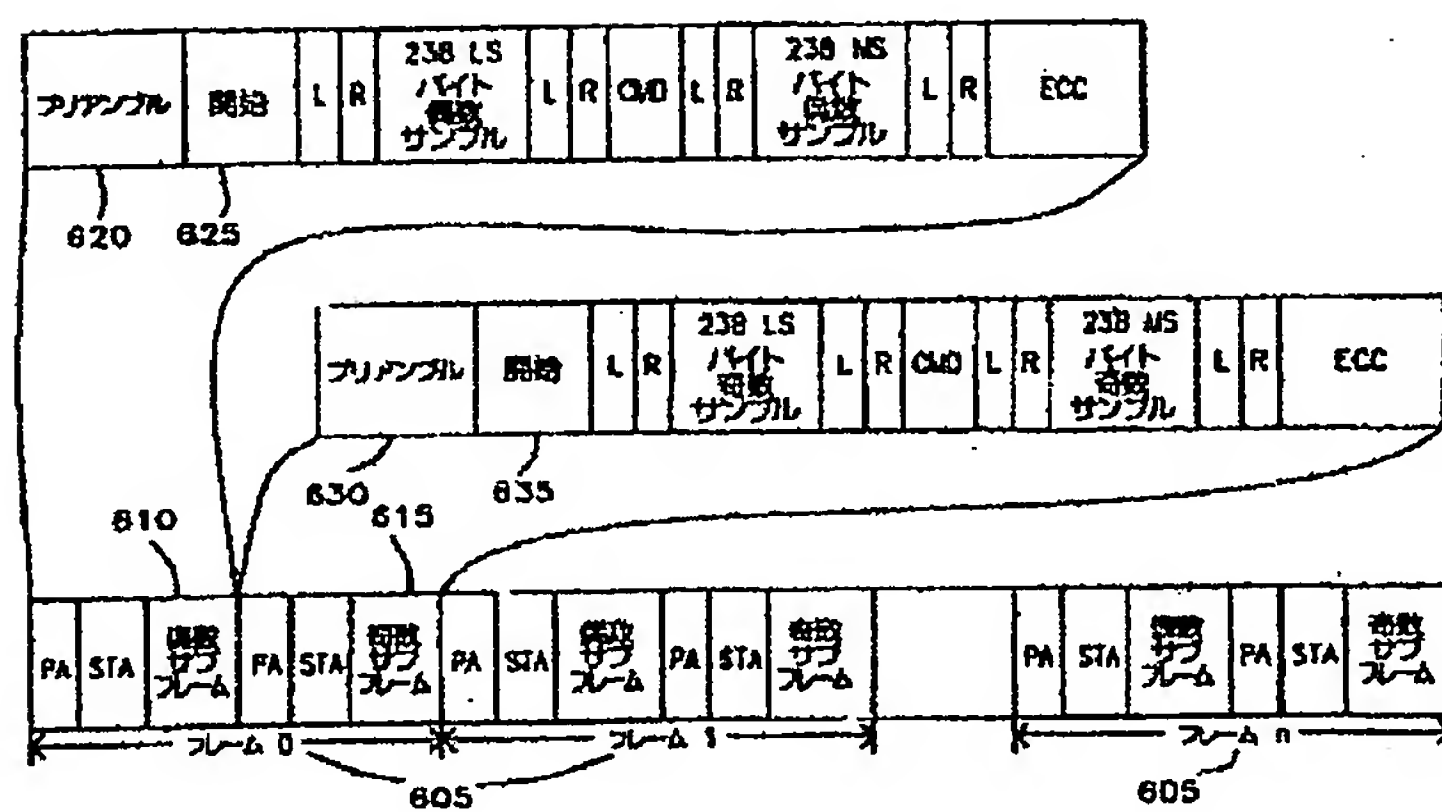


(27) 101-177507 (P2001-177507A)

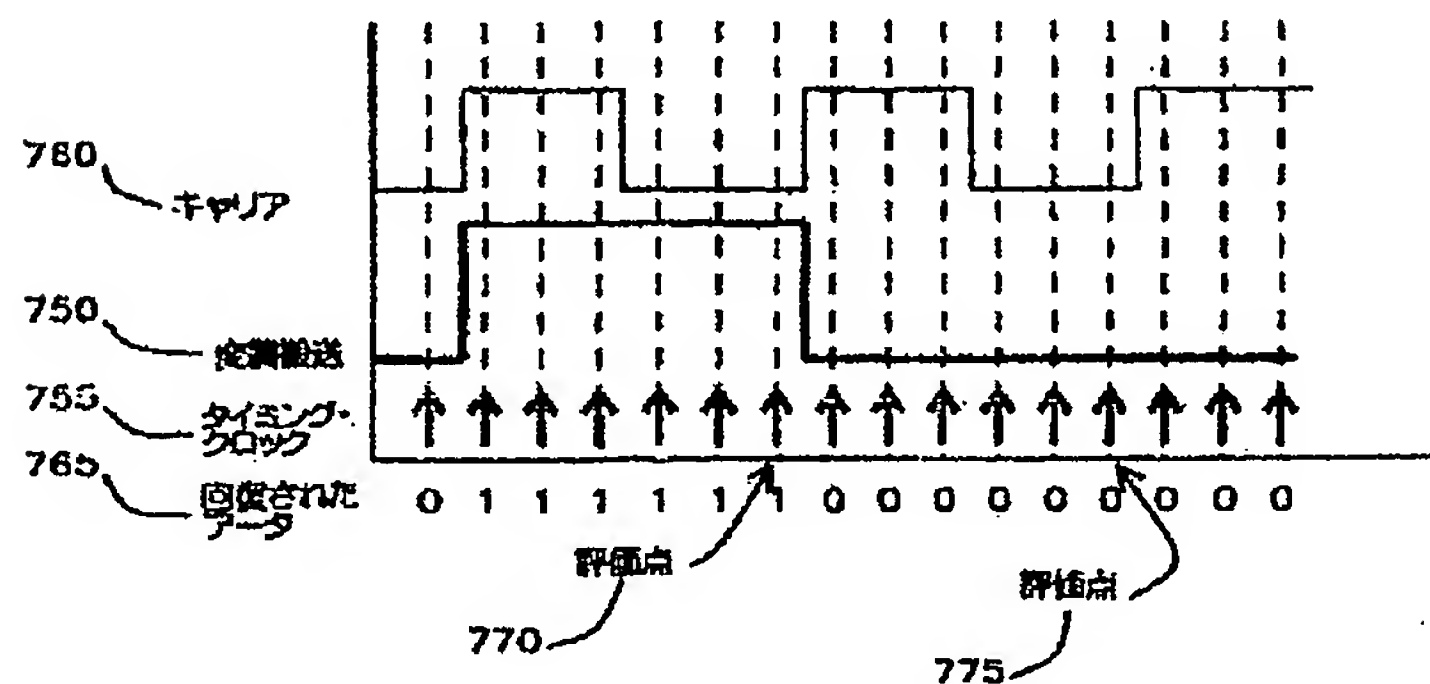
【図5】



【图6】

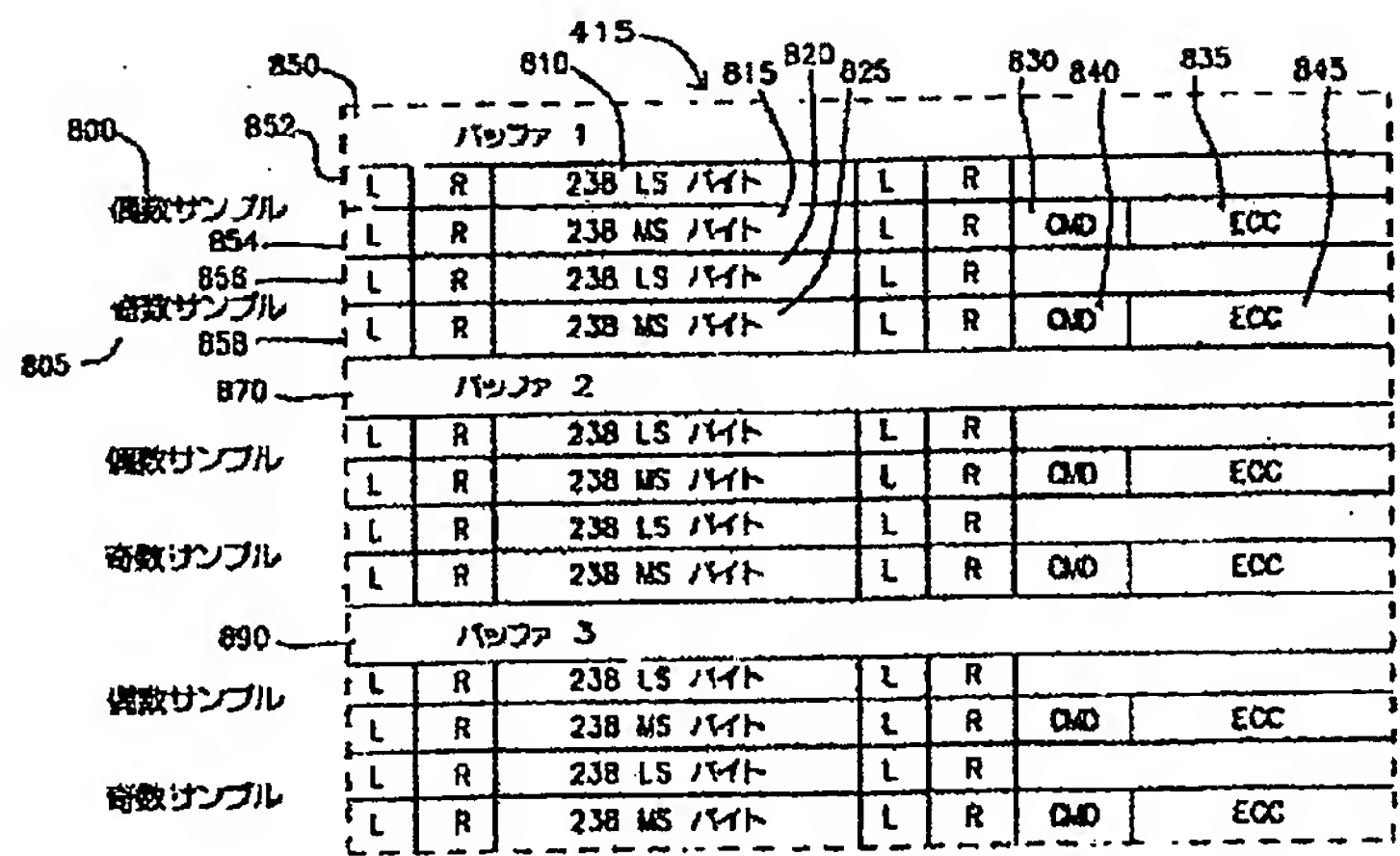


【~~例~~101】

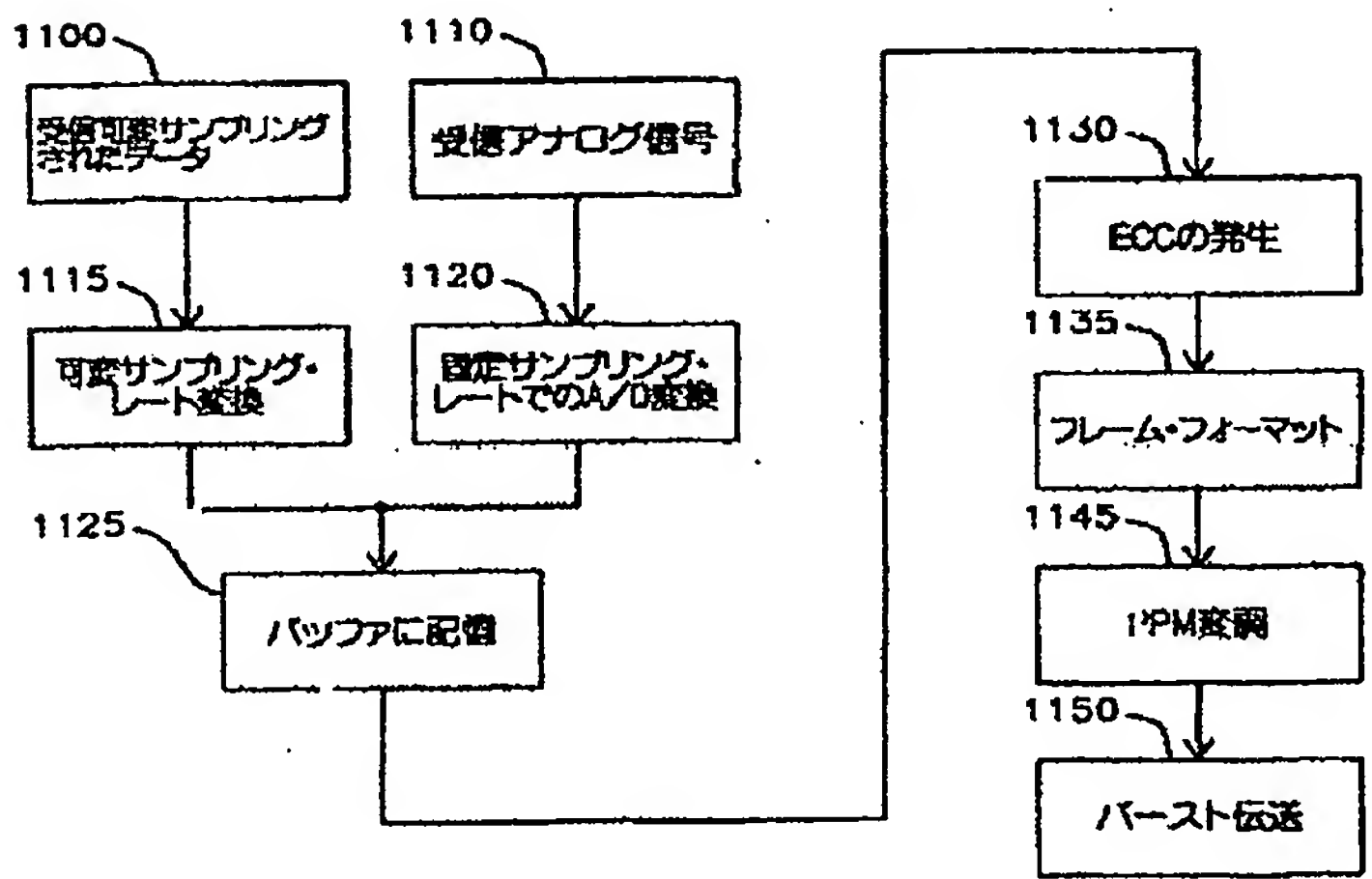


(28) 101-177507 (P2001-177507A)

【図8】

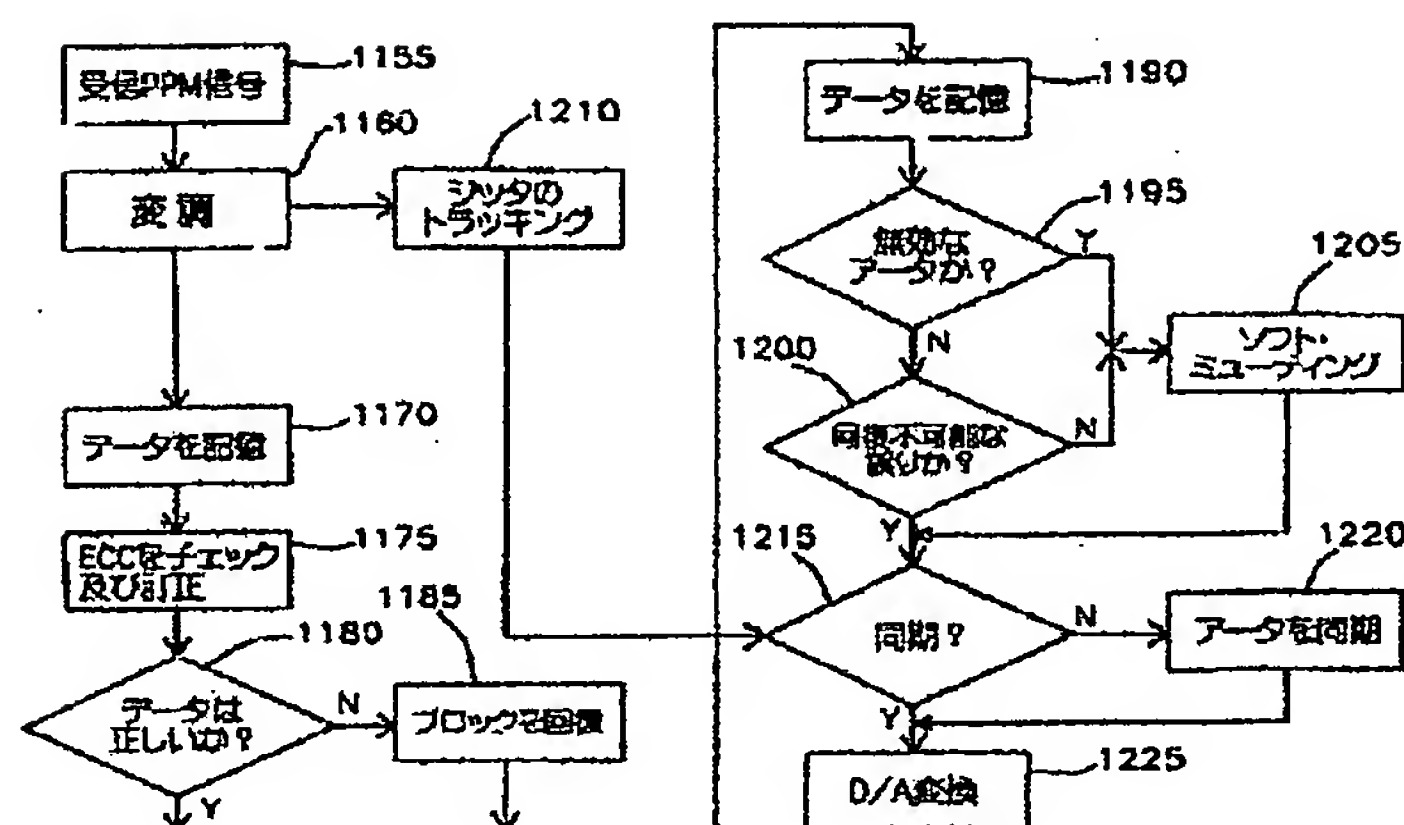


【図11】



(29) 01-177507 (P2001-177507A)

【図12】



フロントページの続き

(51) Int. Cl. 7

識別記号

FI

(参考)

H04B 14/04

H04J 3/00

H04L 25/49

H04J 3/00

H04L 25/49

G10L 9/00

E

J

N

(72) 発明者 ベン・ファット・チュア
シンガポール国600270 シンガポール、ト
ー・グアン・ロード、ブロック 270

(72) 発明者 チュー・オエイ・チャン
シンガポール国640549 シンガポール、ジ
ュロン・ウエスト・ストリート 42, 549,
ナンバー 06-201

(72) 発明者 チュー・キオン・シュ
シンガポール国530371 シンガポール、ホ
ンガン・ストリート 31, ブロック 371,
ナンバー 05-35

(B0) 01-177507 (P2001-177507A)

【 外 國 語 明 細 書 】

1. Title of Invention

A Wireless Infrared Digital Audio System

2. Claims

1. A digital communication system for transmitting and receiving digitized samples of analog signals comprising:
 - a transmission subsystem connected to an external signal source for receiving said digitized samples from the external signal source, generating error correction codes for said digitized samples to allow correction of errors in said fixed digitized samples during transmitting of said digitized samples, formatting said digitized samples into groups of interleaved digitized samples, appending the error correction codes, a preamble timing signal and a start signal to said group of interleaved digitized samples to form a transmit frame, modulating a carrier signal with said transmit frame and transmitting as a short burst said modulated carrier signal;
 - a communication medium connected to the transmission subsystem to transfer said modulated carrier signal; and
 - a receiving subsystem connected to the communication medium for receiving said modulated carrier signal, demodulating said modulated carrier signal to recover said transmit frame, extracting the group of interleaved digitized samples and the error correction codes from said transmit frame, checking and correcting said group of interleaved digitized samples, if any of said group of interleaved digitized samples are uncorrectable, interpolating from adjacent interleaved digitized samples an estimated sample value of those uncorrectable digitized samples to conceal any effect of said

(B1) 01-177507 (P2001-177507A)

uncorrectable digitized samples, soft muting any of the digitized samples that are not concealable or unrecoverable, and transferring the digitized samples to a digital-to-analog converter for restoration of said analog signal.

2. The communication system of claim 1 wherein said transmission subsystem comprises:

a sampled data receiver to receive said digitized samples of the analog signals from the external source of the digitized samples analog signals;

a data buffer to retain a plurality of the digitized samples analog signals,

a data buffer controller connected to the data buffer to control the placement and removal of the plurality of digitized samples of the analog signals within the data buffer;

an error correction code generator connected to the data buffer controller to receive multiple digitized samples of the analog signals through said data buffer controller from said data buffer, to generate an error correction word to be appended to said multiple digitized samples analog signals, and to return the multiple digitized samples of the analog signals with the appended error correction word through the data buffer controller to the data buffer;

(B2) 101-177507 (P2001-177507A)

a frame formatter connected to the data buffer controller to receive an interleaved group of the multiple digitized samples of the analog signals and append a preamble timing signal and a start signal before said interleaved group of the multiple digitized samples of the analog signals to form a transmit frame;

a pulse position modulator connected to the frame formatter to receive the transmit frame and modulate according to a bit value of the transmit frame a pulse position within a carrier signal with the transmit frame; and

a burst transmitter connected between the pulse position modulator and the communication medium to convey a modulated carrier signal to said communication medium, whereby said modulated carrier signal is transmitted as the short burst within a short time period to minimize probability of interference on said communication medium.

3. The communication system of claim 2 whereby the transmission subsystem converts said digitized samples sampled at a plurality of sampling rates to digitized samples sampled at a fixed rate, whereby said digitized samples of the analog signals are digitized measurements of an analog signal sampled at one of a plurality of sampling rates and the transmission subsystem is further comprising a variable sampling rate converter connected to said sampled data receiver to convert the digitized

(§ 3) 101-177507 (P2001-177507A)

samples of the analog signals at the one rate of the plurality of sampling rates to digitized samples of the analog signals sampled at a fixed rate.

4. The communication system of claim 1 wherein the receiving subsystem comprises:

a receiver connected to the communication medium to recover said modulated carrier signal and extract a modulated transmit frame;

a demodulator connected to said receiver to demodulate the modulated transmit frame and recover the transmit frame and extract the groups of interleaved multiple digitized samples of the analog signals with the appended error correction code;

a received data buffer to retain the group of interleaved multiple digitized samples of the analog signals with the appended error correction code;

a received data buffer controller connected to the demodulator and the received data buffer to control transfer of the group of interleaved multiple digitized samples of the analog signals with the appended error correction code from the demodulator to the received data buffer;

an error check and correction circuit connected to the received data buffer controller to receive one group of the multiple digitized samples of the analog signals with the appended error correction code, to check and correct errors in said one of the multiple

(B4) 01-177507 (P2001-177507A)

digitized samples analog signals, to replace the corrected one group of the multiple digitized samples of the analog signals to the received data buffer, and to identify any non-correctable group of the multiple digitized samples analog signals;

a block recovery circuit connected to the received data buffer controller to interpolate the non-correctable group of the multiple digitized samples of the analog signals to conceal an effect of said non-correctable group of the multiple digitized samples analog signals;

a soft muting circuit connected to the received data buffer controller to access those multiple digitized samples of the analog signals with non-recoverable and non-concealable errors and those of the multiple digitized samples of the analog signals that are correct and adjacent to the multiple digitized samples of the analog signals with non correctable and non-concealable errors, to apply a smoothing function to said multiple digitized samples of the analog signals to bring those of the multiple digitized samples of the analog signals with the non-correctable and non-concealable error to a null value;

a jitter tracking circuit to compare the a block transmission signal with a clock signal of said receiver subsystem to determine overrun and underrun of the contents of the group of interleaved multiple digitized samples of the analog signals with the appended error

(B5) 101-177507 (P2001-177507A)

correction code, whereby said block transmission timing signal indicates a boundary of said group of the multiple digitized samples analog signals;

an interpolation and decimation circuit connected to the jitter tracking circuit and the received data buffer controller to generate or eliminate digitized samples of the analog signals if the jitter tracking circuit indicates overrun or underrun of the contents of the group of interleaved multiple digitized samples analog signals; and an interface circuit connected to the received data buffer controller to translate the digitized samples of the analog signals to a format acceptable by subsequent circuitry.

5. The communication system of claim 1 wherein the analog signals are digitized and formatted to form the digitized samples having a non-return to zero encoding.
6. The communication system of claim 1 wherein the communication medium is selected from the communication media consisting of wired media and wireless media.
7. The communication system of claim 1 wherein the modulated carrier signal is transmitted as light.

(B6) 101-177507 (P2001-177507A)

8. The communication system of claim 1 wherein the modulated carrier signal is transmitted as a radio frequency signal.
9. The communication system of claim 1 wherein the wired media comprise coaxial cable, fiber optic cable, and two wire audio cable.
10. The communication system of claim 1 wherein the transmission subsystem further converts the analog signals to digitized samples.
11. The communication system of claim 10 wherein the transmission subsystem is further comprising at least one analog-to-digital converter connected between the external source and the data buffer controller to receive the analog signals and to generate the digitized samples of the analog signals.
12. The communication system of claim 1 wherein the digitized samples are sampled at one of a plurality of sampling rates.
13. The communication system of claim 12 wherein the plurality of sampling rates comprise 32 kHz, 44.1 kHz, and 48 kHz.

(B7) 101-177507 (P2001-177507A)

14. The communication system of claim 3 wherein the fixed sampling rate is selected from a group of sampling rates consisting of 48 kHz and 44.1 kHz.
15. The communication system of claim 1 wherein the error correction code is a forward error correction code using a Reed Solomon encoding.
16. The communication system of claim 15 wherein the error correction code word has a data block size of 238 bytes and one control byte and 16 parity bytes.
17. The communication system of claim 1 wherein the interleaved group of the multiple digitized samples comprises a plurality of least significant bytes of the even designated digitized samples of the group of multiple digitized samples, a plurality of most significant of the even designated digitized samples, a first command byte, a first plurality of error correction parity bytes, a plurality of least significant bytes of the odd designated digitized samples, a plurality of most significant bytes of the odd designated digitized samples, a second command byte, and a second plurality of error correction parity bytes.
18. The communication system of claim 1 wherein said carrier signal is modulated with a pulse positioned modulation whereby said pulse

(B8) 101-177507 (P2001-177507A)

positioned modulation is positioning of a pulse of said carrier signal within a period of said carrier signal according to a binary value of a plurality of bits within said transmit frame.

19. The communication system of claim 18 wherein said plurality of bits is a pair of bits within said transmit frame.
20. The communication system of claim 19 wherein the digitized samples are a non-return to zero encoding.
21. The communication system of claim 2 wherein said burst transmitter comprises an infrared light emitting diode and a diode switching circuit connected between the pulse position modulator and the infrared light emitting diode to activate and deactivate said infrared light emitting diode with the modulated carrier signal.
22. The communication system of claim 4 wherein the receiver comprises a light sensitive diode that receives light radiated from the infrared light emitting diode.
23. The communication system of claim 4 wherein the demodulator demodulates the modulated carrier signal by oversampling said

(B9) 101-177507 (P2001-177507A)

modulated carrier signal to determine an evaluation point of said
modulated carrier signal to recover said transmit frame.

24. The communication system of claim 4 wherein the demodulator circuit detects the preamble timing signal and the start signal to indicate a location of the interleaved group of the multiple digitized samples of the analog signals within the transmit frame.
25. The communication system of claim 4 wherein the block recovery circuit conceals the effect of said non-correctable group of the multiple digitized samples of the analog signals by interpolating adjacent correct digitized samples of the analog signals to estimate a correct magnitude for said non-correctable group of the multiple digitized samples analog signals.
26. The communication system of claim 4 wherein the smoothing function applies a Hanning window to those of the multiple digitized samples of the analog signals with non-recoverable and non-concealable errors and those of the multiple digitized samples of the analog signals that are correct and adjacent to those of the multiple digitized samples of the analog signals with non-recoverable and non-concealable errors to smoothly decrease those of the multiple digitized samples of the analog signals that are correct and adjacent to those of the multiple digitized

/o

(40) 01-177507 (P2001-177507A)

samples of the analog signals with non recoverable and non-concealable errors to allow a gentle muting.

27. The communication system of claim 4 wherein the soft muting circuit, upon bringing multiple digitized samples of the analog signals with non-recoverable and non-concealable errors to a null value, further sets subsequent multiple digitized samples of the analog signals to a null value preventing repetitive interference on said communication medium.
28. A system for transmitting and receiving digitized samples of the analog signals on a communication medium, while maintaining fidelity of said digitized samples analog signals, comprising:
- a transmission subsystem connected between an external source of the digitized samples of the analog signals and the communication medium comprising:
 - a sampled data receiver to receive said digitized samples of the analog signals from the external source of the digitized samples analog signals,
 - a data buffer to retain a plurality of the digitized samples analog signals,
 - a data buffer controller connected to the data buffer to control the placement and removal of the plurality of digitized samples of the analog signals within the data buffer,

//

(41) 01-177507 (P2001-177507A)

an error correction code generator connected to the data buffer controller to receive multiple digitized samples of the analog signals through said data buffer controller from said data buffer, to generate an error correction word to be appended to said multiple digitized samples analog signals, and to return the multiple digitized samples of the analog signals with the appended error correction word through the data buffer controller to the data buffer,

a frame formatter connected to the data buffer controller to receive an interleaved group of the multiple digitized samples of the analog signals and append a preamble timing signal and a start signal before said interleaved group of the multiple digitized samples of the analog signals to form a transmit frame,

a pulse position modulator connected to the frame formatter to receive the transmit frame and to modulate according bit values of the transmit frame a pulse position of a carrier signal, and

a burst transmitter connected between the pulse position modulator and the communication medium to convey a modulated carrier signal to said communication medium, whereby said modulated carrier signal is transmitted as a

(註2) 101-177507 (P2001-177507A)

burst within a short time period to minimize probability of interference on said communication medium;

a receiver subsystem connected between the communication medium and a digital-to-analog converter for recovering said digitized samples analog signals, comprising:

- a receiver connected to the communication medium to recover said modulated carrier signal and extract a modulated transmit frame,
- a demodulator connected to said receiver to demodulate the modulated transmit frame and recover the transmit frame and extract the groups of interleaved multiple digitized samples of the analog signals with the appended error correction code,
- a received data buffer to retain the group of interleaved multiple digitized samples of the analog signals with the appended error correction code,
- a received data buffer controller connected to the demodulator and the received data buffer to control transfer of the group of interleaved multiple digitized samples of the analog signals with the appended error correction code from the demodulator to the received data buffer,
- an error check and correction circuit connected to the received data buffer controller to receive one group of the multiple

(43) 101-177507 (P2001-177507A)

digitized samples of the analog signals with the appended error correction code, to check and correct errors in said one of the multiple digitized samples analog signals, to replace the corrected one group of the multiple digitized samples of the analog signals to the received data buffer, and to identify any non-correctable group of the multiple digitized samples analog signals,

a block recovery circuit connected to the received data buffer controller to interpolate the non-correctable group of the multiple digitized samples of the analog signals to conceal an effect of said non-correctable group of the multiple digitized samples analog signals.

a soft muting circuit connected to the received data buffer controller to access those of the multiple digitized samples of the analog signals with non-recoverable and non-concealable errors and those of the multiple digitized samples of the analog signals that are correct and adjacent to the multiple digitized samples of the analog signals with non-correctable and non-concealable errors, to apply a smoothing function to said multiple digitized samples of the analog signals to bring those of the multiple digitized samples of the analog signals with the non-correctable and non-concealable error to a null value.

(4) 101-177507 (P2001-177507A)

a jitter tracking circuit to compare a block transmission timing signal with a clock signal of said receiver subsystem to determine overrun and underrun of the contents of the group of interleaved multiple digitized samples of the analog signals with the appended error correction code, whereby said block transmission timing signal indicates a boundary between groups of interleaved multiple digitized samples of the analog signals with the appended error correction code, an interpolation and decimation circuit connected to the jitter tracking circuit and the received data buffer controller to generate or eliminate digitized samples of the analog signals if the jitter tracking circuit indicates overrun or underrun of the contents of the group of interleaved multiple digitized samples analog signals, and an interface circuit connected to the received data buffer controller to translate the digitized samples of the analog signals to a format acceptable by subsequent circuitry.

29. The system of claim 28 whereby said digitized samples of the analog signals are digitized measurements of an analog signal sampled at one of a plurality of sampling rates and further comprising a variable sampling rate converter connected to said sampled data receiver to convert the digitized samples of the analog signals at the one rate of the plurality of

(45) 01-177507 (P2001-177507A)

sampling rates to digitized samples of the analog signal sampled at a fixed rate.

30. The system of claim 28 wherein the digitized samples of the analog signals are audio signals digitized and formatted in a non return to zero encoding.
31. The system of claim 28 wherein the communication medium is selected from the communication media consisting of wired media and wireless media.
32. The system of claim 28 wherein the modulated carrier signal is transmitted as light.
33. The system of claim 28 wherein the modulated carrier signal is transmitted as a radio frequency signal.
34. The system of claim 31 wherein the wired media comprise coaxial cable, fiber optic cable, and two wire audio cable.
35. The system of claim 28 wherein the transmission subsystem is further comprising at least one analog-to-digital converter connected between

(#16) 01-177507 (P2001-177507A)

the external source and the data buffer controller to receive the analog signals and to generate the digitized samples analog signals.

36. The system of claim 29 wherein the plurality of sampled rates of 32 kHz, 44.1 kHz, and 48 kHz.
37. The system of claim 29 wherein the fixed rate is 48 kHz.
38. The system of claim 29 wherein the fixed rate is 44.1kHz.
39. The system of claim 28 wherein the error correction code generator generates the error correction word, which is a forward error correction code word generated using a Reed-Solomon encoder circuit.
40. The system of claim 28 wherein the error correction code word has a data block size of 238 bytes and one control byte and 16 parity bytes.
41. The system of claim 28 wherein the interleaved group of the multiple digitized samples of the analog signals comprises of a plurality of least significant bytes of the even designated digitized samples of the analog signals of the group of multiple digitized samples analog signals, a plurality of most significant of the even designated digitized samples analog signals, a first command byte, a first plurality of error correction

(47) 101-177507 (P2001-177507A)

parity bytes, a plurality of least significant bytes of the odd designated digitized samples analog signals, a plurality of most significant bytes of the odd designated digitized samples analog signals, a second command byte, and a second plurality of error correction parity bytes.

42. The system of claim 28 wherein said pulse position is determined by the binary value of paired bits within said transmit frame.
43. The system of claim 42 wherein the digitized samples of the analog signals are a non-return to zero encoding of the analog signals.
44. The system of claim 28 wherein said burst transmitter comprises an infrared light emitting diode and a diode switching circuit connected between the pulse position modulator and the infrared light emitting diode to activate and deactivate said infrared light emitting diode with the modulated carrier signal.
45. The system of claim 28 wherein the receiver comprises a light sensitive diode that receives light radiated from the infrared light emitting diode.
46. The system of claim 28 wherein the demodulator demodulates the modulated carrier signal by oversampling said modulated carrier signal to

(48) 101-177507 (P2001-177507A)

determine an evaluation point of said modulated carrier signal to recover said transmit frame.

47. The system of claim 28 wherein the demodulator circuit detects the preamble timing signal and the start signal to indicate a location of the interleaved group of the multiple digitized samples of the analog signals within the transmit frame.
48. The system of claim 28 wherein the block recovery circuit conceals the effect of said non-correctable group of the multiple digitized samples of the analog signals by interpolating adjacent correct digitized samples of the analog signals to estimate a correct magnitude for said non-correctable group of the multiple digitized samples analog signals.
49. The system of claim 28 wherein the smoothing function applies a Hanning window to those of the multiple digitized samples of the analog signals with non-recoverable and non-concealable errors and those of the multiple digitized samples of the analog signals that are correct and adjacent to those of the multiple digitized samples of the analog signals with non-recoverable and non-concealable errors to smoothly decrease those of the multiple digitized samples of the analog signals that are correct and adjacent to those of the multiple digitized samples of the

(49) 101-177507 (P2001-177507A)

analog signals with non-recoverable and non-concealable errors to allow a gentle muting.

50. The system of claim 27 wherein the soft muting circuit, upon bringing multiple digitized samples of the analog signals with non-recoverable and non-concealable errors to a null value, further setting subsequent multiple digitized samples of the analog signals to a null value preventing repetitive interference on said communication medium.
51. A method for transmitting, receiving, and recovering digitized samples of analog signals comprising the steps of:
- acquiring said digitized samples;
 - interleaving the digitized samples to separate adjacent digitized samples decreasing a probability of loss of fidelity of said analog signal due to unrecoverable errors;
 - generating an error correction code to provide a group of interleaved digitized samples with redundancy to recover interleaved digitized samples having errors created during transmitting and receiving;
 - forming a transmit frame with a plurality of groups of interleaved digitized samples, error correction codes, a preamble timing signal, and a start signal;
 - modulating a carrier signal with said transmit frame;

(50) 101-177507 (P2001-177507A)

transmitting as a burst the modulated carrier signal on a
communication medium, whereby said burst is a short period of
time relative to a time of sampling represented by said digitized
samples within the transmit frame;
receiving the modulated carrier signal;
demodulating said modulated carrier signal to recover said transmit
frame;
extracting the plurality of groups of interleaved digitized samples and
the error correction codes from the recovered transmit frame;
checking and correcting the groups of interleaved digitized samples;
if any of the digitized samples have uncorrectable errors, concealing
any effect of said uncorrectable errors by interpolating from
adjacent correct digitized samples an estimate of a sample value of
said digitized samples with uncorrectable errors;
soft muting any of the digitized samples that have uncorrectable or
non-concoalable errors; and
transferring the digitized samples to a digital-to-analog converter to
restore the analog signal.

52. The method of claim 51 further comprising the steps of:
digitizing said analog signals, and
formatting the digitized analog signal as a non-return to zero encoding
of the digitized samples of the analog signal.

(51) 01-177507 (P2001-177507A)

53. The method of claim 51 wherein the communication medium is selected from the communication media consisting of wired media and wireless media.
54. The method of claim 51 wherein the modulated carrier signal is transmitted as light.
55. The method of claim 51 wherein the modulated carrier signal is transmitted as a radio frequency signal.
56. The system of claim 53 wherein the wire media comprise coaxial cable, fiber optic cable, and two wire audio cable.
57. The method of claim 51 further comprising the steps of receiving the analog signal and converting said analog signal to digitized samples.
58. The method of claim 51 whereby said digitized samples have a sampling rate selected from a plurality of sampling rates.
59. The method of claim 58 further comprising the step of converting said digitized samples to digitized samples having a fixed rate.

(52) 101-177507 (P2001-177507A)

60. The method of claim 58 wherein the plurality of sampled rates of 32 kHz, 44.1 kHz, and 48 kHz.
61. The method of claim 59 wherein the fixed rate is 48 kHz.
62. The method of claim 59 wherein the fixed rate is 44.1 kHz.
63. The method of claim 51 wherein the error correction code is generated using a Reed-Solomon error correction method.
64. The method of claim 51 wherein the error correction code has a data block size of 238 bytes and 1 control byte and 16 parity bytes.
65. The method of claim 51 wherein the group of interleaved digitized samples are comprised of a plurality of least significant bytes of the even designated digitized samples of the group of multiple digitized samples, a plurality of most significant of the even designated digitized samples, a first command byte, a first plurality of error correction parity bytes, a plurality of least significant bytes of the odd designated digitized samples, a plurality of most significant bytes of the odd designated digitized samples, a second command byte, and a second plurality of error correction parity bytes.

(53) 101-177507 (P2001-177507A)

66. The method of claim 51 wherein modulating said carrier signal comprises the step of positioning a pulse positioned modulation whereby said pulse positioned modulation is positioning of a pulse of said carrier signal within a period of said carrier signal according to a binary value of a plurality of bits within said transmit frame.
67. The method of claim 66 wherein said plurality of bits is a pair of bits within said transmit frame.
68. The method of claim 51 where demodulating the carrier signal comprises the step of oversampling said modulated carrier signal to determine an evaluation point of said modulated carrier signal to recover said transmit frame.
69. The method of claim 51 wherein extracting the plurality of groups of interleaved digitized samples and error correction codes comprises the step of detecting the preamble timing signal and the start signal to indicate a location of the interleaved group of the multiple digitized samples of the analog signals within the transmit frame.
70. The method of claim 51 wherein the smoothing function applies a Hanning window to those of the multiple digitized samples of the analog signals with non-recoverable and non-concealable errors and those of the

(54) 01-177507 (P2001-177507A)

multiple digitized samples of the analog signals that are correct and adjacent to those of the multiple digitized samples of the analog signals with non-recoverable and non-concealable errors to smoothly decrease those of the multiple digitized samples of the analog signals that are correct and adjacent to those of the multiple digitized samples of the analog signals with non-recoverable and non-concealable errors to allow a gentle muting.

71. The method of claim 51 further comprising the step of upon soft muting multiple digitized samples of the analog signals with non-recoverable and non-concealable errors to a null value, further setting multiple digitized samples of the analog signals that are subsequent to the multiple digitized samples of the analog signals with non-recoverable and non-concealable errors to a null value preventing repetitive interference on said communication medium.

25

(55) 01-177507 (P2001-177507A)

3. Detailed Description of Invention

Background of the Invention

Field of the Invention

This invention is generally related to electronic circuits and systems that transmit and receive digitally sampled analog signals. More particularly, this invention relates to electronic circuits and systems that transmit and receive digital audio signals.

Description of the Related Art

The transmission of analog signals between a source of the analog signals and a reproduction of the analog signals at an output transducer is well known in the art. U.S. Patent 5,596,648 (Fast) describes a wireless infrared

(56) 101-177507 (P2001-177507A)

audio transmission system where infrared LED emitters are activated by a frequency modulated pulse wave transmitted as light to a receiver. The audio analog signal modulates the frequency modulated pulse wave.

U.S. Patent 5,593,603 (Haupt, et al.) illustrates a another device for wireless transmission of audio signals. Refer now to Fig. 1 for an overview of this structure. The analog source 5 provides a left channel L and a right channel R. The analog source 5 would be microphones, a FM tuner/receiver, or an analog recording media. The left channel L and the right channel R are inputs to analog-to-digital converters 15 and 20. It is well known in the art that the analog sources can provide any number of channels. The left channel L and right channel R are chosen for illustration purposes.

Additionally, the analog signals from the analog source 5 can have been previously converted to digitized samples and then provided by the digital source 10. The digitized samples of the analog signals are retained in a data buffer 25. The digitized samples are then formatted in data frames in the data formatting unit 30. In Haupt, et al. a data frame is 128 bits in length for each channel (left channel L or right channel R). The data frames are then transferred to the date modulator 35. A carrier signal is then modulated with the data frames.

(57) 101-177507 (P2001-177507A)

In the case of Haupt, et al., the data frames are changed from a 4 bit audio data to a 5 bit transmission data, which is used to activate and deactivate an infrared light emitting diode. The modulated carrier signal is transferred to a transmitter and then conveyed to the communication medium 45. The infrared light is then radiated through the open atmosphere to a receiving light sensitive diode. In this case, the communication medium 45 is the open atmosphere.

It is well known that the transmitter 40 can produce radio frequency waves in addition to light. Further, the communication medium 45 can be either wire such as coaxial cable, twisted-pair cable or other forms of metallic (copper) interconnection. Additionally, the communication medium 45 may be a fiber optic cable.

The receiver 50 will recover the modulated carrier signal from the communication medium 45. Typically, a clocking or timing signal is included in the data frame and the modulated carrier signal. A clock extraction circuit 55 will develop the embedded clocking or timing signal and synchronize the receiving subsystem 100 with transmitting subsystem 95. Classically, the clock extraction circuit 55 incorporates a phase locked oscillator, which can malfunction if there are errors in the transmitted modulated carrier signal.

The recovered modulated carrier signal is transferred to the demodulator 60 to extract the data frames. The data frames are then reformatted in the

(58) 101-177507 (P2001-177507A)

receive data formatter 55 to recreate the digitized samples of the analog signals.

The recreated digitized samples are then transferred to the digital-to-analog converters 70 and 75 to reproduce the analog signals 80 and 85. Alternately, the digitized samples of the analog data can be transferred 95 to external circuitry for further processing.

The wireless transmission as shown in Fig. 1 is subject to corruption of the digitized samples during transmission. For instance, noise from an electronically ballasted halogen lamp would completely breakdown recovery of the transmission of the modulated carrier signal.

A solution to the corruption of the modulated carrier signal is to provide a level of redundancy for the digitized samples. U.S. Patent 5,832,024 (Schotz, et al.) shows the use of forward error correction codes using the well known Reed-Solomon Coding. This will eliminate errors of relatively short duration, but will not prevent disruption of the output analog signals 80 and 85 due to long term digitized sample corruption.

To eliminate longer corruption of the digitized samples Schotz, et al. employs a convolutional interleaving circuit to separate the digitized samples of the analog signal that would normally be transmitted together. This allows the greater probability that a longer term error can be to be corrected.

(59) 101-177507 (P2001-177507A)

If the error correction coding and the convolutional interleaving of the digitized samples cannot insure corrected digitized samples of the analog signals, the analog signal will be reproduced (especially in audio signals) as annoying cracks and pops in a speaker. To eliminate the cracks and pops, Scholtz, et al. suggests that the digitized samples can be brought to a null level or muted. However, if the muting is activated suddenly, it is distracting and is annoying to the listener in an audio application.

U.S. Patent 5,602,669 (Chaki) provides a digital transmitter-receiver that transmits a digital audio signal within a specified frequency band, and receives the specified frequency band. Chaki modulates a fundamental frequency using Quadrature Phase Shift Keying (QPSK). The QPSK modulated signal is transferred to an infrared emitter for transmission.

U. S. Patent 5,420,640 (Munich, et al.) describes a memory efficient method and apparatus for synchronization detection within a digital data stream over a communication path. The digital data is arranged as a sequence of frames, each frame including a plurality of lines of data. The beginning of each frame is indicated by a frame synchronization word. The beginning of each line is indicated by a horizontal synchronization byte. An encoder, before transmission, interleaves the data. The decoder contains circuitry for locating the horizontal and frame synchronization data and contains circuitry for deinterleaving the digital data. Both the synchronization locating circuitry and the

(~~5~~0) 01-177507 (P2001-177507A)

deinterleaving circuitry require access to a memory, but not at the same time. Therefore, a single memory is used with the synchronization recovery circuitry and deinterleaving circuitry alternately addressing the memory. The digital data stream of Munich, et al. pertains to video, audio and other related services of subscriber based television systems.

U. S. Patent 5,745,582 (Shimpuku, et al.) teaches an audio signal transmitting and receiving system which can perform optical transmission of a digital format audio signal with small deterioration of the sound quality over the transmission path. The audio signal transmitting system has circuits to add an error correction signal to a digital audio signal. The digital audio signal with the error correction signal is then encoded and interleaved to generate an audio transmission signal. Repetition of a digital control signal, which is to be used for the reproduction of the digital audio transmission signal, generates a continuous signal. A multiplexer combines the audio transmission signal and the continuous signal to generate a multiplexed signal. A modulation circuit then modulates a carrier signal similar to that described above with the multiplexed signal by a predetermined digital modulation method to generate a modulated signal within a predetermined frequency band. The modulated signal is transmitted by an optical transmission signal. A differential type QPSK modulation method creates the modulated signal preferably. Shimpuku, et al. further describes an audio signal receiving circuit for reproducing a digital audio signal and a digital control signal from the optical transmission signal. The audio signal receiving circuit

(81) 01-177507 (P2001-177507A)

has an optical receiver to convert the optical transmission signal to an electric reception signal. The modulated signal is then reproduced to permit demodulation of the reception signal by a digital demodulation method corresponding to the predetermined digital modulation method to reproduce the multiplexed signal. A separating circuit separates the audio transmission signal and the continuous signal from the multiplexed signal. The audio transmission signal is then deinterleaved and error correction based on the added error correction signal is performed to reproduce the digital audio signal.

The digital source 10 is often a compact audio disk (CD), a Moving Picture Expert Group Audio Layer 3 (MP3) data file, a digital audio tape (DAT), a Digital Video Disk (DVD), or a digital satellite receiver (DSR). The format of the digitized samples from a digital source 10 commonly complies with the Sony/Phillips Digital Interface (S/PDIF). International standards that have developed from this standard are the Audio Engineering Society (AES) AES-3, the European Broadcasters Union (EBU) Tech. 3250-E, the Japanese Electronic Industries Alliance (EIAJ) CP-340, and the International Electronic Commission (IEC) IEC60958. While these standards are similar, they are not necessarily identical. However, the data format as shown in Fig. 3 is common for each standard. The allowed sampling frequencies or sampling rates of the audio analog signals to create the digitized samples are the 44.1 kHz for CD and MP3, 48 kHz for DAT and DVD, and 32 kHz for DSR.

(E2) 101-177507 (P2001-177507A)

Refer now to Fig. 2 to discuss the data format of the S/PDIF family of international standards. A frame consists of two subframes 200 and 205 containing the samples from an A channel or left channel and a B channel or right channel. Each subframe has a synchronizing preamble A SYNC and B SYNC. The synchronizing preamble identifies the contents of the subframe as being either a word containing a sample of the A channel at the beginning of a block 215, the A channel within a block, or the B channel.

The digitized audio samples for channel A and channel B can contain up to 24 bits representing the amplitude of a sample of the analog audio signal. Normally for CD applications, only the 16 bits A8 through A23 are employed to convey the digitized audio samples. The bits AV and BV are the validity indicating if the digitized audio sample is in error. The bits AU and BU are user defined bits which when collected from many samples indicate running time, track number, etc. The bits AC and BC are channel status bits defining such information as emphasis, sampling rate, and copy permit. The bits AP and BP are parity bits for error detection to verify reception of the data samples.

The digitized audio samples are encoded using a commonly known biphasic mark or Manchester coding technique. The samples are transferred serially at a rate of 2.8 MHz for a sampling rate of 44.1 kHz, 2 MHz for a sampling rate of 32 kHz, and 3.1 MHz for a sampling rate of 48 kHz.

(63) 101-177507 (P2001-177507A)

A block of the digitized audio samples consists of 192 frames concentrated together.

U. S. Patent 5,889,820 (Adams) describes a circuit for SPDIF-AES/EBU digital audio data recovery. The circuit decodes an input signal. The circuit includes a measurement sub-circuit having an input to receive a timing clock signal that is asynchronous with clocking of the input signal. The asynchronous timing clock signal measures the duration of a plurality of pulses received on the input signal in relation to frequency of the timing clock signal. A decode circuit decodes the input signal into digital data. The invention of Adams permits use of all digital components for decoding digital audio data encoding using biphasemark encoded data according to the SPDIF or AES/EBU standards.

Summary of the Invention

An object of this invention is to provide a system for transmitting, receiving, recovering, and reproducing digitized samples of analog signals.

Another object of this invention is to conceal unrecoverable digitized samples of analog signals to maintain a level of fidelity in reproducing the digitized samples of the analog signal.

Further, another object of this invention is to transmit the digitized samples of the analog signals such that the probability of interference with the

(~~4~~) 101-177507 (P2001-177507A)

transmission and thus corruption of the digitized samples of the analog signals is minimized by transmitting the digitized samples as bursts shorter period than the time of the analog signals represented by the transmitted digitized samples.

Still further, another object of this invention is to receive the digitized samples of analog signal without synchronizing a receiving clock with a transmitting clock to capture the digitized samples of the analog signals.

Even still further, another object of this invention is to convert the digitized samples of the analog signals from an external source that has various sampling rates to digitized samples of the analog signals having a rate.

Again, another object of this invention is to softly mute the digitized samples of the analog signals when large groups of the digitized samples can neither be recovered nor concealed.

Another object of this invention is to track the long term difference between a transmit clock and a receive clock and to interpolate and decimate any underrun or overrun of the digitized samples of the analog signals within a group of digitized samples of the analog signals.

To accomplish these and other objects, a digital communication system for transmitting and receiving digitized samples of analog signals is comprised of

(5) 01-177507 (P2001-177507A)

a transmission subsystem for transmitting the digitized samples a communication medium to convey the transmitted digitized samples having various sampling rates, and a receiving system to receive and reproduce the transmitted digitized samples. The transmission subsystem receives the digitized samples having a variable sampling rate from an external signal source and then converts the digitized samples having a variable sampling rate to digitized samples with a fixed rate. The digitized samples have error correction codes generated to allow correction of any errors in the fixed digitized samples that may occur during transmission of the digitized samples. The digitized samples are formatted into groups of interleaved digitized samples with appended error correction codes. A preamble timing signal and a start signal is then appended to the group of interleaved digitized samples to form a transmit frame. A carrier signal is then modulated with the transmit frame and the modulated carrier signal is then transmitted to the communication medium.

The receiving subsystem is connected to the communication medium to receive and recover the modulated carrier signal. The modulated carrier signal is then demodulated to recover the transmit frame and to extract the group of interleaved digitized samples and the error correction codes from the transmit frame. The group of interleaved digitized samples with the error correction codes are checked, and the group of interleaved digitized samples with errors are corrected. If any of the group of interleaved digitized samples are uncorrectable, an estimated sample value of those uncorrectable digitized

(§ 6) 01-177507 (P2001-177507A)

samples is created by interpolating from adjacent interleaved digitized samples to conceal any effect of the uncorrectable digitized samples. Any of the digitized samples that are not concealable or unrecoverable or are invalid are soft muted. The digitized samples are then transferred to a digital-to-analog converter for restoration of the analog signal.

The transmission subsystem has a sampled data receiver to receive the digitized samples of the analog signals from the external source of the digitized samples of the analog signals. A variable sampling rate converter is connected to the sampled data receiver to convert the digitized samples of the analog signals that are sampled at the one rate of the various sampling rates to digitized samples of the analog signals sampled at a fixed rate. A plurality of the digitized samples of the analog signals is retained in a data buffer. A data buffer controller is connected to the variable sampling rate converter and the data buffer to control the placement and removal of the plurality of digitized samples of the analog signals within the data buffer. An error correction code generator is connected to the data buffer controller to receive multiple digitized samples of the analog signals through the data buffer controller from the data buffer. The error correction code generator generates an error correction word that is appended to the multiple digitized samples of the analog signals, and then returns the multiple digitized samples of the analog signals with the appended error correction word through the data buffer controller to the data buffer. The error correction code generator creates a Reed-Solomon error correction code

(57) 101-177507 (P2001-177507A)

with a the error correction code word that has a data block size of 238 bytes and one control byte and 16 parity bytes. A frame formatter is connected to the data buffer controller to receive an interleaved group of the multiple digitized samples of the analog signals with the appended error correction codes and appends a preamble timing signal and a start signal before the interleaved group of the multiple digitized samples of the analog signals to form a transmit frame. A pulse position modulator is connected to the frame formatter to receive the transmit frame and modulate a carrier signal according to a pulse position modulation with the transmit frame. A burst transmitter is connected between the pulse position modulator and the communication medium to convey a modulated carrier signal to the communication medium. The modulated carrier signal is transmitted as a burst within a short time period to minimize probability of interference on the communication medium.

The communication medium may be either wireless or wired and the modulated carrier signal may be transmitted as light or as Radio Frequency energy. The wired communication media may be either fiberoptic cable, coaxial cable, or two wire twisted pair cable.

The receiving subsystem has a receiver connected to the communication medium to sense and amplify the modulated carrier signal and to recover the transmit frame. A demodulator is connected to the receiver to demodulate the modulated carrier signal and extract the groups of interleaved multiple digitized

(8) 101-177507 (P2001-177507A)

samples of the analog signals with the appended error correction code. The demodulator is connected to a received data buffer to retain the group of interleaved multiple digitized samples of the analog signals with the appended error correction code. A received data buffer controller is connected to the demodulator and the received data buffer to control transfer of the groups of interleaved multiple digitized samples of the analog signals with the appended error correction code from the demodulator to the received data buffer. An error check and correction circuit is connected to the received data buffer controller to receive one group of the multiple digitized samples of the analog signals with the appended error correction code. The error check and correction circuit checks and corrects any errors that occur in transmission in the one group of the multiple digitized samples of the analog signals and then replaces the corrected group of the multiple digitized samples of the analog signals to the received data buffer. Any non-correctable digitized samples of the multiple digitized samples of the analog signals are identified for concealing. A block recovery circuit is connected to the received data buffer controller to receive and interpolate the non-correctable digitized samples of the analog signals to conceal an effect of the non-correctable digitized samples analog signals. A soft muting circuit is connected to the received data buffer controller to access those groups of the multiple digitized samples that were not correctly received and declared invalid and those of the multiple digitized samples of the analog signals with non-recoverable and non-concealable errors. The soft muting circuit, further, accesses those of the multiple digitized samples of the analog signals that are

(§ 9) 101-177507 (P2001-177507A)

correct and adjacent to those of the multiple digitized samples of the analog signals that are invalid or with non-correctable and non-concealable errors. The soft muting circuit then applies a smoothing function to the multiple digitized samples of the analog signals to bring those of the multiple digitized samples of the analog signals that are invalid or with the non-correctable and non-concealable error to a null value.

The receiving subsystem has a jitter tracking circuit to compare the block transmission timing signal with a clock signal of the receiver subsystem to determine overrun and underrun of the contents of the group of interleaved multiple digitized samples of the analog signals with the appended error correction code. The block transmission signal indicates a boundary of groups of interleaved multiple digitized samples of the analog signals with the appended error correction codes. The number of words within each group of interleaved multiple digitized samples of the analog signals with the appended error correction codes must contain the correct number of digitized samples of analog signals. An interpolation and decimation circuit is connected to the jitter tracking circuit and the received data buffer controller to generate or eliminate digitized samples of the analog signals if the jitter tracking circuit indicates overrun or underrun of the contents of the group of interleaved multiple digitized samples analog signals.

(70) 01-177507 (P2001-177507A)

An interface circuit is connected to the received data buffer controller to translate the digitized samples of the analog signals to a format acceptable by subsequent circuitry.

The digitized samples having variable sampling rates are sampled at sampling rates of 32 kHz, 44.1 kHz, and 48 kHz.

The transmission subsystem may have at least one analog-to-digital converter connected between the external source and the data buffer controller to receive the analog signals and to generate the digitized samples analog signals. The sampling rate of the analog-to-digital converter is approximately 48 kHz. An alternate sampling rate for the analog-to-digital converter is 44.1 kHz.

The interleaved group of the multiple digitized samples is comprised of a plurality of least significant bytes of the even designated digitized samples of the group of multiple digitized samples, a plurality of most significant of the even designated digitized samples, a first command byte, a first plurality of error correction parity bytes, a plurality of least significant bytes of the odd designated digitized samples, a plurality of most significant bytes of the odd designated digitized samples, a second command byte, and a second plurality of error correction parity bytes.

(71) 01-177507 (P2001-177507A)

The carrier signal is modulated with a pulse positioned modulation by positioning of a pulse of the carrier signal within a period of the carrier signal according to a binary value of a plurality of bits within the transmit frame. The plurality of bits of this invention is two bits.

The digitized samples are encoded in a non-return to zero (NRZ) format.

The burst transmitter includes an infrared light emitting diode and a diode switching circuit connected between the pulse position modulator and the infrared light emitting diode to activate and deactivate the infrared light emitting diode with the modulated carrier signal.

The receiver comprises a light sensitive diode that receives light radiated from the infrared light emitting diode.

The demodulator demodulates the modulated carrier signal by oversampling the modulated carrier signal to determine an evaluation point of the modulated carrier signal to recover the transmit frame.

(72) 101-177507 (P2001-177507A)

Detailed Description of the Invention

Refer now to Fig 3 for a discussion of the structure of the transmitting and receiving system of this invention. A source 305 of an analog signal generates analog signals to the left channel L and the right channel R. The analog source 305 may be microphones, a radio receiver/tuner, or analog recording media. The analog signals from the left channel L and the right channel R respectively are the inputs to the analog-to-digital converters 315 and 320. The analog-to-digital converters 315 and 320 sample the analog signals at a fixed rate. The fixed rate in the preferred embodiment is 48 kHz and in an alternate embodiment the fixed rate is 44.1kHz.

(73) 101-177507 (P2001-177507A)

The digital source 310 provides digitized samples of the analog signal that have been previously sampled and recorded or stored on a media such as a compact disk, digital audio tape, or other digital storage medium. The sampling rates of the digitized sample may differ from the fixed rate of the preferred embodiment. In the case of digital source 310, complying with the industry standards that implement the S/PDIF format, the sampling rates will be, as described above, 44.1 kHz, 48 kHz, and 32 kHz.

The digitized samples of analog signals are transferred to the transmitter 395. The transmitter 395 converts those digitized samples generated from differing sampling rates to digitized samples generated from the fixed rate.

The digitized samples are reorganized to interleave the digitized samples such that those digitized samples that are adjacent are separated such that they will be transmitted at different times. This separation minimizes the probability that any interference with the transmission prevents correction and reconstruction of the digitized samples.

Refer now to Fig. 8 for a discussion of the data structure of the digitized samples of this invention. In this invention, the data samples consist of two bytes (16 bits) of the possible data samples. The remaining byte (8 bits) of the S/PDIF format is discarded. The first group 810 of 238 bytes consists of the alternating least significant bytes of the left channel L (A channel) and the least

(74) 101-177507 (P2001-177507A)

significant bytes of the right channel R (B channel) of the even designated samples. The second group 815 of 238 bytes consists of the alternating most significant bytes of the left channel L and the most significant bytes of the right channel R of the even designated samples. The third group 820 of 238 bits consists of the alternating least significant bytes of the left channel L and the least significant bytes of the right channel R of the odd designated samples. The fourth group 825 consists of the alternating most significant bytes of the left channel L and the most significant bytes of the right channel R of the odd designated samples. As can be seen, the bytes of one digitized sample are separated by 238 bytes during a transmission. Further, two adjacent of the digitized samples are separated by at least 238 bytes. While this structure is adequate for the preferred embodiment, other interleaving patterns are possible and still are in keeping with the intent of this invention.

Returning to Fig. 3, the transmitter 395 generates error correction codes (ECC) 825 and 845 to be appended to the group of most significant bytes 810 and the group of most significant bytes 820 of the odd designated samples 805. The ECC codes 835 and 845 are forward error correction codes employing the Reed-Solomon method of error correction encoding. The ECC codes of this invention 835 and 845 have a symbol size of 8 bits or one byte and will have a Galois field $GF(2^m)$ or $GF(2^8)$. The block length (n) of the ECC codes 835 and 845 of this invention is 255 bytes (2^8). The number of correctable errors is chosen to be 8 and therefore the message size is 239 bytes, which is 238 of the

(75) 101-177507 (P2001-177507A)

most significant bytes 815 and 825 of the even samples 800 and the odd samples 805 and one command and control byte 830 and 840.

The preferred embodiment allows correction of only the most significant bytes 815 and 820 of the digitized samples. It would be apparent to one skilled in the art that a different Galois field $GF(2^m)$ could be chosen and that a different number of correctable errors could further be chosen and still be in keeping with the intent of this invention.

The interleaved digitized samples with the appended ECC code of Fig. 8 are formed for serial transmission as shown in Fig. 6. Each frame is divided into two subframes, an even subframe 610 and an odd subframe 615. The even subframe 610 is structured as described in Fig. 8 as the group of even designated digitized samples 800 and the odd subframe 615 is structure as described in Fig. 8 as the odd designated digitized samples 805. The ECC code 835 is appended to the even designated digitized samples to complete the subframe 610 and the ECC code 845 is appended to the odd designated digitized samples 805.

A timing preamble 620 and 630 and a start flag signal 625 and 635 are appended respectively before the even subframe 610 and the odd subframe 615. The timing preambles 620 and 630 each consist of up to 16 bytes of a unique pattern which identifies the beginning of each subframe 610 and 620.

(76) 101-177507 (P2001-177507A)

The timing preamble 620 and 630 pattern is a unique pattern that violates the normal pulse position modulation hereinafter described. The unique pattern of the timing preamble 620 and 630 is sufficiently long to allow the receiver to identify the timing preamble 620 and 630 and "lock" onto the timing preamble 620 and 630. The start flag signals 625 and 635 each consist of two bytes of a unique pattern indicating the beginning of the even subframes 310 and 615.

The formatted groups of the digitized samples of the analog signals are then used to modulate a carrier signal within the transmitter. In the preferred embodiment, the modulation is a pulse position modulation (PPM) as shown in Fig. 7. The plot 725 shows the possible combinations of voltage levels that comprise a basic raw non-return to zero encoded data of the digitized samples. Each bit time T_{ppm} 700, 705, 710, and 715 is divided into four phases ϕ_1 , ϕ_2 , ϕ_3 , ϕ_4 . The plot 720 shows the resulting pulse position modulation codes of this invention. The NRZ code (00) illustrated in the bit time 700 places a logic level 1 in the phase slot ϕ_1 ; NRZ code (01) illustrated in the bit time 705 places a logic level 1 in the phase slot ϕ_2 ; the NRZ code (10) illustrated in the bit time 710 places a logic level 1 in the phase slot ϕ_3 ; and the NRZ code (11) illustrated in the bit time 715 places a logic level in the phase slot ϕ_4 .

The modulated carrier signal is then burst transmitted to a communication medium 345. The modulated carrier signal is transmitted as light or a radio frequency (RF) radiated into the atmosphere in wireless communication or is

(77) 101-177507 (P2001-177507A)

transmitted also as light or a radio frequency transferred to a transmission cable in wired communication. If the modulated carrier signal is transmitted as light, it is transmitted on a fiberoptic cable. If the modulated carrier signal is transmitted as RF, it is transmitted on a cable such as coaxial cable or simple twisted pair two wire cable.

The 476 digitized samples that compose a frame of the digitized samples represent 119 samples of a stereo music presentation or 2.479 milliseconds of the presentation. The transmission frequency of the modulated carrier signal in the preferred embodiment is at 2.0 MHz. Thus the transmission of 476 digitized samples coupled with the timing preamble, the start flag signal, the ECC code word, and the command and control byte (493 byte) requires 1.972 milliseconds to complete. The transmitter will not be transmitting or will be idle for 20.5 % of the time. This will minimize the probability that any burst of noise will interfere with the transmission. If the transmission frequency is increased or the period of a burst of the digitized samples decreased, the time of transmission decreases and the idle time increases, further improving the probability of having no interference.

The modulated carrier signal that is transmitted on the communication medium 345 is conveyed to the receiver 300. The receiver will recover the modulated carrier signal by converting the light or RF signal to electrical signals.

(78) 01-177507 (P2001-177507A)

The modulated carrier signal is then demodulated to recover the transmitted frame of the groups of digitized samples of the analog signals.

The receiver of this invention does not extract a transmitted clock from the modulated carrier signal to synchronize the receiver 300 with the transmitter 395. The receiver 300 has a clock that is independent of the transmitter clock. The receiver clock is specified to be nominally identical with the transmitter clock, but because of tolerancing and phasing differences between the two clocks, the received modulated carrier signal is not always received correctly and causes errors.

To minimize the errors, the receiver recovers the modulated carrier signal to extract the transmit frame of the digitized samples of the analog signal by oversampling the modulated carrier signal. Oversampling is sensing the logic level at a rate that is a relatively large multiple of the frequency of the carrier signal. When a relatively large number of oversampling results indicate a series of samples having one logic level after an opposite logic level in the received modulated carrier signal, a starting evaluation point is arbitrarily assumed and each successive evaluation occurs at the frequency of the modulated carrier signal after the arbitrarily assumed evaluation point. The evaluated data is compared with the expected timing preamble. If a mismatch occurs between the evaluated data and the expected timing preamble, the starting evaluation point is

(79) 01-177507 (P2001-177507A)

adjusted and the data reevaluated. This process is repeated until the timing preamble is recovered from the received modulated carrier signal.

If the total timing preamble is then detected correctly, the timing of the recovering is determined to be locked. Once the receiving timing is locked to the received modulated carrier signal, the start flag signal is sought from the received modulated carrier signal. If the start flag signal is not found, the frame is declared invalid and brought to a null level. If the start flag signal is recovered from the received modulated carrier signal, the transmit frame is then recovered from the received modulated carrier signal.

Refer to Fig. 11 for a more complete overview of the selection of the evaluation point to determine the locking of the timing of the receiver 300 with the received modulated carrier signal 750. The recovery clock 755 has a frequency or rate of sampling that is, for the preferred embodiment, a factor of six times the frequency of the carrier signal 730. The timing clock 755 sets the sampling time of the modulated carrier signal 750. The recovered data 785 is the logic level of the modulated carrier signal 750 at the sampling time of the timing clock 755. As described above, the first logic level after an opposite logic level (logic level 0 in this case) starts the count to establish the arbitrary evaluation point 750. The successive evaluation points will be at the rate of the carrier signal 760 or in this case every sixth occurrence of the timing clock 755.

(80) 101-177507 (P2001-177507A)

It is apparent to those skilled in the art that the frequency of the timing clock 755 can be modified to a multiple factor of the frequency of the carrier signal and still be in keeping with the intent of this invention.

The recovered transmit frame is then demodulated in the receiver 300 to extract the raw non-return encoded data of the digitized samples from the pulse position modulated code of the transmit frame.

The pulse position modulated code of the transmit frame is reconverted as explained in Fig. 7 to the raw non-return encoded data of the digitized samples to recover the transmit frame.

The interleaved digitized samples of the analog signals and the ECC codes are then checked, and any of the interleaved digitized samples that have been corrupted during transmission are corrected.

The ECC check and correction employs Reed-Solomon Error Correction methods that are well known in the art. In the preferred embodiment, 8 symbols or bytes are correctable in each of the group of 238 most significant bytes 810 and 820 of Fig. 8 plus one command and control byte. The method to accomplish the ECC checking and correcting begins with calculating the syndromes indicating any errors in the groups of most significant bytes 810 and 820. For those groups of most significant bytes 820 and 820 with error,

(§ 1) 01-177507 (P2001-177507A)

Berlekamp's iterative algorithm is invoked to find the error locator polynomial. The Chien search method is then used to locate the roots of the error locator polynomial and the Forney algorithm is used to compute the error magnitudes to reconstruct the correct data. If there are more errors than are correctable by the Reed-Solomon Error Correction Method, in the case of the preferred embodiment 8 bytes, those non-correctable groups of the most significant bytes 810 and 820 are identified for further processing to conceal those errors.

The digitized samples of analog signals that are identified as having uncorrectable errors and their adjacent correct digitized samples are then combined to interpolate an estimate of the magnitude of the sample of the analog signal. It is well known that generally adjacent samples do not vary greatly in magnitude and that interpolating between adjacent samples will conceal any non-recoverable errors. In audio applications, the perception of the sound will not be affected, even though there may be some high frequency distortion.

If any frames of the digitized samples of the analog signals have uncorrectable and non-concealable errors, or if frames of the received modulated carrier signal are declared invalid, those frames are soft muted to prevent any "clicks" from unrecoverable errors. The soft muting employs a Hanning window to weight the frames of the digitized samples of analog signals adjacent to those frames that have uncorrectable errors and non-concealable

(B2) 101-177507 (P2001-177507A)

errors or that are invalid to weight the amplitude of the adjacent frames to slowly decrease the amplitude of the analog signal to a null value.

Further, muting is achieved by programming a delay to null subsequent digitized samples of the analog signals. The extended nulling of the subsequent digitized samples of the analog signals avoid repetitive interference from such sources as infrared remote controls for television, video tape recorders, and audio systems. The infrared remote controls send a burst of data that can last from 0.2 - 1.0 seconds.

Each frame of the digitized samples of the analog signal must maintain a constant number of digitized samples. Even with the method of oversampling as described above, the differences between the clock of the transmitter 395 and the receiver 300 causes there to be an "overflow" (more digitized samples received in a frame) or "underflow" (fewer digitized samples received in a frame) of the digitized samples received in a transmit frame. An overflow causes more digitized samples to be in a transmit frame while an underflow causes fewer digitized samples to be received in a transmit frame. The receiver tracks the jitter or misalignment between the frequency of the carrier signal and the frequency of the transmit frame to detect any of the frames of the digitized samples having either an overflow or underflow. When an overflow or underflow occurs, the receiver 300 interpolates or decimates the frame of digitized samples to insure the constant number of digitized samples in a frame.

(B3) 101-177507 (P2001-177507A)

The frames of the digitized samples of the analog signals are transferred 390 to an external circuitry for further processing or are formatted to the appropriate order to be transferred to the digital-to-analog converters 370 and 375. Those digitized samples of the analog signal 370 of the left channel L are transferred to the digital-to-analog converter 370 that in turn reproduces the analog signal 380 for the left channel L. Those digitized samples of the right channel R are transferred to the digital-to-analog converter 375 that in turn reproduces the analog signal 385 for the right channel R.

Refer now to Fig. 4 for a discussion of the transmitter system 395 of this invention. The analog source 305, as described above, provides the left channel L and right channel R analog signals. The analog-to-digital converters 315 and 320 respectively sample the left channel L and right channel R analog signals and generate the digitized sample of the analog signals. Additionally, as described above, the digital source 310 provides digitized samples of the analog signal.

The digitized samples of the analog signals from the digital source 310 are transferred to the digital receiver 400. The digital receiver 400 acquires the digitized samples at the sampling rate at which they are retained within the digital source (e.g. 44.1 kHz for CD and MP3, 48 kHz for DAT and DVD, and 32 kHz for DSR). The digitized samples of the analog signals are transferred to the

(B4) 101-177507 (P2001-177507A)

variable sampling rate (VSR) converter 405. The VSR converter 405 modifies the digitized samples of the analog signals to digitized samples of the analog signals sampled at a fixed rate. In the preferred embodiment, the fixed rate is 48 kHz. Thus, the digitized samples for CD are modified from a sampling rate of 44.1 kHz to that of 48 kHz. An alternate embodiment employs a fixed rate of 44.1 kHz.

A method to accomplish this is to send the digitized samples of the analog signals to a digital-to-analog converter to reproduce the original analog signal. The reproduced analog signal is then an input to an analog-to-digital converter that samples the reproduced analog signal at the fixed rate or 48 kHz for the preferred embodiment. In the alternate embodiment, the fixed rate may be another frequency such as 44.1 kHz.

The digitized samples of the analog signal are then transferred from the analog-to-digital converters 315 and 320 or the variable sampling rate converter through the transmit data buffer controller 410 to the transmit data buffer 415.

The transmit data buffer controller 410 controls the access to and the retrieving from the transmit data buffer 415 of the digitized samples of the analog signals. The transmit data buffer 415 is a random access memory (RAM). In the preferred embodiment, the transmit data buffer 415 is a static RAM. However, other memory structures such as dynamic RAM (DRAM) or synchronous DRAM

(35) 101-177507 (P2001-177507A)

can be used for the transmit data buffer 415 and still be in keeping with the intent of this invention.

Refer now to Fig. 8 to discuss the structure of the transmit data buffer 415 and the assignments of the component bytes of the digitized samples of the analog signals. The transmit data buffer 415 is segmented into groups of buffer blocks. In the preferred embodiment, there are three buffer blocks, buffer 1 850, buffer 2 870, and buffer 3 890. The digitized samples of the analog signals placed in each buffer, as described above, with 238 least significant bytes of the even designated digitized samples 810 of the analog signals occupy the first address segment 852 of the first buffer block 850. The 238 most significant bytes of the even designated digitized samples 815, the command and control byte 830, and the ECC code 840 occupy the second address segment 854 of the first buffer block 850. The 238 least significant bytes of the odd designated digitized samples 820 occupy the third address segment 856 of the first buffer block 850. The most significant bytes of the odd designated digitized samples 825 occupy the fourth address segment 858 of the first buffer block 850. This structure enables the interleaving of the digitized samples to allow the correction and concealment of errors during transmission.

Additional frames of the digitized samples are likewise retained in the buffer block 2 870 and buffer block 3 890 in the same organization as described for buffer block 1 850. This allows operations (receiving from the external

(36) 101-177507 (P2001-177507A)

sources 305 and 310, ECC encoding, and transmitting) to be accomplished in parallel.

Each of the groups of most significant bytes 815 and 820 and the command and control bytes 830 and 840 are read from the transmit data buffer 415 transferred through the transmit data buffer controller to the Reed-Solomon Error Correction Encoder 420. The ECC encoder 415 generates the symbol code work with a Galois Field $GF(2^8)$. Each symbol is a byte, as above described, and the code allows 8 bytes to be corrected.

The ECC codes 840 and 845 are each appended respectively to the most significant bytes 815 and 825 of the even and the odd designated digitized samples 800 and 805 in the second address segment 854 and the fourth address segment 858.

The interleaved digitized samples are retrieved from each buffer block 850, 870, and 890 of the transmit data buffer 415 individually transferred to through the transmit data buffer controller 410 to the frame formatter 425. The frame formatter appends the timing preambles 620 and 630 and the start flag signals 625 and 635 of Fig. 6 to assemble the subframes of each transmit frame 605 of the interleaved group of digitized samples of the analog signals.

(B7) 01-177507 (P2001-177507A)

Fig. 9 shows the access and retrieval pattern of the transmit data buffer 415 of Fig. 4 over time. The first group of digitized samples from the analog-to-digital converter 305 or the digital source 310 are stored in the first buffer block 850 at the first time segment 900. The second group of digitized samples from the analog-to-digital converter 305 or the digital source 310 are stored in the second buffer block 870 during the second time segment 905. During the second time segment 905, the ECC encoder 420 accesses the first buffer block 850, generates the ECC codes 840 and 845, and stores the ECC codes 840 and 845 in the first buffer block 850. In the third time segment 910, a third group of digitized samples is stored in the third buffer block 890, the ECC codes are generated and stored in the second buffer block 870, and the first group of digitized samples with the appended ECC codes are transferred to the frame formatter 425 and on for transmission. During the fourth time segment 915, a fourth group of digitized samples are placed in the first buffer block 850, the group of digitized samples in the second buffer block 870 are sent on for transmission, and the ECC codes for the group of digitized samples in the third buffer block 890 are generated and stored back to the third buffer block 890.

This pattern of storing and accessing the transmit data buffer 415 continues for all following segments 920, 925 and forces simultaneous access and storing to the buffer blocks 850, 870 and 890. The transmit data buffer controller 410 must appropriately arbitrate the accesses and storing to ensure there are no conflicts.

(88) 01-177507 (P2001-177507A)

From the frame formatter 425, the formatted transmit frame is transferred to the pulse position modulator 430. The pulse position modulator 430 encodes each pair of bits of the transmit frame as described above in Fig. 7. In the preferred embodiment, the frequency of the carrier signal modulated by the transmit frame is at least 2.0 MHz.

As described above, the period of time of the audio analog signal represented by the transmit frame is 2.479 milliseconds and with the carrier signal being 2 MHz, each transmit frame has a duration of 1.972 milliseconds. As described above, the burst transmitter 435 is activated to transmit the modulated carrier signal. In the preferred embodiment of this invention, the burst transmitter 435 is a switching circuit that activates and deactivates a light emitting diode 445 to send light to the atmosphere which acts as the communication medium 345.

As stated above, the communication medium 345 may be wired or wireless. The wired communication medium may be fiber optic cable, coaxial cable, or a two wire twisted pair cable. The burst transmitter 435 may transmit either light or RF signals into the wired or wireless communication medium 345.

The clock circuit 440 provides the necessary timing signals to the analog-to-digital converters 315 and 320 to ensure the fixed rate of 48 kHz (or the

(B9) 101-177507 (P2001-177507A)

alternato fixed rate of 44.1kHz). The clock circuit 440 provides the necessary timing signals to convert those digitized samples of the analog signal taken at rates other than the fixed rate to be converted to the digitized samples of the analog signal sampled at the fixed rate.

The clock circuit 440 generates the 2 MHz carrier signal and transfers it to the pulse position modulator 340 to create the modulated carrier signal that is the input to the burst transmitter 435.

The clock circuit 440 is fixed frequency timing generation circuit that eliminates the need for a phase locked loop oscillator at either the transmitter 395 or the receiver 300 of Fig. 4.

Refer now to Fig. 5 for a description of the receiving system 300 of this invention. The modulated carrier signal is transferred onto the communication medium 345 to a receiver 505 that recovers the modulated carrier signal. In the preferred embodiment, the light transferred through the atmosphere impacts upon a light sensitive diode 500. Changes in the light sensitive diode 500 are sensed and amplified in the receiver 505 to recover the modulated carrier signal. The receiver 505 locks on to the modulated carrier signal and completes the recovery by the oversampling of the modulated carrier signal to capture the groups of the digitized samples of the analog signals as above-described in Fig. 11. The demodulator 510 converts the pulse position modulated digitized

(90) 101-177507 (P2001-177507A)

samples to the raw non-return to zero encoded data of the digitized samples as above-described in Fig. 7.

The demodulated digitized samples now have the frame format of the interleaved digitized samples of Fig. 8 and are transferred from the demodulator 510 through the receive data buffer controller 515 to the receive data buffer 520.

The receive data buffer 520 is structured as the transmit data buffer 415 of Fig. 4. The receive data buffer 520 is a random access memory, which, in the preferred embodiment of this invention, is a static RAM. However, other memory structures such as DRAM or synchronous DRAM can be used as the receive data buffer 520 and still be in keeping with the intent of this invention.

The structure of the receive data buffer 520 is identical to that of the transmit data buffer 415 as described in Fig. 8. The receive data buffer 520 has the groups of buffer blocks 860, 870, and 890. Each of the buffer blocks 860, 870, or 890 has address segments 852, 854, 856, and 858 to retain the frame of the interleaved digitized samples of the analog signal.

The most significant bytes of the even designated samples of the analog signal 815 and the most significant bytes of the odd designated samples of the analog signal 825 with the respective appended ECC codes 840 and 845 are retrieved by the receive data buffer controller 515 from the receive data buffer

(91) 01-177507 (P2001-177507A)

520 and transferred to the Reed-Solomon EEC decoder 525. The Reed-Solomon EEC decoder 525 checks and corrects the most significant bytes of the even and odd designated digitized samples 815 and 825 using the Reed-Solomon ECC method as described above. The corrected most significant bytes of the even and odd designated digitized samples 815 and 825 are stored through the receive data buffer controller 515 to the receive data buffer 520. Those of the even and odd most significant bytes of the digitized samples having uncorrectable errors (more than 8 bytes in error as described above) are identified for further processing to conceal the effect of the errors on the reproduced analog signal.

Those of the digitized samples identified as having uncorrectable errors are retrieved with their adjacent correct digitized samples of the analog signals from the receive data buffer 520 and transferred through the receive data buffer controller 515 to the block recovery circuit 530. The block recovery circuit 530 interpolates an estimate of the uncorrectable digitized sample from the adjacent digitized samples of the analog signal to conceal the uncorrectable error in the digitized sample. The preferred embodiment employs a linear interpolation between adjacent digitized samples to insure an ease of hardware implementation. It is in keeping with the invention to use more complex interpolation methods.

(92) 01-177507 (P2001-177507A)

The interpolated estimate of a correct magnitude of the uncorrectable digitized sample is transferred from the block recovery circuit 530 through the receive data buffer controller 515 to be stored in the location of the uncorrectable digitized samples with the receive data buffer 520.

Any of the digitized samples that have errors that are neither correctable nor concealable are identified for soft muting.

Those buffer blocks segments containing invalid frames or uncorrectable and non-concealable digitized samples are transferred to the soft muting circuit 535 with a number of adjacent frames of the digitized samples of the analog signal. The soft muting circuit 535 applies a Hanning window to the frames of the digitized samples to weight the frames adjacent to the invalid frames or frames with uncorrectable and non-concealable errors to eliminate any "clicking" noise as described above.

The jitter tracking circuit 545 compares a block transmission timing signal with sampling timing of the receiver 505 to identify any misalignment between the block transmission timing signal and the sampling timing of the receiver 505 that indicates the above-described overrun or underrun of the digitized samples with a frame. The block transmission timing indicates a boundary between groups of adjacent frames of the digitized samples of the analog signal. The synchronization circuit 540 provides any adjustment of the sampling timing within

(3) 01-177507 (P2001-177507A)

the receiver 505 if necessary. The synchronization circuit 505 further retrieves a frame of the digitized samples and interpolates or decimates any underrun or overrun of digitized samples with the frame to provide the correct number of digitized samples of the analog signal within the frame.

Each frame of the digitized samples of the analog signal is then transferred from the receive data buffer 520 through the receive data buffer controller 515 to the data out interface 550. In the preferred embodiment, the data out interface is the I²S interface that is known in the art for digital audio transmission. The data out interface 550 transfers the digitized samples of the analog signals to the digital-to-analog converters 370 and 375. The digital-to-analog converters 370 and 375 reproduce the analog signal out 380 for the left channel L, and the analog signal out 385 for the right channel R. The data out interface also provides the frame of digitized samples in a digital format 390 for further processing by external circuitry.

One implementation of the preferred embodiment of the receiving system 300 is as a portable remote system for headphones to reproduce audio signals. In this application, the receiving system must be disabled when not in use. The power management circuit 565 will sense when no frames of digitized samples of the analog signal are received for a relatively long period. The power management circuit 565 then removes the power supply voltage source from the

(94) 101-177507 (P2001-177507A)

receiving system. When this happens, the soft muting circuit 535 is engaged to prevent noise during the disabling of the power supply voltage source.

The receiving clocking circuit 560 provides the oversampling timing signal to the receiver 505 to recover the modulated carrier signal and to lock the receiving system 300 to ensure the recovery of the modulated carrier signal. As described prior, the receiving clock circuit 560 is nominally identical to the clock of the transmitting system 440 of Fig. 4. Any difference in the receiving clock circuit 560 and the transmitting clock circuit 440 are the tolerance and phase differences of the two circuits and is tracked and corrected in the jitter tracking circuit 545 and the synchronization circuit 540.

The command and control byte 830 and 840 of Fig. 8 contains command and control data that is accessible in the receive buffer 520 of Fig. 5. The command and control circuit 555 has an external connection (not shown) to an interface to external circuitry. The command and control circuit accesses the command and control circuit bytes in the receive buffer, then decodes the command and control byte and transfers appropriate command and control signals to the external circuitry. In the preferred embodiment the external connection is a serial interface to provide volume control to a remote speaker or for text transmission to a panel display.

(95) 101-177507 (P2001-177507A)

As is known by one skilled in the art, many of the functions of the transmitting system 395 of Fig. 4 and the receiving system 300 of Fig. 5 could be incorporated as methods executed within a computer system such as a microprocessor, a digital signal processor, or a microcontroller. Refer now to Figs. 11 and 12 for a review of the method for transmitting digitized samples of an analog signal, receiving the digitized samples of the analog signal and reproducing the analog signal.

The method of transmitting begins receiving 1100 of the digitized samples of the analog signal. The digitized samples have the format as described for the international standards that define the S/PDIF format. Those digitized samples that are collected at a sampling rate other than the fixed rate of this invention must be converted 1115 to digitized samples collected at the fixed rate. In the preferred embodiment the fixed rate is 48kHz and in the alternate embodiment the fixed rate is 44.1kHz.

Alternative to receiving 1100 the digitized samples from a digital source such as a CD, MP3, DAT, DVD, etc., is receiving 1110 the analog signal and performing an analog-to-digital conversion 1120 at the fixed rate to generate the digitized samples of the analog signal. The analog signal may have multiple channels. For instance, the analog signal of stereo audio has a left channel and a right channel. Each channel is separately converted 1120 from analog-to-

(96) 101-177507 (P2001-177507A)

digital to form a left channel set of digitized samples and a right channel set of digitized samples.

The digitized samples of the analog signal are stored 1125 in a buffer and organized into the interleaved structure of Fig. 8. As described in Fig. 8, the least significant bytes of the even designated digitized samples are placed in a first segment of the buffer. The least significant bytes of the left channel set of digitized samples are alternated with the right channel set of digitized samples within the first segment. The most significant bytes of the alternated left channel and right channel set of even designated digitized samples are placed in the second segment of the buffer. The least significant bytes of the alternated left channel and right channel set of the odd designated digitized samples are placed in a third segment of the buffer. The most significant bytes of the alternated left channel and right channel of the odd designated digitized samples are placed in a fourth segment of the buffer. This structure interleaves the digitized samples such that adjacent samples are separated to reduce the probability of an error condition totally disrupting groups of digitized samples and the errors that occur can be corrected or concealed. To allow parallel processing of the digitized samples, the buffer has multiple segments to retain multiple frames of the interleaved groups of digitized samples.

An error correction code is generated 1130 for the group of digitized samples and appended to the groups of digitized samples within the buffer. In

(97) 101-177507 (P2001-177507A)

the preferred embodiment of this invention, the ECC code is generated 1130 for the second segment of the buffer or the most significant bytes of the even designated samples and for the fourth segment of the buffer or the most significant bytes of the odd designated samples.

The ECC generation 1130 employs a Reed-Solomon method on a codeword of 255 bytes where a Galois Field $GF(2^8)$ where 238 of the most significant bytes of the digitized samples and one command and control byte are the data to be protected. The ECC code is 16 bytes and provides correction up to 8 bytes within the code word.

Each frame of the groups of interleaved digitized samples are formatted 1135 to form the transmit frame. The transmit frame is structured as shown in Fig. 6. As described in Fig. 6, a first timing preamble and a first start flag signal are appended before the even designated digitized samples to form a first subframe. A second timing preamble and a second start flag signal are appended before the odd designated digitized samples to form a second subframe and to complete a frame.

The transmit frame then pulse position modulates 1145 a carrier signal. The pulse position modulation 1145 converts the raw non-return to zero encoding of the digitized samples to the pulse position coding as shown in Fig. 7. In the preferred embodiment, the carrier signal has a frequency of at least 2

68

(8) 101-177507 (P2001-177507A)

MHz. The positioning of the pulse is determined by the value of pairs of bits of the transmit frame.

The modulated carrier signal then activates a driver circuit to transmit 1150 the modulated carrier signal on a communication medium. As described above, the communication medium may be wired or wireless, transmitting either light or RF energy. The wired communication medium may be fiber optic cable, coaxial cable, or common two wire twisted pair cable.

The burst transmitter 1150 is transmitting the entire modulated carrier signal for a relatively short period when compared with the period of the analog signal included in the frame of the digitized samples. In the preferred embodiment, 238 samples of the left channel and the right channel are included in each frame. Since the samples of the left channel and the samples of the right channel are created simultaneously, 119 samples of the analog signal or 2.479 milliseconds of the analog signal are transmitted. With the frequency of the carrier signal being 2 MHz, each frame is transmitted in 1.9/2 milliseconds. The transmission is then idle 20.5 % of the time. This minimizes any effect of burst noise in the transmission medium and improves the probability that the transmission is received 1155. If the frequency of the carrier signal increases or the period of the burst of the digitized signals decreases, the idle time will increase accordingly.

(9) 101-177507 (P2001-177507A)

The modulated carrier signal is received 1155 by sensing and amplifying the modulated carrier signal. In the preferred embodiment, the modulated carrier signal is transmitted 1150 as infrared light created by activating and deactivating a light emitting diode to radiate the infrared light to the atmosphere. A light sensitive diode receives 1155 the infrared light, converts the infrared light to electrical impulses that are sensed and amplified. The received modulated carrier signal is recovered by oversampling the received modulated carrier signal to determine a position to lock onto to capture the modulated carrier signal. The timing preamble is tested to find the correct lock position to correctly retrieve the timing preamble, the start flag signal sensed, and the frame of the groups of interleaved digitized samples are recovered.

The recovered modulated groups of the interleaved digitized samples are demodulated 1160 to recover raw non-return to zero encoding of the digitized samples.

The frames of the digitized samples are stored 1170 in a buffer as described in Fig. 8. The most significant bytes of the even designated digitized samples and the most significant bytes of the odd designated digitized samples and their respective ECC codewords have an ECC check and correction 1175 performed to find and repair any errors to the digitized samples within a frame. The ECC check and correction 1175 is the known Reed-Solomon method as described above.

(100) 01-177507 (P2001-177507A)

Any of the groups of most significant bytes of the even designated or odd designated digitized samples that cannot be corrected are identified to be recovered 1185 by concealing the error. The groups are tested 1180 for having errors. If there are errors, the digitized samples with errors and the adjacent digitized samples that are error-free are examined and an estimate of the digitized sample in error is generated by linearly interpolating between the adjacent digitized samples that are error-free.

The corrected or recovered digitized samples are then stored 1190 in the buffer in the location containing errors. Any unrecoverable errors are identified for soft muting.

The frames of the digitized samples are checked 1195 for invalid data, unrecoverable errors 1200, and for synchronization 1216 and conveyed to a digital-to-analog converter to reproduce 1225 the analog signal. If the frames of the digitized samples are invalid 1195 or unrecoverable 1200, the invalid or unrecoverable frames and adjacent correct frames of the digitized data are soft muted 1205. Soft muting 1205 applies a Hanning window to the invalid or unrecoverable frames of digitized samples and to the adjacent correct frames to weight the adjacent correct frames to slowly bring to null the reproduced analog signal. This eliminates an annoying effect that occurs if only the invalid or unrecoverable frame is muted in an audio application.

(101) 01-177507 (P2001-177507A)

During the recovery 1155 and demodulation 1160 of the modulated carrier signal, the difference between the frequency of the evaluation point of the oversampling clock and the carrier signal is tracked to determine synchronization. The jitter tracking 1210 is tested 1215 to ensure there is no overrun or underrun of the number of samples. If there is an overrun or underrun, the frames of digital data are decimated or interpolated to synchronize 1220 the digitized samples before they are converted 1225 to reproduce the analog signals. The decimated or interpolated digitized samples insure that there are the correct number of digitized samples in each frame.

While this invention has been particularly shown and described with reference to the preferred embodiments thereof, it will be understood by those skilled in the art that various changes in form and details may be made without departing from the spirit and scope of the invention.

72

(102) 01-177507 (P2001-177507A)

4. Brief Description of Drawings

Fig. 1 is a block diagram of a transmitting and receiving system for digitized samples of analog signals of the prior art.

Fig. 2 is a diagram of the format of the SPDIT interface.

Fig. 3 is a block diagram of a transmitting and receiving system for digitized samples of analog signals of this invention.

Fig. 4 is a block diagram of the transmitting system for digitized samples of analog signals of this invention.

Fig. 5 is a block diagram of the receiving system for digitized samples of analog signals of this invention.

Fig. 6 is a diagram of the format of a block of frames of the digitized samples of analog signals to be transmitted and received by the transmitting and receiving system of this invention.

Fig. 7 is a diagram illustrating the conversion of the non-return to zero coding to the pulse position modulation of this invention.

Fig. 8 is a diagram of the buffer addressing of the transmitter and receiver buffer of this invention.

Fig. 9 is a timing diagram of the operation of the transmitter buffer of this invention.

(103) 01-177507 (P2001-177507A)

Fig. 10 is a timing diagram illustrating the over-sampling recovery of the received digitized samples of analog signals of this invention.

Fig. 11 is a flow diagram illustrating the method of transmitting digitized samples of analog signals of this invention.

Fig. 12 is a flow diagram of the method of receiving, recovering, concealing, and reproducing digitized samples of analog signals of this invention.

74

(104) 01-177507 (P2001-177507A)

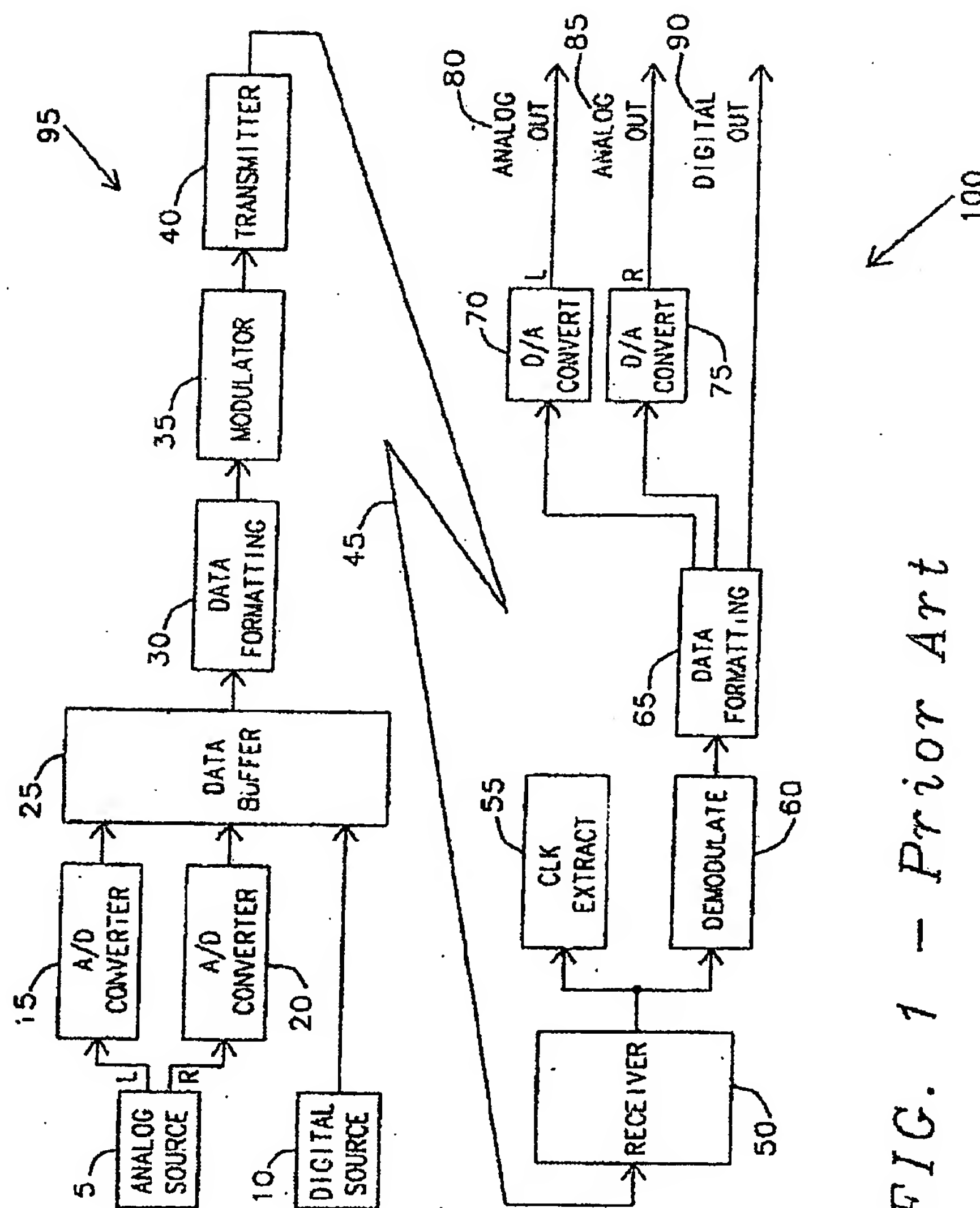


FIG. 1 - Prior Art

(105) 01-177507 (P2001-177507A)

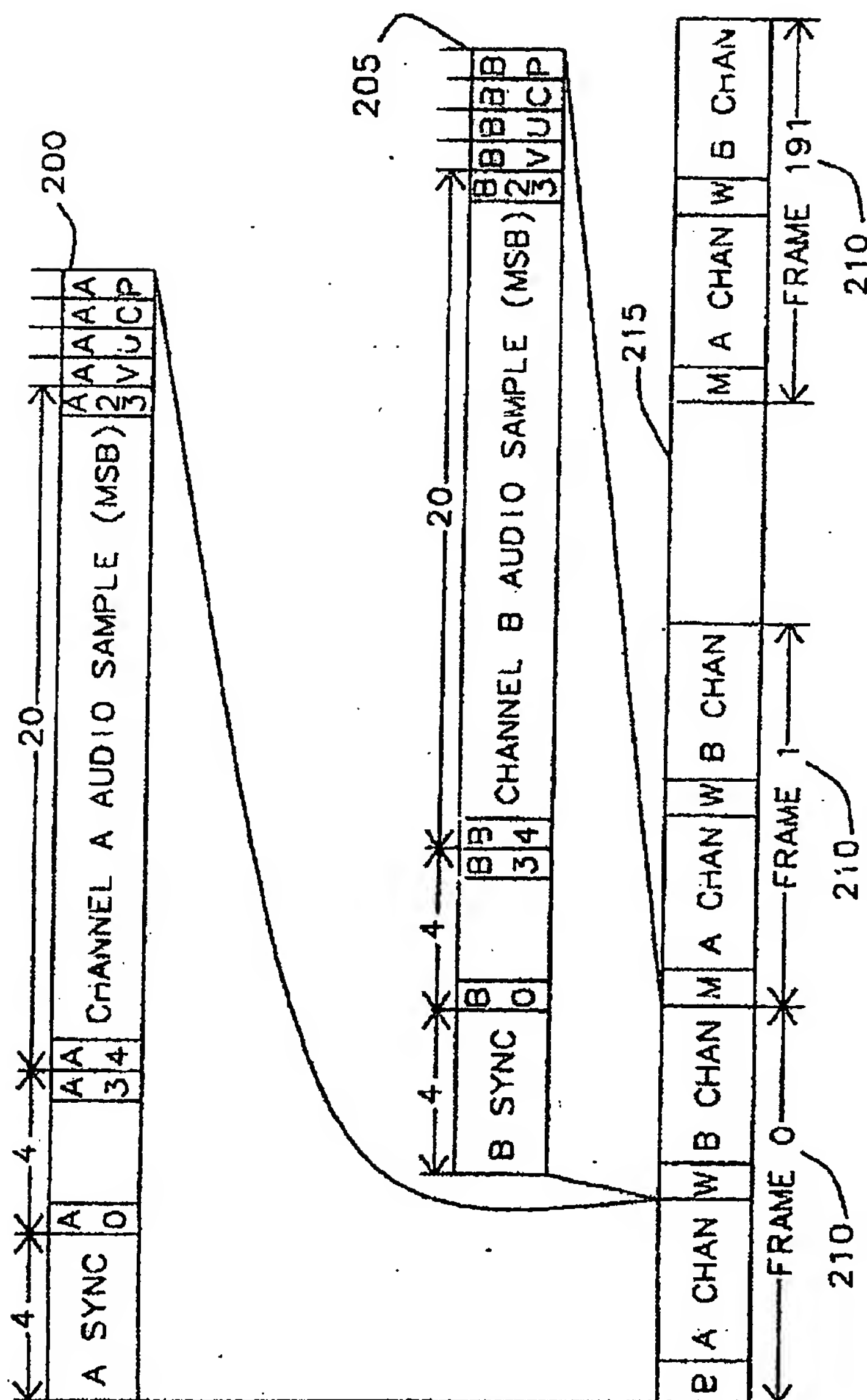


FIG. 2 - Prior Art

(106) 01-177507 (P2001-177507A)

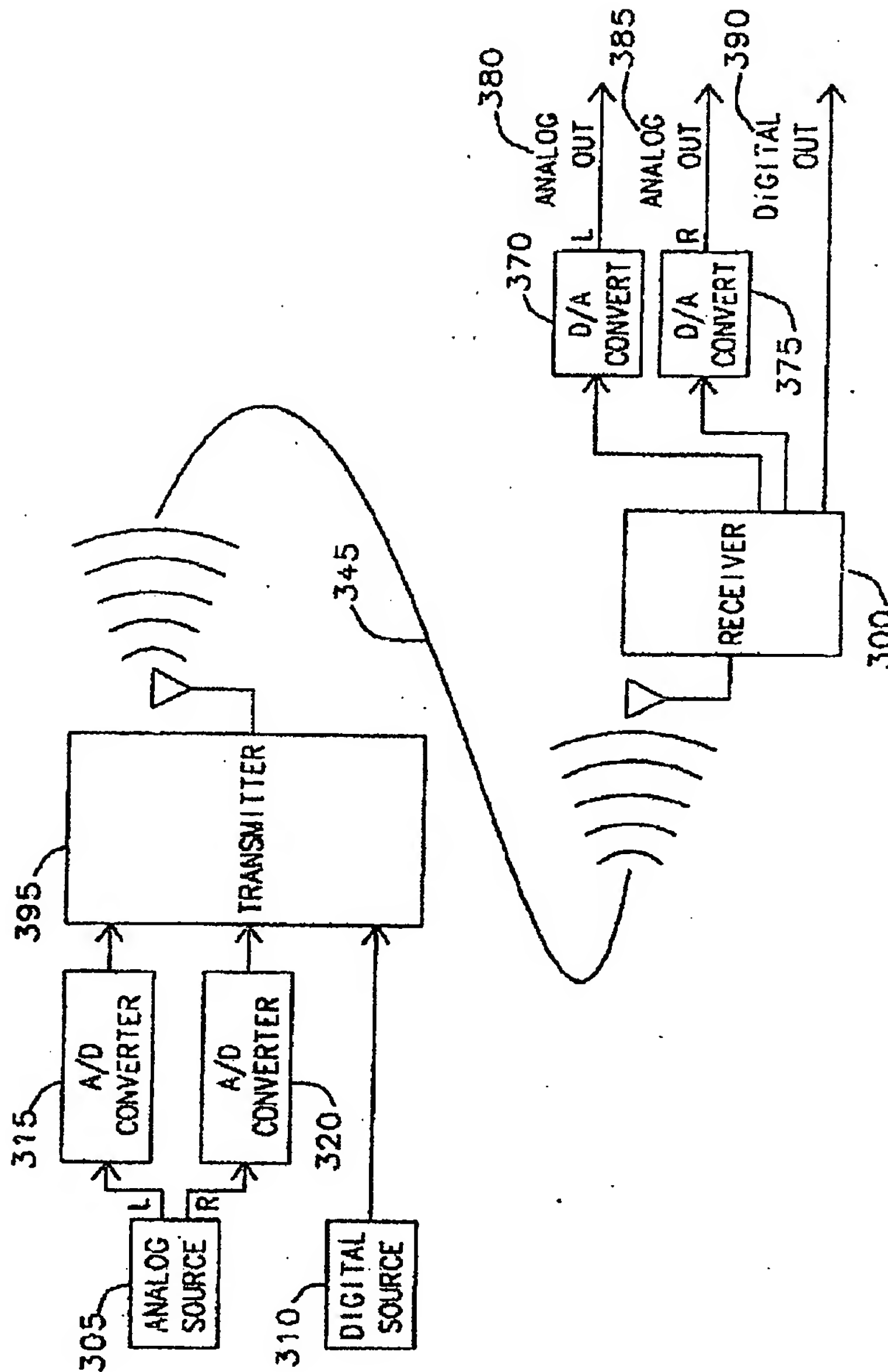


FIG. 3

(107) 01-177507 (P2001-177507A)

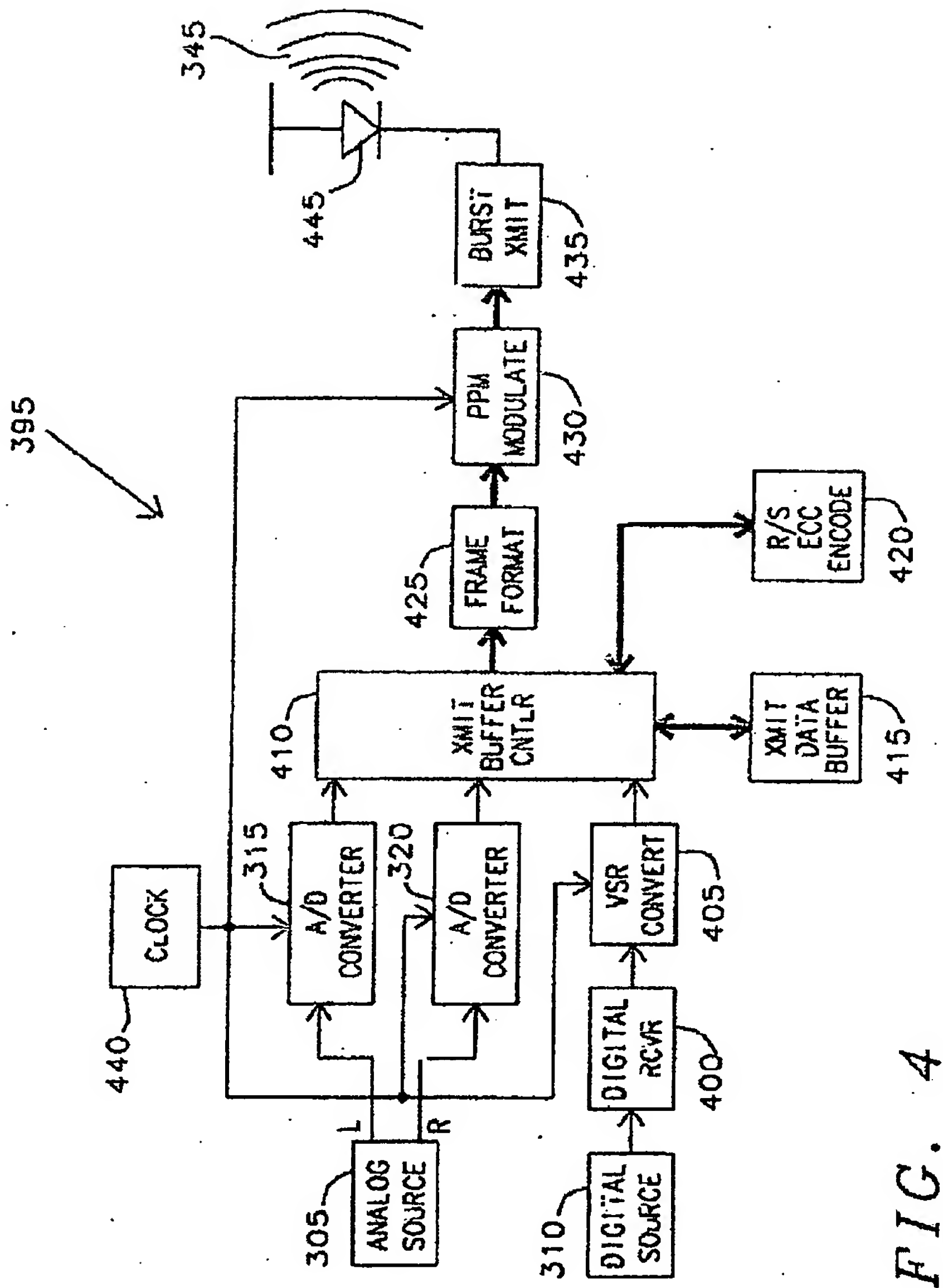
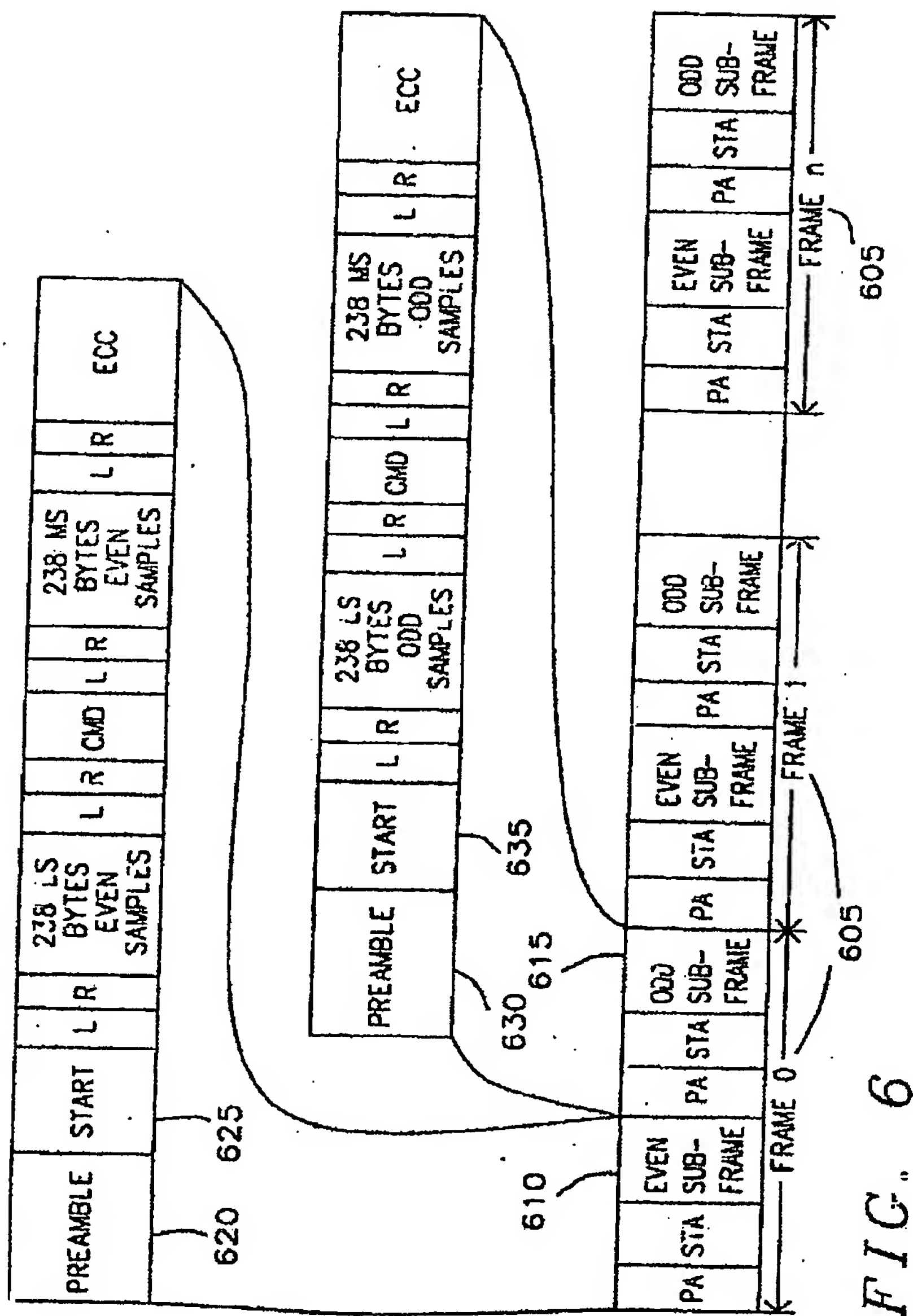


FIG. 4

(109) 01-177507 (P2001-177507A)



(110) 01-177507 (P2001-177507A)

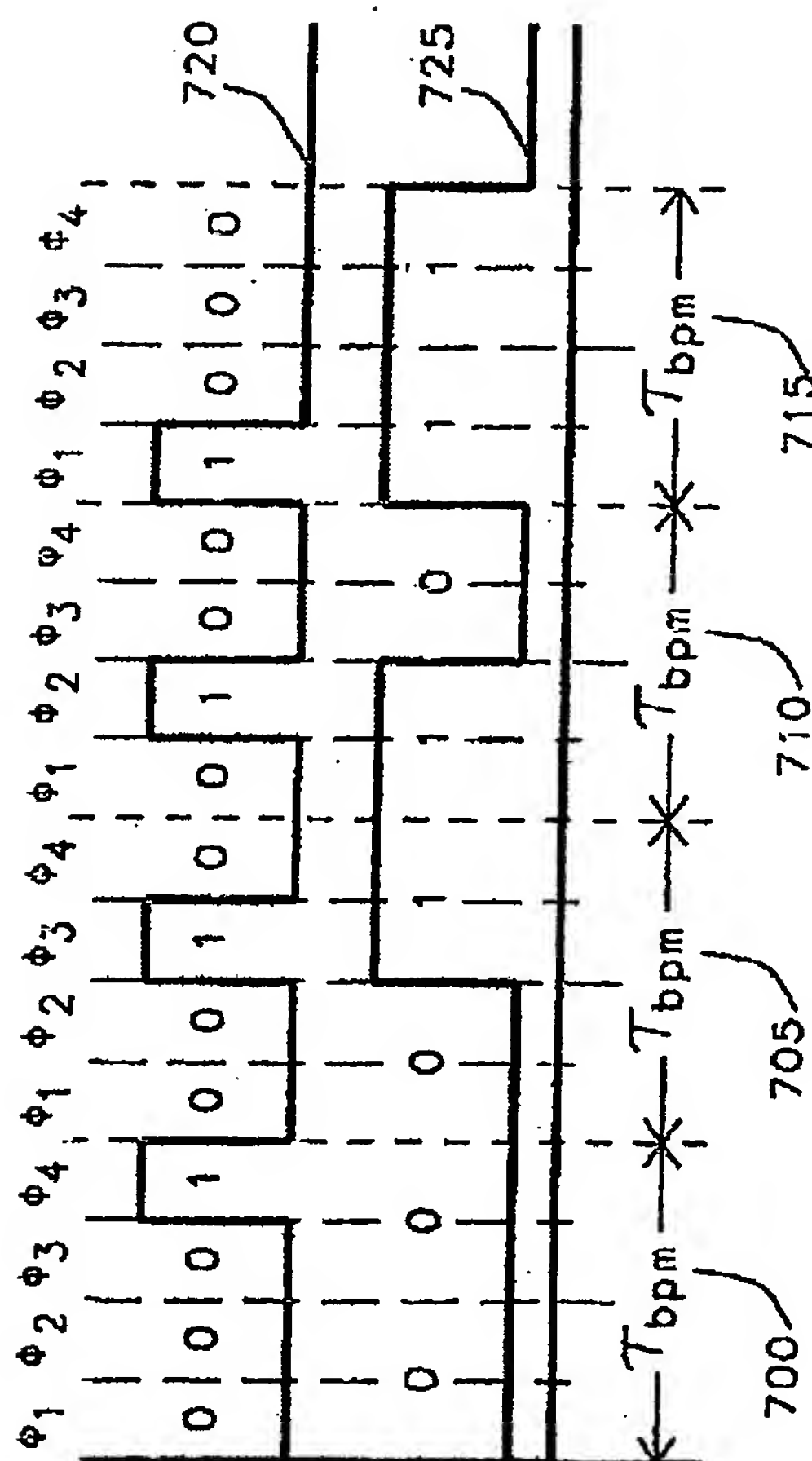


FIG. 7

(111) 01-177507 (P2001-177507A)

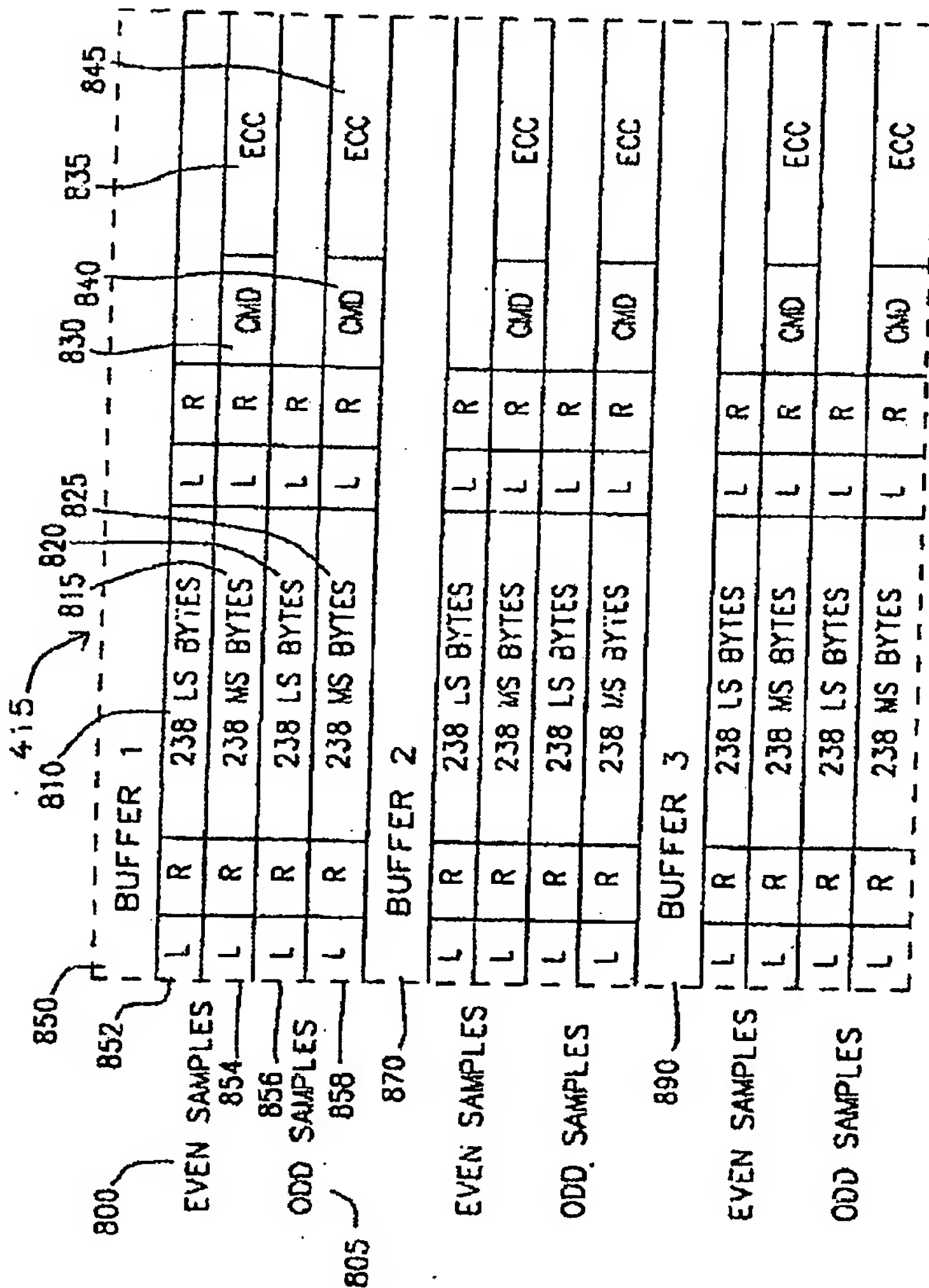


FIG. 8

(112) 01-177507 (P2001-177507A)

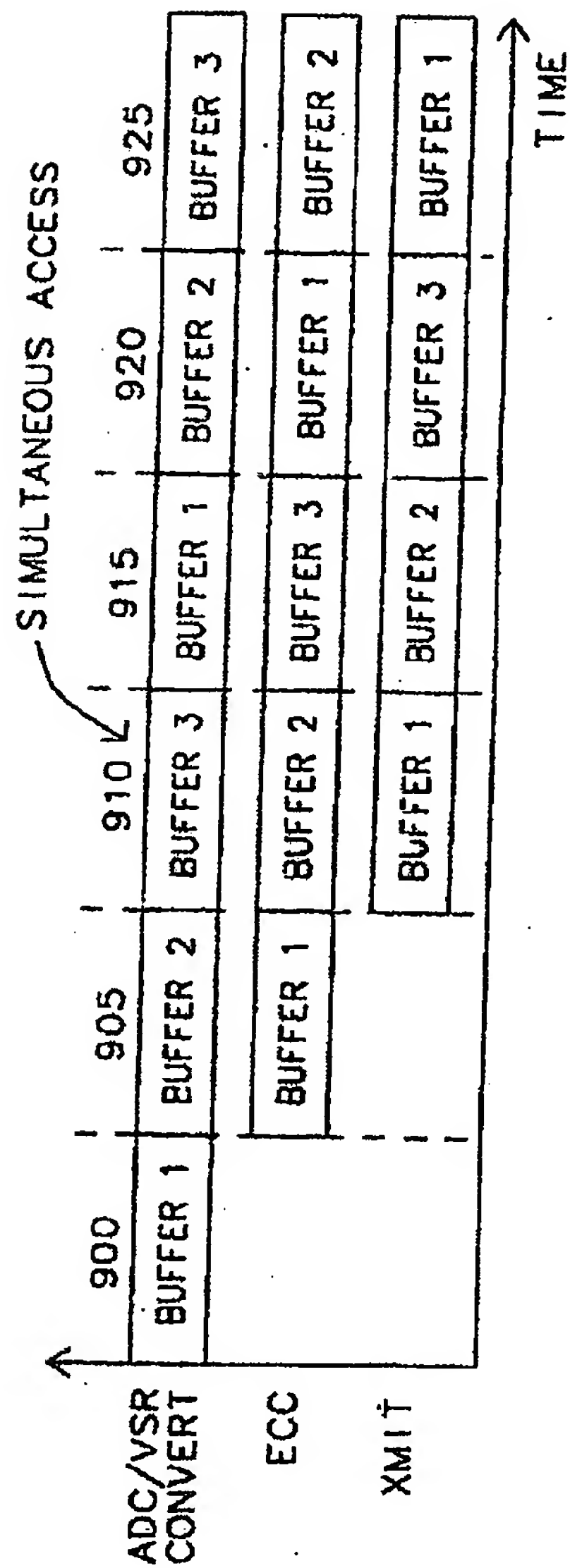


FIG. 9

(113) 01-177507 (P2001-177507A)

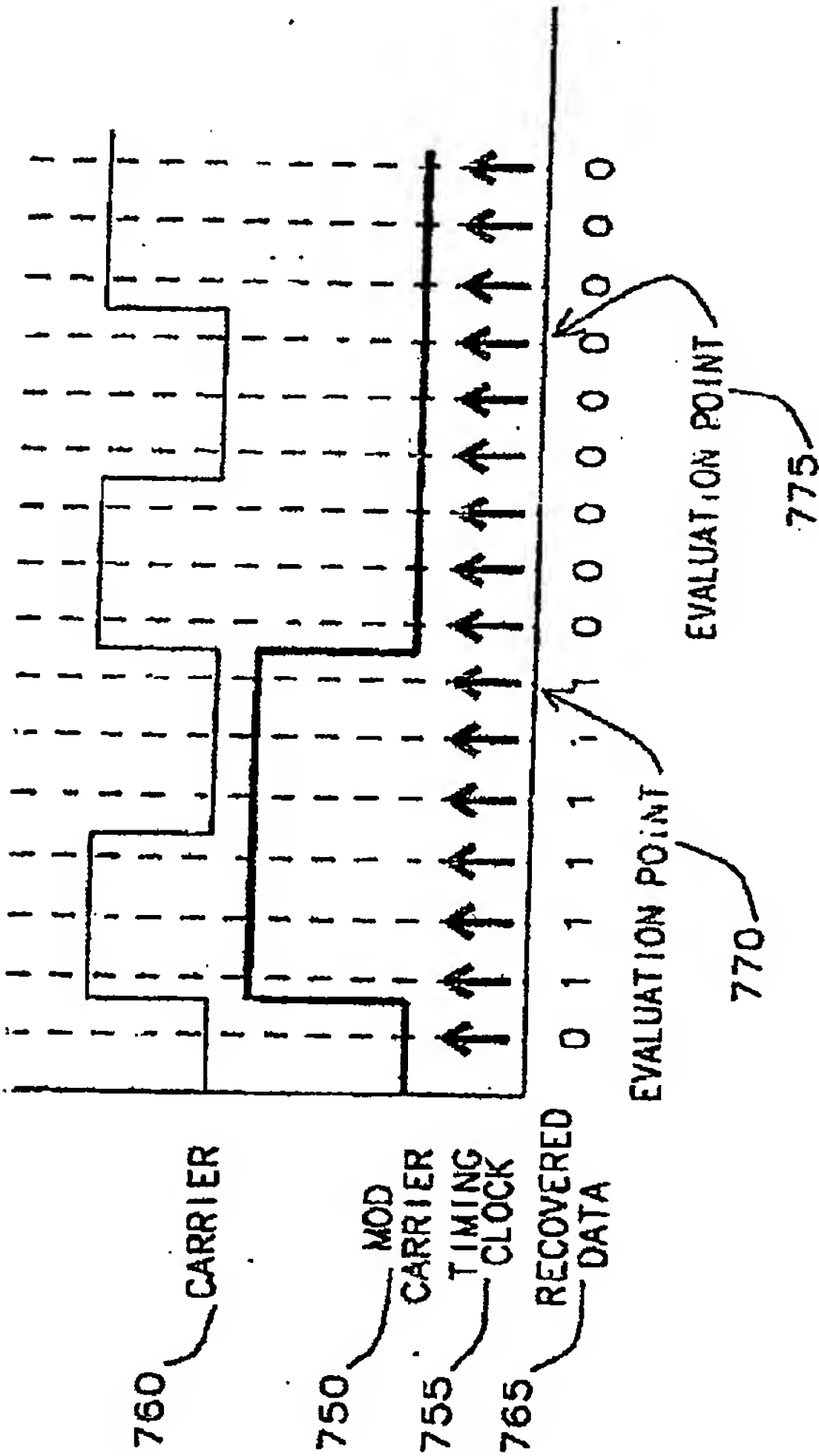


FIG. 10

(114) 01-177507 (P2001-177507A)

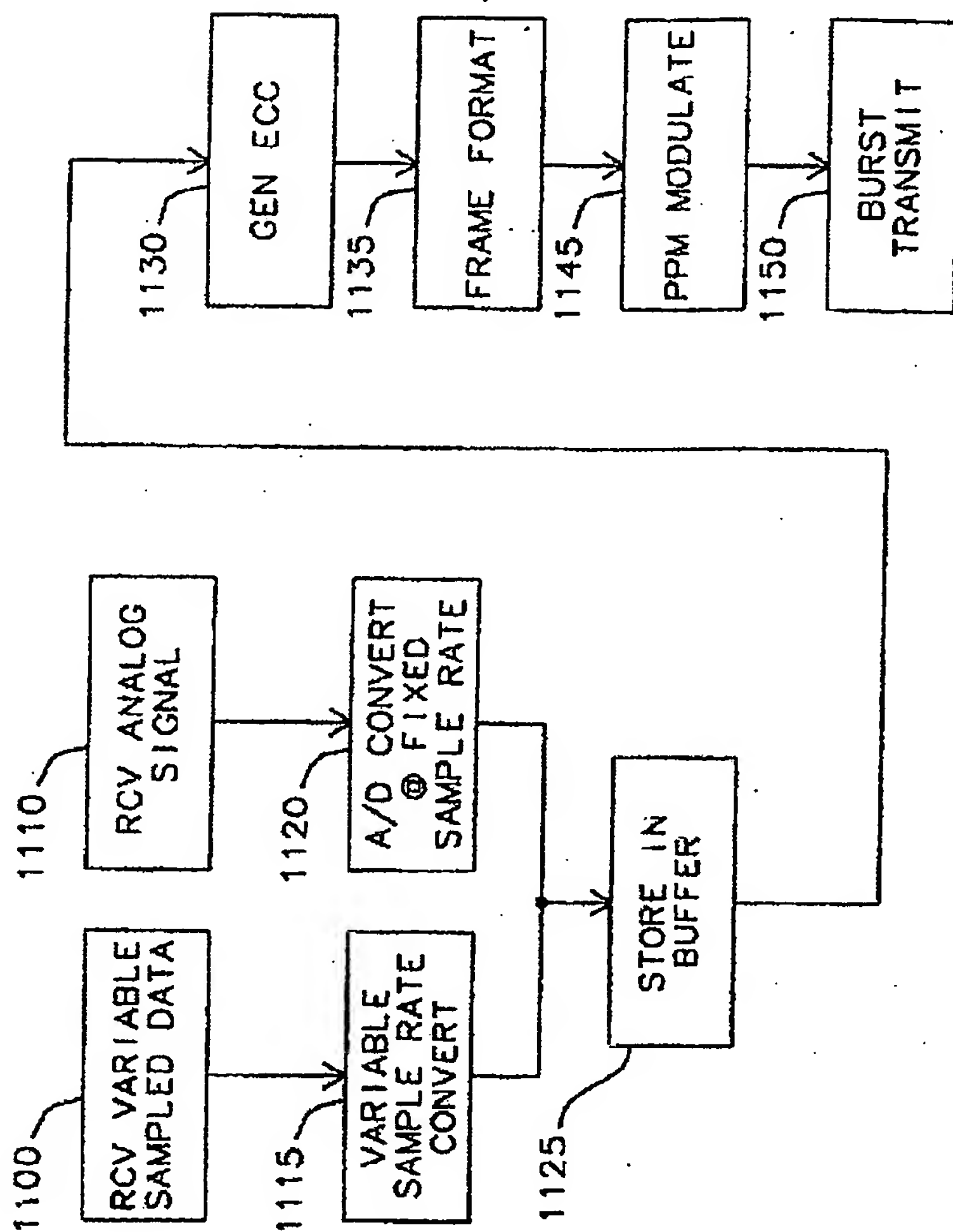


FIG. 11

(115) 01-177507 (P2001-177507A)

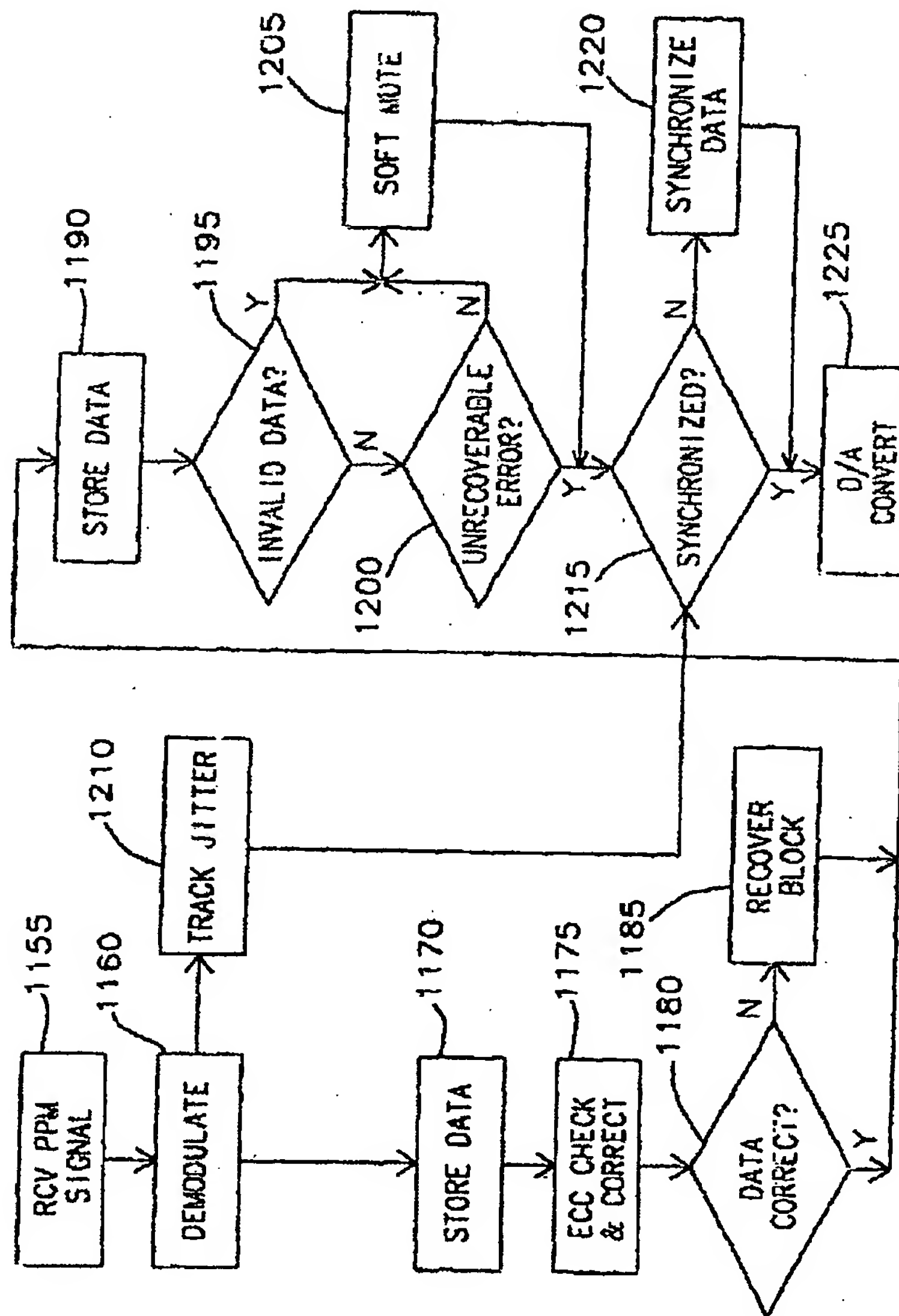


FIG. 12

(116) 01-177507 (P2001-177507A)

1. Abstract

A system for transmitting, receiving, recovering, and reproducing digitized samples of analog signals while concealing unrecoverable digitized samples of analog signals to maintain a level of fidelity in reproducing the analog signals. The digitized samples of the analog signals are burst transmitted such that the probability of interference with the transmission and thus corruption of the digitized samples of the analog signals is minimized. The digitized samples are received without synchronizing a receiving clock with a transmitting clock to capture the digitized samples of the analog signals. The digitized samples are converted from various sampling rates to digitized samples of the analog signals having a rate. Any large groups of digitized samples that are in error or corrupted in transmission are softly muted to avoid annoying clicks. Any long term difference between a transmit clock and a receive clock is tracked and the digitized samples are interpolated or decimated to eliminate any underrun or overrun of the digitized samples.

2. Representative Drawing

Fig. 3